

64×16bit EEPROM

BR93L46-W / BR93L46F-W / BR93L46RF-W / BR93L46FJ-W / BR93L46RFJ-W / BR93L46FV-W / BR93L46RFV-W / BR93L46RFVM-W

BR93L46-W seriesは電氣的にプログラム可能なシリアル3線タイプのシリアルEEPROMです。

- ◇用 途 汎 用
◇特 長
- ・64ワード×16ビット構成の1kビットシリアルEEPROM
 - ・動作電圧範囲が広い(1.8~5.5V)
 - ・3線式シリアルインターフェース
 - ・読み出し動作時のアドレスオートインクリメント機能
 - ・誤書き込み防止機能
 - 電源投入時の書き込み禁止
 - 命令コードによる書き込み禁止
 - 低電圧時の誤書き込み禁止回路内蔵
 - ・プログラムサイクルの自動消去、自動終了機能
 - ・READY／BUSYによるプログラム状態表示
 - ・低消費電流である
 - ライト動作時(5V時); 1.2mA(Typ.)
 - リード動作時(5V時); 0.3mA(Typ.)
 - 待機時(5V時); 0.1μA(Typ.)(CMOS入力)
 - ・TTLコンパチブル入出力
 - ・DIP／SOP／SOP-J／SSOP-B／MSOP8pinと小型パッケージ
 - ・ローム独自のW-Cell構造で高信頼性
 - ・高信頼性微細CMOSプロセス
 - ・40年間のデータ保持が可能
 - ・1,000,000回のデータ書き換えが可能
 - ・出荷時データ 全アドレス FFFFh

◇絶対最大定格 (Ta=25℃)

項 目	記 号	定 格		単 位
印 加 電 圧	Vcc	-0.3~6.5		V
許 容 損 失	Pd	DIP8 SOP8(F,RF) SOP-J8(FJ,RFJ) SSOP-B8(FV,RFV) MSOP8(RFVM)	800(※1) 450(※2) 450(※3) 300(※4) 310(※5)	mW
保存温度範囲	Tstg	-65 ~ 125		℃
動作温度範囲	Topr	-40 ~ 85		℃
各端子電圧	—	-0.3~Vcc+0.3		V

※Ta=25℃以上で使用する場合は、1℃につき8.0mW(※1)／4.5mW(※2)／4.5mW(※3)／3.0mW(※4)／3.1mW(※5)を減じる。

◇推奨動作条件

項 目	記 号	定 格	単 位
電 源 電 圧	V _{cc}	1.8 ~ 5.5	V
入 力 電 圧	V _{in}	0 ~ V _{cc}	

◇電気的特性

(特に指定のない限り T_a=-40~85°C、V_{cc}=2.5~5.5V)

項 目	記 号	規 格 値			単位	条 件	測定 回路
		最小	標準	最大			
“L”入力電圧 1	VIL1	-0.3	—	0.8	V	4.0 ≤ V _{cc} ≤ 5.5	
“L”入力電圧 2	VIL2	-0.3	—	0.2x V _{cc}	V	V _{cc} ≤ 4.0	
“H”入力電圧 1	VIH 1	2.0	—	V _{cc} +0.3	V	4.0 ≤ V _{cc} ≤ 5.5	
“H”入力電圧 2	VIH 2	0.7x V _{cc}	—	V _{cc} +0.3	V	V _{cc} ≤ 4.0	
“L”出力電圧 1	VOL1	0	—	0.4	V	IOL=2.1mA , 4.0 ≤ V _{cc} ≤ 5.5	図-4
“L”出力電圧 2	VOL2	0	—	0.2	V	IOL=100 μA	図-4
“H”出力電圧 1	VOH1	2.4	—	V _{cc}	V	IOH=-0.4mA , 4.0 ≤ V _{cc} ≤ 5.5	図-5
“H”出力電圧 2	VOH2	V _{cc} -0.2	—	V _{cc}	V	IOH=-100 μA	図-5
入力リーク電流	ILI	-1	—	1	μA	VIN=0~V _{cc}	図-6
出力リーク電流	ILO	-1	—	1	μA	VOUT=0~V _{cc} , CS=0V	図-7
動作時消費電流	ICC1	—	—	3.0	mA	fSK =2MHz,tE/W=5ms (WRITE)	図-8
	ICC2	—	—	1.5	mA	fSK =2MHz (READ)	図-8
	ICC3	—	—	4.5	mA	fSK =2MHz,tE/W=5ms (WRAL,ERAL)	図-8
スタンバイ電流	ISB	—	—	2	μA	CS=0V ,DO=OPEN	図-9

BR93L46-W / BR93L46F-W / BR93L46RF-W / BR93L46FJ-W / BR93L46RFJ-W /
メモリ IC BR93L46FV-W / BR93L46RFV-W / BR93L46RFVM-W

(特に指定のない限り $T_a = -40 \sim 85^\circ\text{C}$ 、 $V_{cc} = 1.8 \sim 2.5\text{V}$)

項 目	記 号	規 格 値			単 位	条 件	測定 回路
		最小	標準	最大			
“L”入力電圧	VIL	-0.3	—	$0.2 \times V_{cc}$	V		
“H”入力電圧	VIH	$0.7 \times V_{cc}$	—	$V_{cc} + 0.3$	V		
“L”出力電圧	VOL	0	—	0.2	V	$I_{OL} = 100 \mu\text{A}$	図-4
“H”出力電圧	VOH	$V_{cc} - 0.2$	—	V_{cc}	V	$I_{OH} = -100 \mu\text{A}$	図-5
入力リーク電流	ILI	-1	—	1	μA	$V_{IN} = 0 \sim V_{cc}$	図-6
出力リーク電流	ILO	-1	—	1	μA	$V_{OUT} = 0 \sim V_{cc}$, $CS = 0\text{V}$	図-7
動作時消費電流	ICC1	—	—	1.5	mA	fSK = 500kHz, $t_E/W = 5\text{ms}$ (WRITE)	図-8
	ICC2	—	—	0.5	mA	fSK = 500kHz (READ)	図-8
	ICC3	—	—	2	mA	fSK = 500kHz (WRAL, ERAL)	図-8
スタンバイ電流	ISB	—	—	2	μA	$CS = 0\text{V}$, $DO = \text{OPEN}$	図-9

○耐放射線設計はしていません。

◇外形寸法図

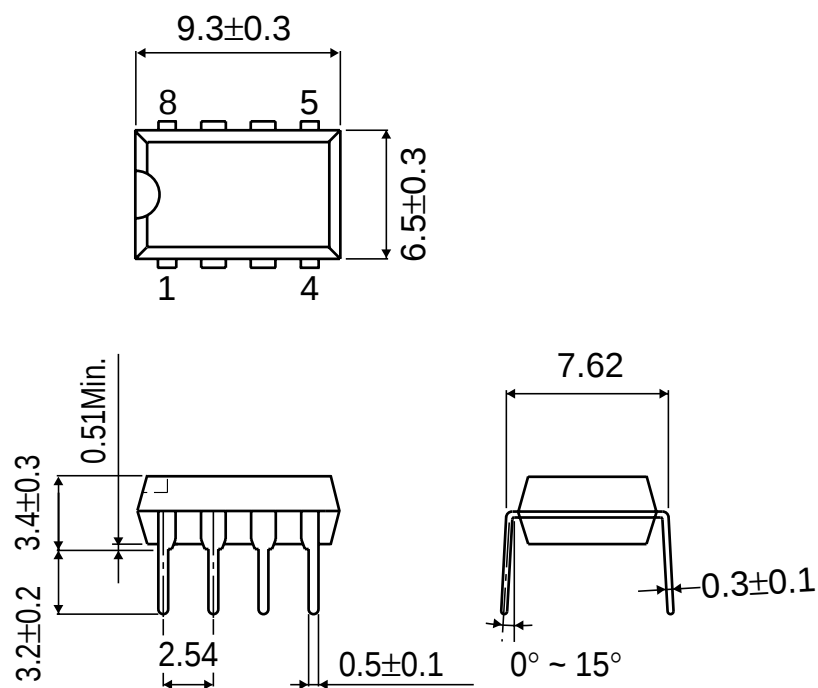


図1-1 外形寸法図 DIP8(BR93L46-W)

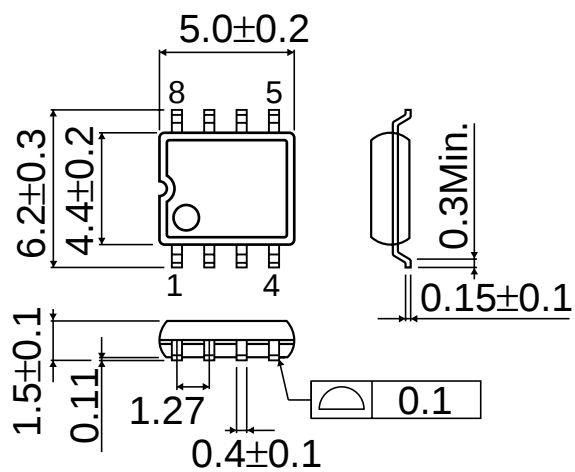


図1-2 外形寸法図 SOP8(BR93L46F-W)

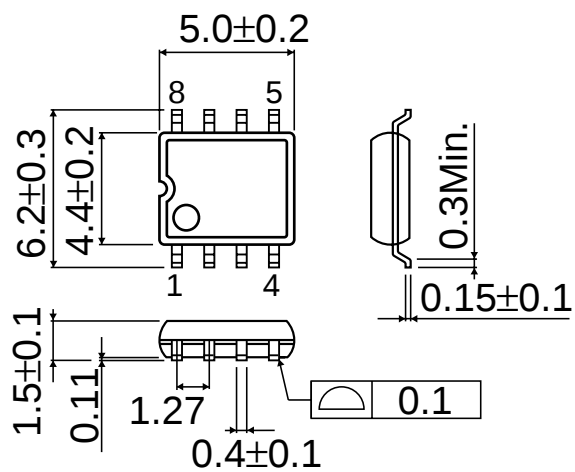


図1-3 外形寸法図 SOP8(BR93L46RF-W)

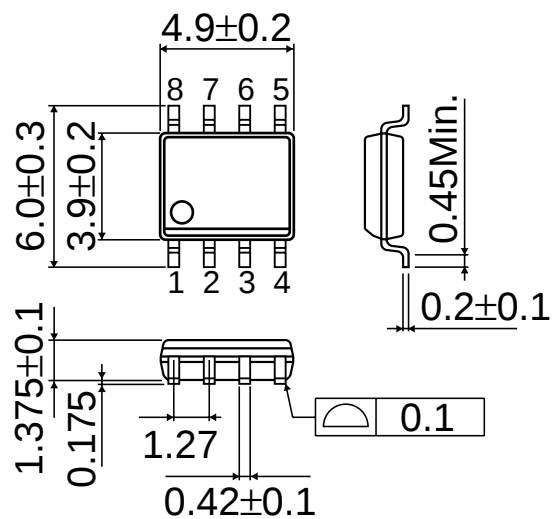


図1-4 外形寸法図 SOP-J8(BR93L46FJ-W)

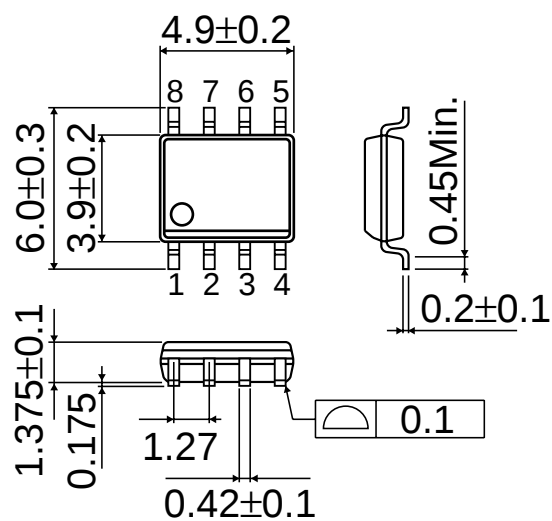


図1-5 外形寸法図 SOP-J8(BR93L46RFJ-W)

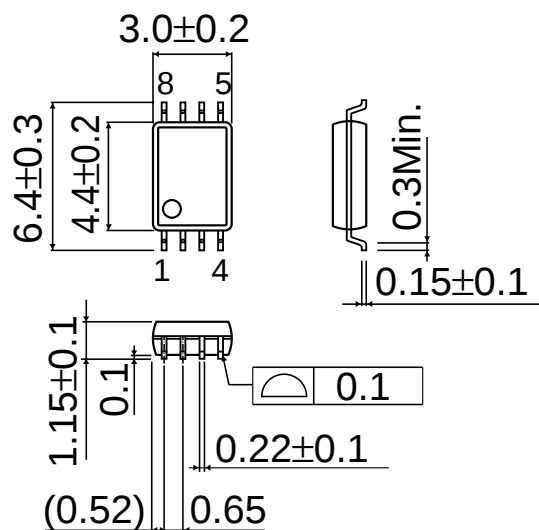


図1-6 外形寸法図 SSOP-B8(BR93L46FV-W)

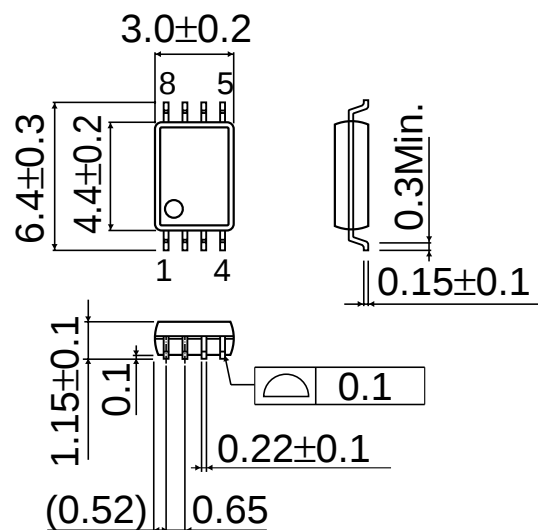


図1-7 外形寸法図 SSOP-B8(BR93L46RFV-W)

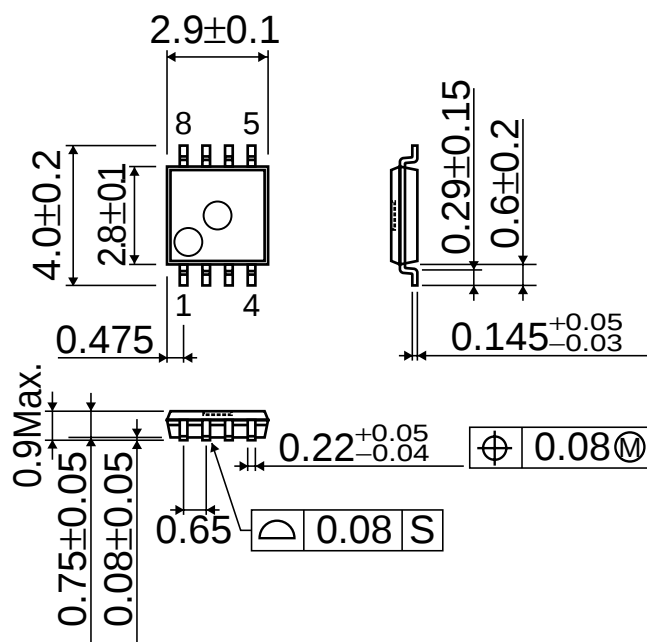


図1-8 外形寸法図 MSOP8(BR93L46RFVM-W)

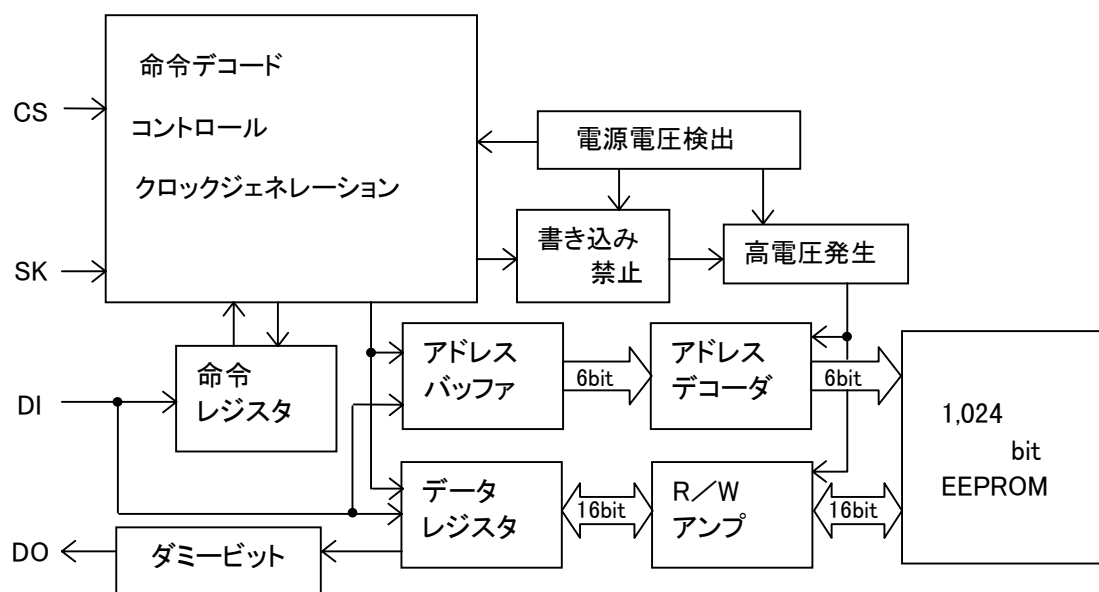


図-2 ブロックダイヤグラム

◇端子配置

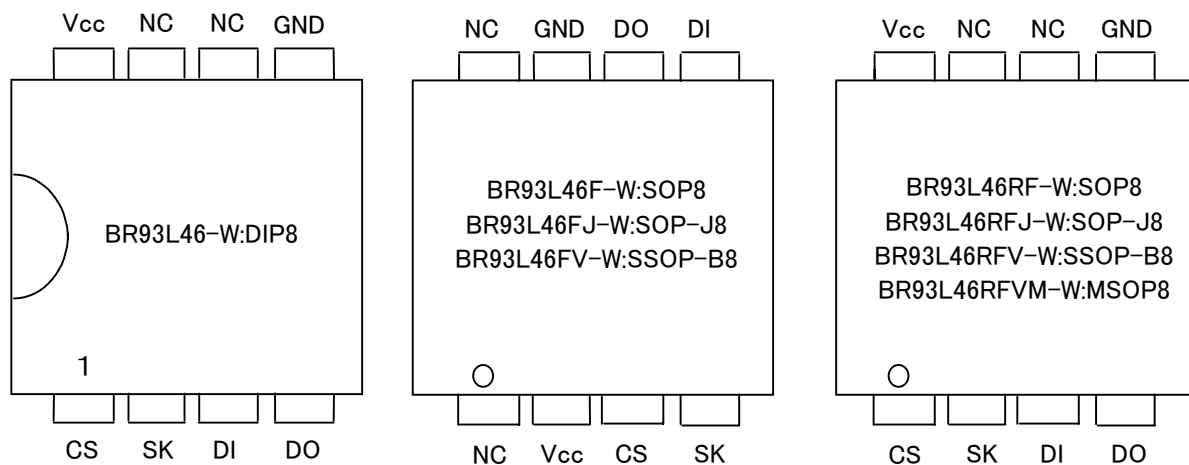
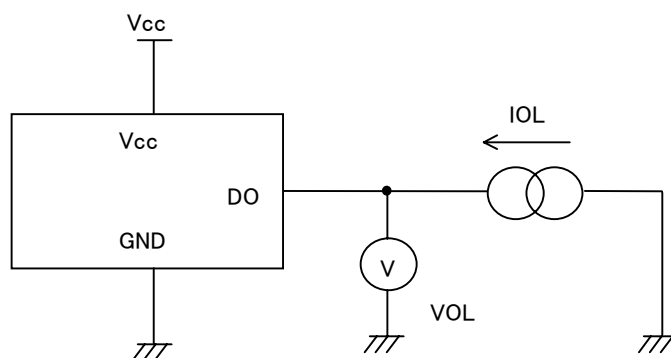


図-3 端子配置図

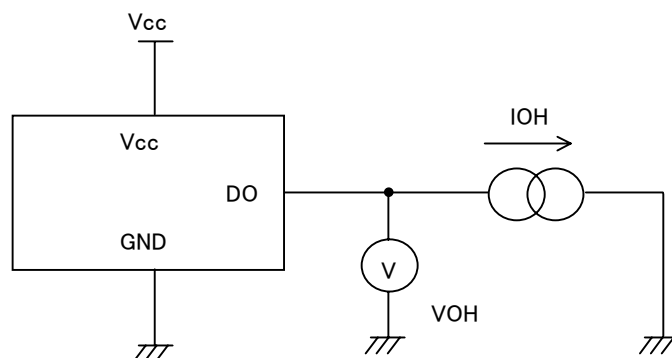
◇端子機能

端子名	入出力	機 能
Vcc	—	電源
GND	—	全入出力の基準電圧、0V
CS	入力	チップセレクト入力
SK	入力	シリアルクロック入力
DI	入力	開始ビット、オペコード、アドレス、及びシリアルデータ入力
DO	出力	シリアルデータ出力、READY/ <u>BUSY</u> 内部状態表示出力

◇測定回路



出力を“L”にデータ設定
図-4 “L”出力電圧測定回路



出力を“H”にデータ設定
図-5 “H”出力電圧測定回路

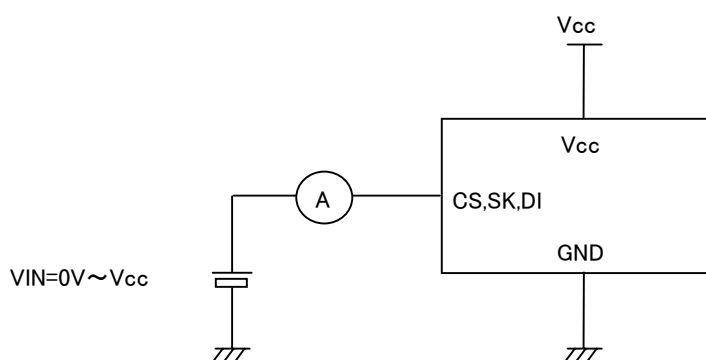


図-6 入力リーク電流測定回路

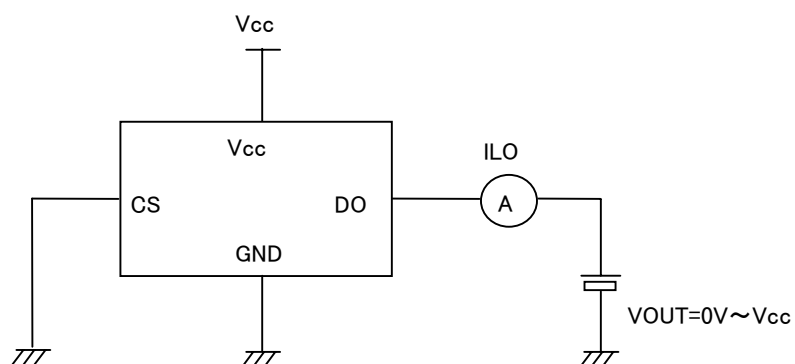


図-7 出力リーク電流測定回路

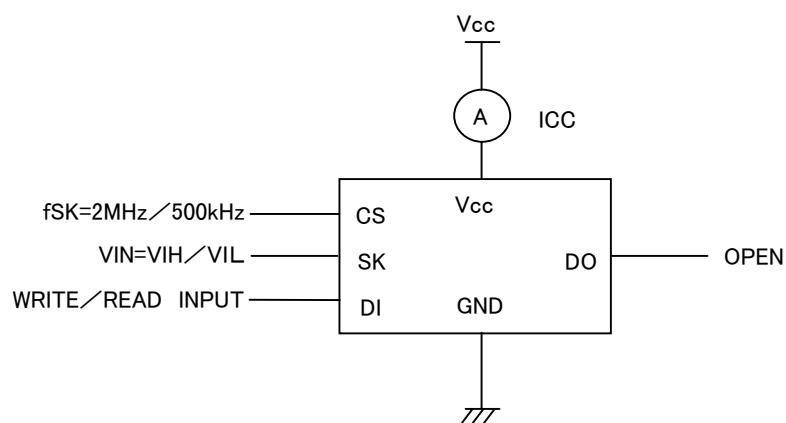


図-8 消費電流測定回路

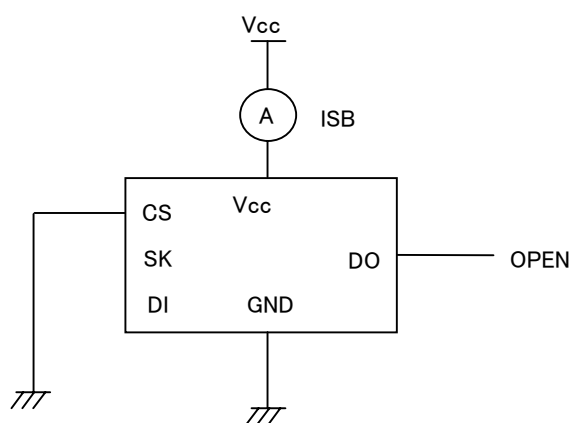


図-9 スタンバイ電流測定回路

◇同期データ入出力タイミング

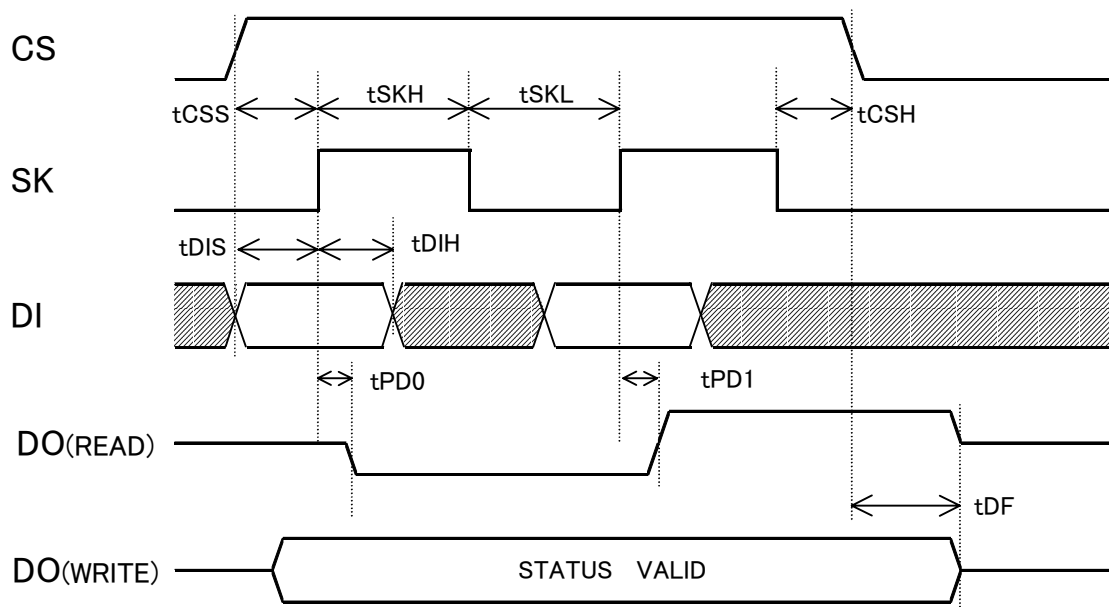


図-10 同期データ入出力タイミング図

○データは、SKの立ち上がりに同期してDIより取り込みます。

○READ時、データはSKの立ち上がりに同期してDOより出力されます。

○WRITE時のSTATUS 信号(READY/ $\overline{\text{BUSY}}$)は、書き込み命令入力後のCS立ち下がりより t_{CS} 以降、CSが”H”の区間DOより出力され、次の命令の開始ビットが入力されるまで有効です。また、CSが”L”の区間、DOはHigh-Zとなります。

○各モード実行終了後、内部回路リセットのため一旦CSを”L”とした後、次の動作モードを実行して下さい。

◇動作タイミング特性

(Ta=−40~85°C、Vcc=2.5~5.5V)

項 目	記 号	最小	標準	最大	単位
SK周波数	fSK	–	–	2	MHz
SKハイ時間	tSKH	230	–	–	ns
SKロウ時間	tSKL	230	–	–	ns
CSロウ時間	tCS	200	–	–	ns
CSセットアップ時間	tCSS	50	–	–	ns
DIセットアップ時間	tDIS	100	–	–	ns
CSホールド時間	tCSH	0	–	–	ns
DIホールド時間	tDIH	100	–	–	ns
データ”1”出力遅延時間	tPD1	–	–	200	ns
データ”0”出力遅延時間	tPD0	–	–	200	ns
CSより出力確定までの時間	tSV	–	–	150	ns
CSより出力High-Zまでの時間	tDF	–	–	150	ns
書き込みサイクル時間	tE/W	–	–	5	ms

◇低電圧時動作タイミング特性

(Ta=−40~85°C、Vcc=1.8~2.5V)

項 目	記 号	最小	標準	最大	単位
SK周波数	fSK	–	–	500	kHz
SKハイ時間	tSKH	0.8	–	–	μs
SKロウ時間	tSKL	0.8	–	–	μs
CSロウ時間	tCS	1	–	–	μs
CSセットアップ時間	tCSS	200	–	–	ns
DIセットアップ時間	tDIS	100	–	–	ns
CSホールド時間	tCSH	0	–	–	ns
DIホールド時間	tDIH	100	–	–	ns
データ”1”出力遅延時間	tPD1	–	–	0.7	μs
データ”0”出力遅延時間	tPD0	–	–	0.7	μs
CSより出力確定までの時間	tSV	–	–	0.7	μs
CSより出力High-Zまでの時間	tDF	–	–	200	ns
書き込みサイクル時間	tE/W	–	–	5	ms

◇命令モード

命 令	開始 ビット	オペコード	アドレス	データ
読み出し(READ) (*1)	1	10	A5,A4,A3,A2,A1,A0	D15~D0 (READ DATA)
書き込み可能(WEN)	1	00	1 1 * * * *	
書き込み(WRITE) (*2)	1	01	A5,A4,A3,A2,A1,A0	D15~D0 (WRITE DATA)
全アドレス書き込み(WRAL) (*2)	1	00	0 1 * * * *	D15~D0 (WRITE DATA)
書き込み禁止(WDS)	1	00	0 0 * * * *	
消去(ERASE)	1	11	A5,A4,A3,A2,A1,A0	
チップ消去(ERAL)	1	00	1 0 * * * *	

・アドレス、データはMSBファーストで入力して下さい。

・*はVIH またはVILのいずれかを入力して下さい。

※開始(スタート)ビットについて

本ICの全命令の受け付けは、開始ビットの認識より始まります。

この開始ビットとは、CSの立ち上がり後の最初の"1"入力を指します。

(*1): 読み出しは、読み出し命令設定後の連続したSKクロック入力により、
設定したアドレスのデータ出力に始まり、順次上位のアドレスのデータを
連続して出力します。(オートインクリメント機能)

(*2): 書き込み、全アドレス書き込み命令を実行すると、選択したメモリセルに
書き込まれていたデータを自動的に消去した後、入力したデータを書き込みます。

◇タイミングチャート

1. 読み出しサイクル(READ)

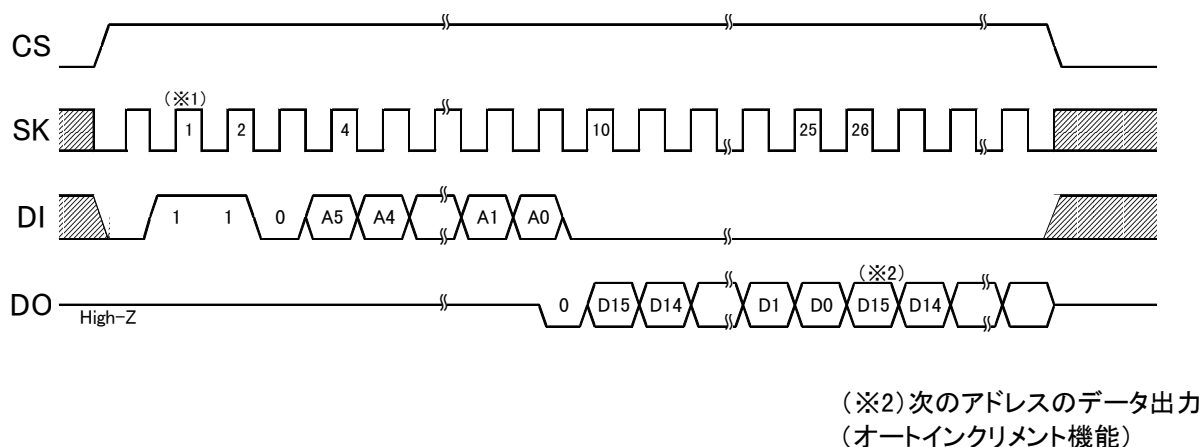


図-11 読み出しサイクル

(※1) 開始(スタート)ビット

CS立ち上がり後、最初にデータ"1"を入力したとき、これを開始ビットと認識します。また複数の"0"入力後"1"を入力しても、これを開始ビットとし以降のオペレーションを開始します。これ以下に述べる全命令について共通です。

○読み出し命令を認識すると、入力されたアドレスのデータ(16bit)をシリアルに出力します。また、その際A0の取り込み時、SKの立ち上がりに同期して"0"(ダミービット)を出力します。また、以後のデータもSKの立ち上がりに同期して出力されます。本ICには、読み出し命令時にのみ有効なアドレスオートインクリメント機能があります。これは上述の読み出し実行に続き、SKクロックを連続して入力することにより、上位のアドレスのデータを順次読み出す機能です。また、オートインクリメント中はCSは、"H"に保って下さい。

2. 書き込み可能サイクルタイミング(WEN)

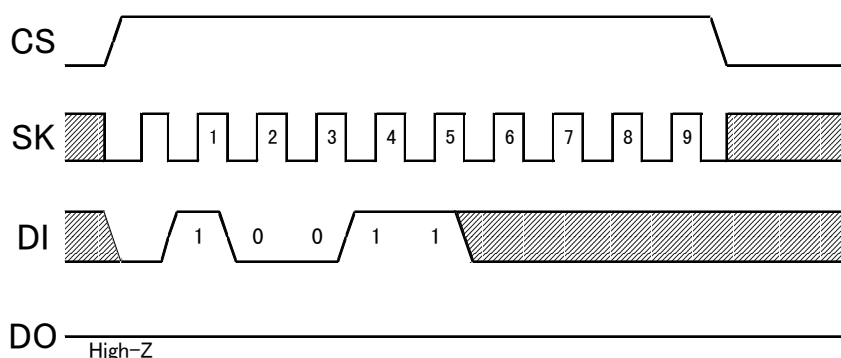


図-12 書き込み可能サイクル

○電源投入時、本ICは内部RESET回路によって書き込み禁止状態となっておりますので、書き込み命令を行う前に書き込み可能命令を実行する必要があります。また一度、この命令を実行すると、書き込み禁止命令を行うか電源を切るまで有効となります。但し、読み出し命令は、書き込み可能／禁止命令に関わらず可能です。この命令の6クロック以降のSKに対応する入力は、"H" or "L" いずれでも可能です。この場合、4クロックに相当するSK信号は必ず入力して下さい。

3. 書き込みサイクル(WRITE)

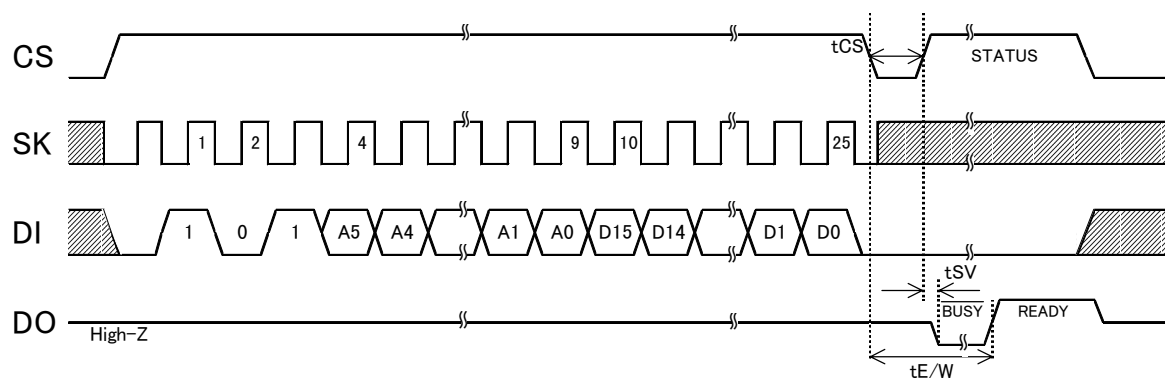


図-13 書き込みサイクル

○この命令は指定されたアドレス(A5～A0)に、入力された16bitのデータ(D15～D0)を書き込みます。実際の書き込みは、D0の取り込みSKクロック(スタートビット入力から25クロック目)の立ち下がり以降のCSの立ち下がりにより開始します。STATUSを検出しない場合、(CS="L"固定)はtE/Wに従いMax.5ms、STATUSを検出する場合(CS="H")では、DOより"L"(BUSY)が出力されている区間、全ての命令を受け付けませんので、コマンドの入力を行わないで下さい。

4. 全アドレス書き込みサイクル(WRAL)

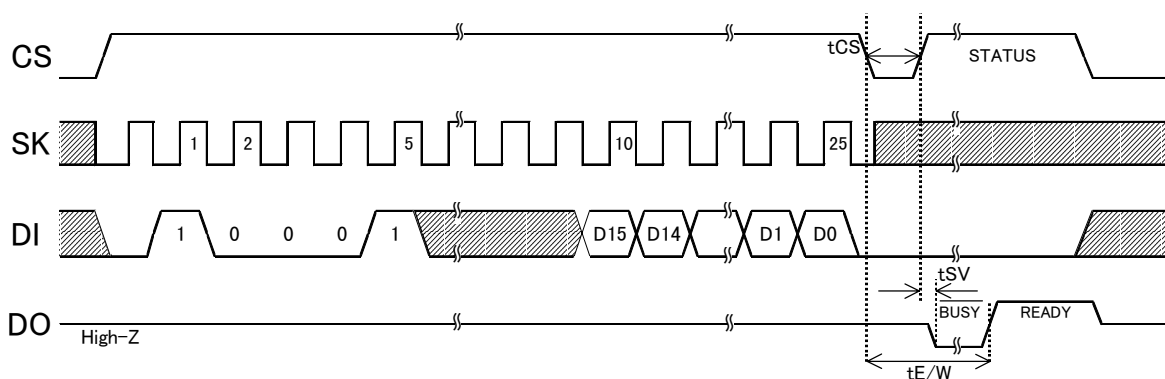
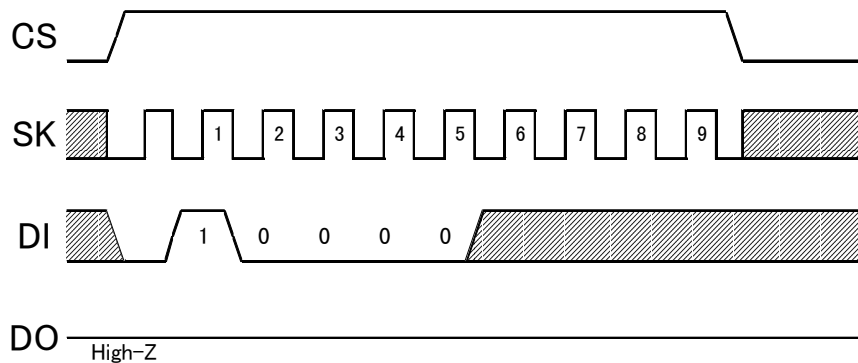


図-14 全アドレス書き込みサイクル

○この命令では、全アドレス(64ワード)に、入力された16bitのデータを同時に書き込みます。1ワードずつ連続して書き込むのではなく一括書き込みを行うため、書き込み時間はtE/Wに従いMax.5msのみです。

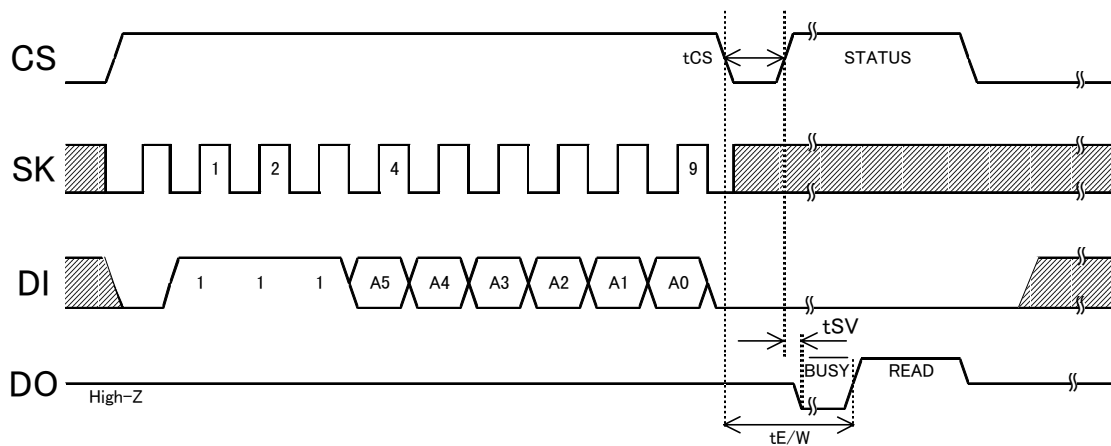
5. 書き込み禁止サイクル(WDS)



図－15 書き込み禁止サイクル図

- 電源投入後、書き込み可能命令を実行すると書き込み可能状態となりますが、そこで書き込み禁止命令を実行すると、電源投入時と同じ書き込み禁止状態となり、以後書き込み命令をソフトウェア的にキャンセルします。但し、読み出し命令は実行可能です。
- 書き込み可能状態のままですと、誤って書き込み命令を入力された場合も書き込みを開始します。このような誤動作を防ぐためにも書き込み終了後は、書き込み禁止命令を実行されることをお奨めします。
- この命令の6クロック以降のSKIに対応する入力は、“H”or“L”いずれでも可能です。この場合、4クロックに相当するSK信号は必ず入力して下さい。

6. 消去サイクルタイミング (ERASE)



図－16 消去サイクル図

- この命令では指定されたアドレスのデータを“1”にします。指定されたアドレスのデータは“FFFFh”になります。実際の消去はA0の取り込みSKクロック(スタートビット入力から9クロック目)立ち下がり以降のCSの立ち下がりにより開始します。
- ERASEでもWRITE命令同様ステータスを検出することができます。

7.チップ消去サイクルタイミング(ERAL)

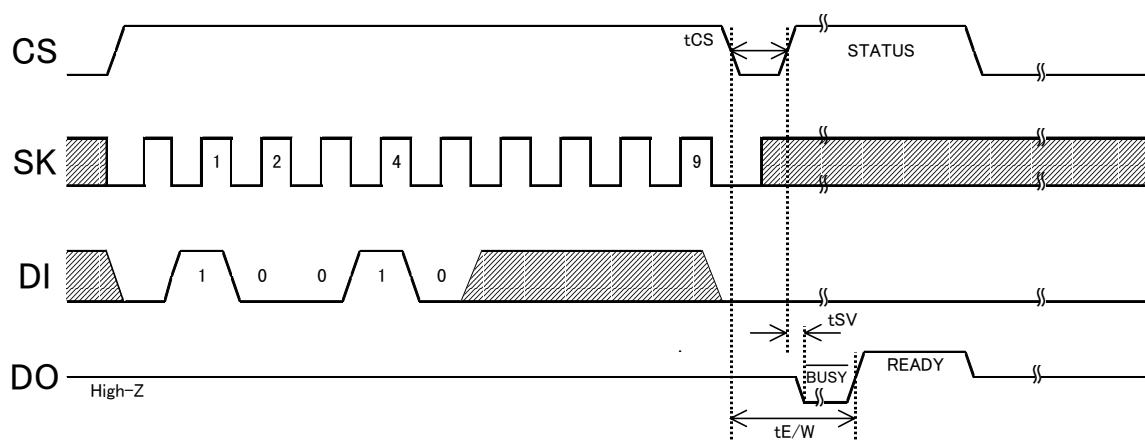


図-17 チップ消去サイクル図

○この命令では、全アドレス(64ワード)のデータを消去します。全アドレスのデータは“FFFFh”になります。実際の消去はスタートビット入力から9クロック目の立ち下がり以降のCS立ち下がりにより開始します。ERALでもWRITE同様ステータスを検出することができます。

◇READY/ $\overline{\text{BUSY}}$ ステータス表示(DO端子)

この表示は内部のステータス信号を出力します。書き込み命令入力後のCS立ち下がりより t_{CS} (Min.200ns)以降にCSを立ち上げますと、“H”or“L”が出力されます。

$\text{R}/\overline{\text{B}}$ 表示 = “L”($\overline{\text{BUSY}}$) = 書き込み実行中
(DOステータス) IC内部のタイマー回路が作動して、 $t_{\text{E/W}}$ の間を作った後、このタイマー回路は自動終了します。また、メモリセルへの書き込みは、 $t_{\text{E/W}}$ の間に行われ、この間、他の命令は受け付けません。

$\text{R}/\overline{\text{B}}$ 表示 = “H”(READY) = 命令待機状態
(DOステータス) メモリセルの書き込みが終了し、 $t_{\text{E/W}}$ (Max.5ms)以内でも次の命令は受け付けます。このため、 $t_{\text{E/W}}$ 区間にCS=“H”として、SK、DIに入力が入ると誤って動作してしまうことがありますのでCS=“H”の区間は、DI=“L”として下さい。(特に入力ポートの共用等の場合は注意が必要です。)

※ステータス信号出力中はコマンド入力しないで下さい。

BUSY区間でのコマンド入力はキャンセルされますが、READY区間でのコマンド入力は受け付けます。したがって、ステータスREADY出力はキャンセルされ、誤動作、誤書き込みを行う可能性があります。

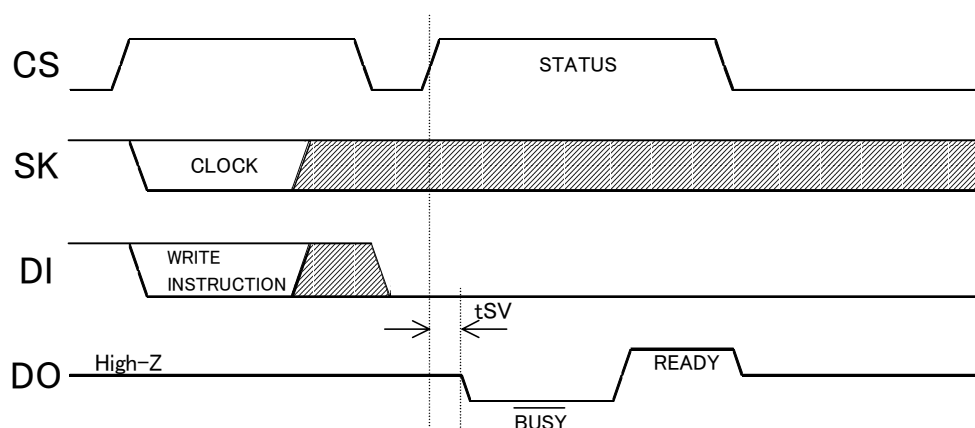


図-18 $\text{R}/\overline{\text{B}}$ ステータス出力タイミング図

(注)本資料の記載内容は、外国為替及び外国貿易管理法における役務(設計、製造、使用における役務)に該当する恐れがありますので取り扱いにご注意ください。

◇アプリケーション

1) 各命令のキャンセル方法

OREAD

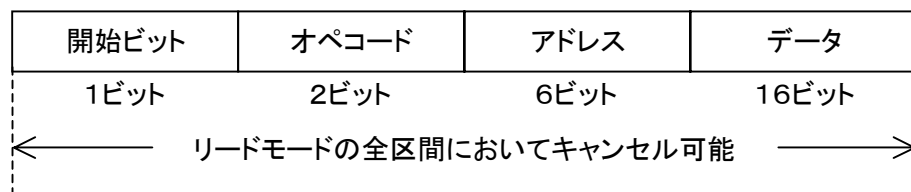


図1-1. READキャンセル有効タイミング

・キャンセル方法: CS="L"でキャンセル。

OWRITE, WRAL

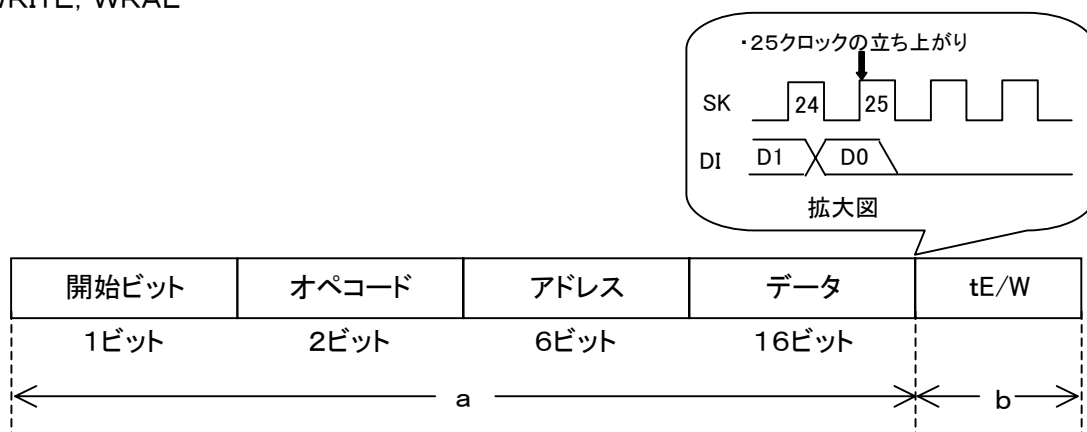


図1-2. WRITE, WRALキャンセル有効タイミング

a: スタートビットから25クロック立ち上がりまで。

CS="L"でキャンセル。

b: 25クロック立ち上がり以降。

いかなる手段でもキャンセル不可能。この区間でV_{CC} OFFにすると、指定アドレスのデータは保証されませんので再度書き込みをして下さい。
また、SKクロックを入力し続けてもキャンセル不可能。

OERASE, ERAL

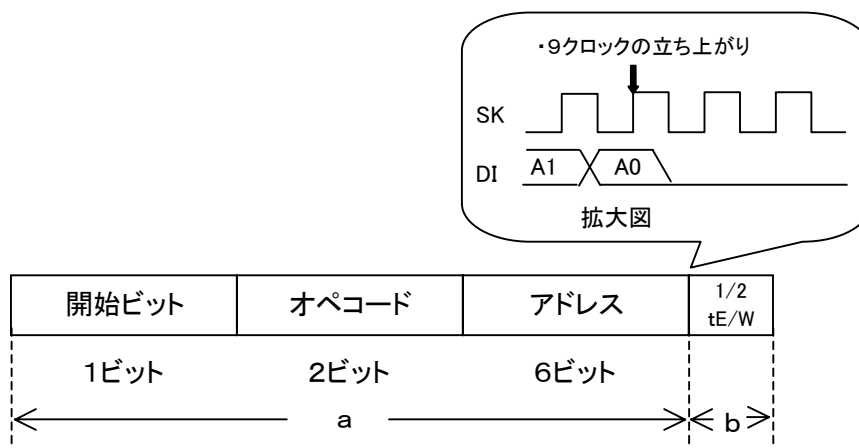


図1-3. ERASE, ERALキャンセル有効タイミング

a: スタートビットから9クロック立ち上がりまで。

CS="L"でキャンセル。

b: 9クロック立ち上がり以降。

いかなる手段でもキャンセル不可能。この区間でV_{CC} OFFにすると、指定アドレスのデータは保証されませんので再度書き込みをして下さい。

また、SKクロックを入力し続けてもキャンセル不可能。

2) スタンバイ時につきまして

○スタンバイ電流

CSが"L"であれば、SK入力、DI入力が"L"、"H"、及び中間電位であっても、電流は増えません。

○タイミング

図2-1. に示すように、スタンバイ時SKが"H"の時CSを立ち上げると、その立ち上がりエッジでDIの状態を読み込んでしまう場合があります。(図2-1. 参照)

スタンバイ時及び電源ON/OFF時、CSを立ち上げる時にはSK入力またはDI入力を"L"の状態として下さい。(図2-2. 参照)

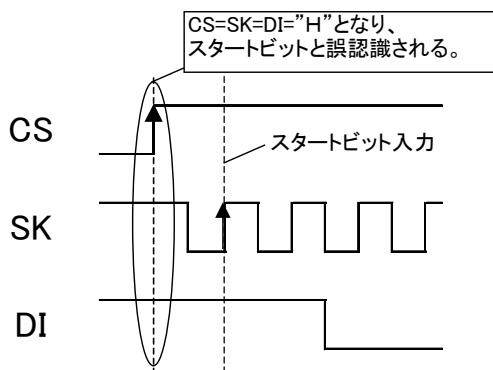


図2-1. 誤動作タイミング

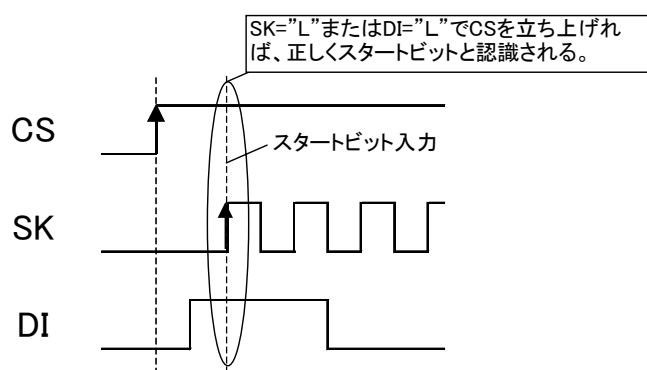


図2-2. 正常動作タイミング

3) 電源ON/OFF時の注意事項

- ・電源ON/OFF時はCSを“L”にしてください。

CSが“H”で、本ICは入力受け付け状態(アクティブ)になります。このままで電源を立ち上げると、ノイズ等の影響により、誤動作、誤書き込みを起こす恐れがあります。これらを防止するためにも電源ON時には、CSを“L”として下さい。(CSが“L”状態では、全ての入力をキャンセルします。)
また、電源立ち下がり時には電源ラインの容量等により、低電源状態が長く続く事が考えられます。この時も、前述と同様の理由により、誤動作、誤書き込みをする恐れがありますので、電源OFF時にもCSを“L”にしてください。

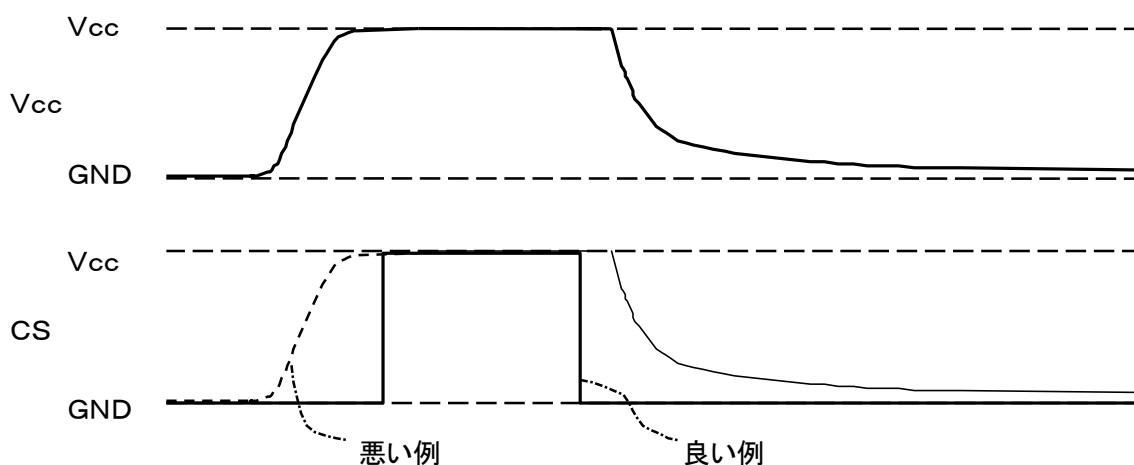


図3-1. 電源ON/OFF時のCSタイミング

(悪い例) CSがVccにプルアップされている。

この場合常にCSが“H”(アクティブ状態)となり、EEPROMはノイズ等の影響により誤動作、誤書き込みする恐れがあります。
※CS入力がHigh-Zでもこの例のようになる場合がありますのでご注意ください。

(良い例) 電源ON/OFF時“L”になっている。

電源OFF時は再投入まで10ms以上として下さい。
この条件を守らないで電源を立ち上げた場合は、IC内部回路がリセットされない場合がありますのでご注意ください。

○P.O.R.回路

本ICには、誤書き込み防止策としてP.O.R.(Power On Reset)回路を設けております。

P.O.R.動作後は、書き込み禁止状態になります。P.O.R.回路は電源ON時のみ有効でOFF時には動作しません。ただし、電源のON、OFF時にCSが“H”ですとノイズ等により書き込み可能状態になる恐れがあります。

動作を確実なものにする為に以下の条件を守って下さい。

1. CS=“L”として下さい。
2. P.O.R.回路を動作させるための、 t_R 、 t_{OFF} 、 V_{bot} の推奨条件を満たすよう、電源を立ち上げて下さい。

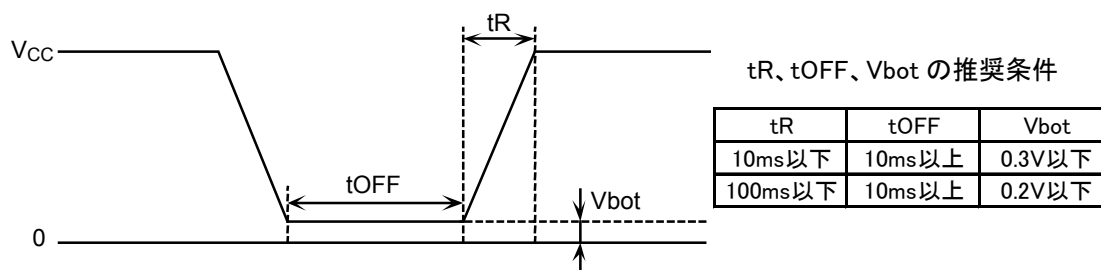


図3-2. 立ち上がり波形図

○LVCC回路

減電時にデータの書き換え動作を禁止し、誤書き込みを防止するのがLVCC(V_{cc} -Lockout)回路です。LVCC電圧(Typ.=1.2V)以下では、データの書き換えは行わないように制限します。

4) ノイズ対策

○V_{cc}ノイズ(バイパスコンデンサについて)

電源ラインへノイズやサージが入ると誤動作を起こす可能性がありますので、これらを取り除くためにICのV_{cc}とGND間にバイパスコンデンサ(0.1 μ F)を取り付けることを推奨します。その際、出来るだけICの近くに取り付けて下さい。

また、基盤のV_{cc}—GND間にもバイパスコンデンサを取り付けることを推奨します。

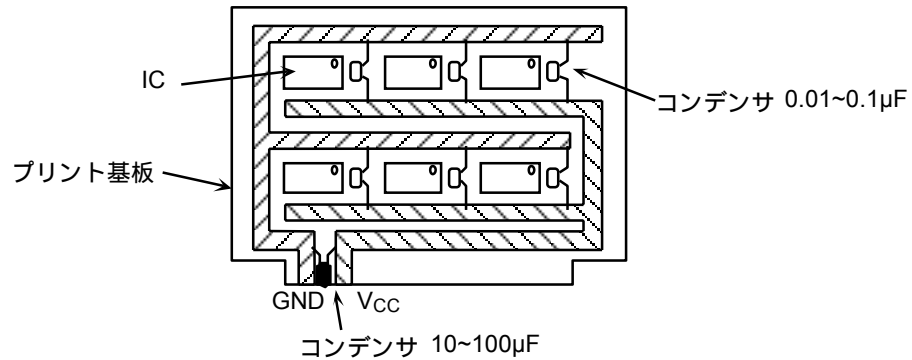


図4. V_{cc} ノイズ対策例

○SKノイズ

SKの立ち上がり時間(t_R)が長く、かつある一定以上のノイズが重畳した場合、クロックのビットずれによる誤動作を起こす可能性があります。これを防ぐため、SK入力にはシュミットトリガ回路を内蔵しています。この回路のヒステリシス幅は、約 0.2V と設定されていますので、SK入力時にノイズが重畳するようであれば、ノイズ振幅が 0.2V_{p-p} 以下になるようにして下さい。

また、SKの立ち上がり時間(t_R)は 100ns 以下にすることを推奨致します。立ち上がり時間が 100ns 以上の場合は十分にノイズ対策を行って下さい。クロックの立ち上がり、立ち下がり時間は出来るだけ小さくなるようにして下さい。

5) 入出力等価回路

○出力回路

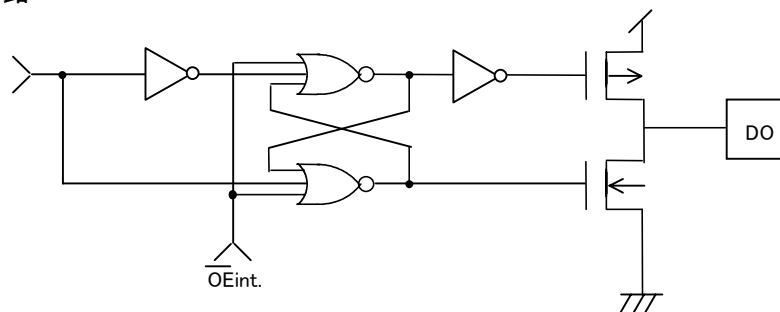


図5-1. DO出力等価回路

○入力回路

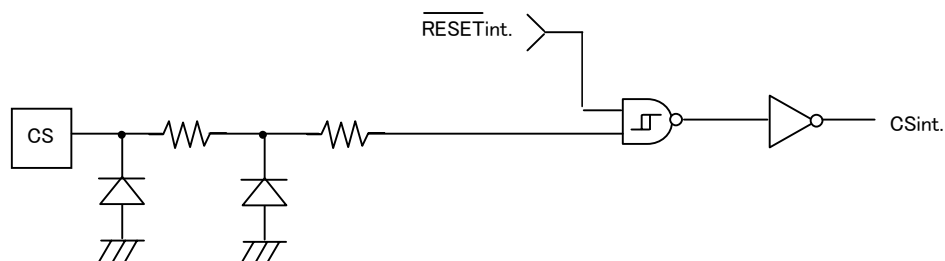


図5-2. CS入力等価回路

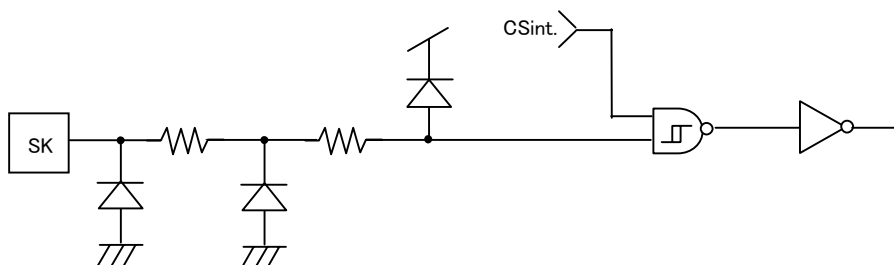


図5-3. SK入力等価回路

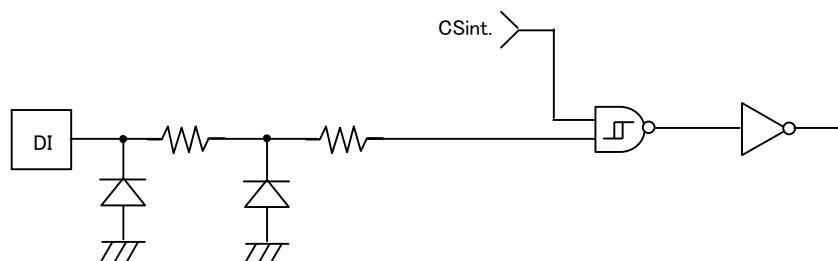


図5-4. DI入力等価回路

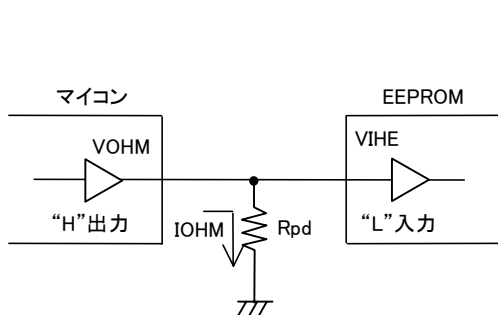
6) I/O周辺回路につきまして

1. CSをプルダウンして下さい。

電源ON/OFF時にCS="L"とすることで、誤動作、誤書き込みを防ぎます。3)電源ON/OFF時の注意事項を参照して下さい。

○ CSピンのプルダウン抵抗Rpdについて

電源ON/OFF時の誤動作、誤書き込みを防ぐためにCSプルダウン抵抗が必要です。この抵抗値はマイコンのVOH, IOH, 本ICのVIL特性より適切な値を選択して下さい。



$$R_{pd} \geq \frac{VO_{HM}}{IO_{HM}} \dots \textcircled{1}$$

$$VO_{HM} \geq VI_{HE} \dots \textcircled{2}$$

例) $V_{CC}=5V$, $VI_{HE}=2V$, $VO_{HM}=2.4V$, $IO_{HM}=2mA$ の時、①式より、

$$R_{pd} \geq \frac{2.4}{2 \times 10^{-3}}$$

$$\therefore R_{pd} \geq 1.2[k\Omega]$$

上式を満たすようなRpdの値であれば、VOHMは2.4V以上となり、VIHE(=2.0V)で②式も満足します。

図6-1. CSプルダウン抵抗

- ・VIHE: EEPROMのVIHのスペック
- ・VOHM: マイコンのVOHのスペック
- ・IOHM: マイコンのIOHのスペック

2. DOはプルアップ、プルダウンのどちらでも可能です。

読み出し命令時のデータ出力、及び書き込み命令後のREADY/BUSY出力タイミング以外、DO出力は“High-Z”となります。DOがつながるマイコンポートの“High-Z”入力で誤動作が起る場合は、DOのプルダウン、プルアップが必要です。マイコンの動作に影響がない場合、DOはOPENでも構いません。

DOがOPENであれば、ステータスREADYを出力するタイミングでCS="H", SK="H", DI="H"のタイミングで、EEPROMはこれをスタートビットと認識して、READY出力をリセットし、DO="High-Z"となるため、READY信号が検出できなくなります。(図6-2. 参照)このような出力を回避するためには、DOピンをプルアップすることにより、改善することができます。

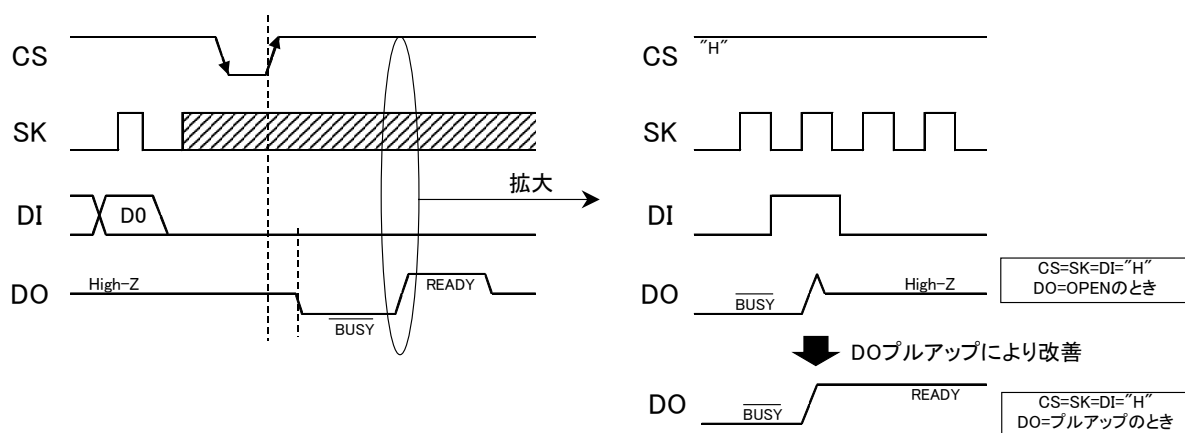


図6-2. DO=OPEN時READY出力時タイミング

ODOピンのプルアップ抵抗 R_{pu} 、プルダウン抵抗 R_{pd} について

プルアップ、プルダウン抵抗値はマイコンの V_{IH} 、 V_{IL} 、本ICの V_{OH} 、 I_{OH} 、 V_{OL} 、 I_{OL} 特性より適切な値を選択して下さい。

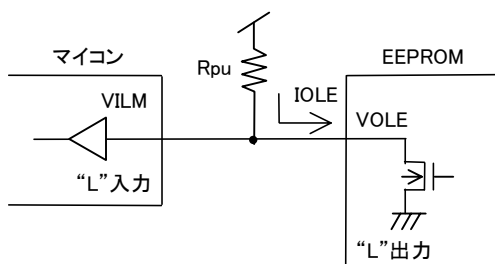


図6-3. DOプルアップ抵抗

$$R_{pu} \geq \frac{V_{cc} - V_{OLE}}{I_{OLE}} \dots \textcircled{3}$$

$$V_{OLE} \leq V_{ILM} \dots \textcircled{4}$$

例) $V_{cc}=5V, V_{OLE}=0.4V, I_{OLE}=2.1mA, V_{ILM}=0.8V$ の時、
③式より、

$$R_{pu} \geq \frac{5 - 0.4}{2.1 \times 10^{-3}}$$

$$\therefore R_{pu} \geq 2.2[k\Omega]$$

上式を満たすような R_{pu} の値であれば、 V_{OLE} は0.4V以下となり、 $V_{ILM}(=0.8V)$ で④式も満足します。

- ・ V_{OLE} : EEPROMの V_{OL} のスペック
- ・ I_{OLE} : EEPROMの I_{OL} のスペック
- ・ V_{ILM} : マイコンの V_{IL} のスペック

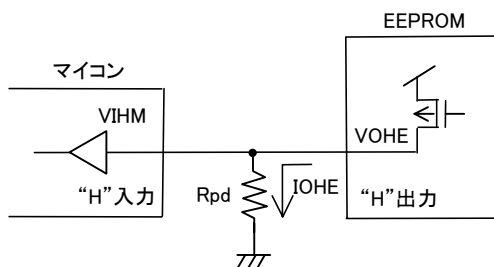


図6-4. DOプルダウン抵抗

$$R_{pd} \geq \frac{V_{OHE}}{I_{OHE}} \dots \textcircled{5}$$

$$V_{OHE} \geq V_{IHM} \dots \textcircled{6}$$

例) $V_{cc}=5V, V_{OHE}=V_{cc}-0.2V, I_{OHE}=0.1mA,$
 $V_{IHM}=V_{cc} \times 0.7V$ の時、⑤より、

$$R_{pd} \geq \frac{5 - 0.2}{0.1 \times 10^{-3}}$$

$$\therefore R_{pd} \geq 48[k\Omega]$$

上式を満たすような R_{pd} の値であれば、 V_{OHE} は2.4V以上となり、 $V_{IHM}(=3.5V)$ で⑥式も満足します。

- ・ V_{OHE} : EEPROMの V_{OH} のスペック
- ・ I_{OHE} : EEPROMの I_{OH} のスペック
- ・ V_{IHM} : マイコンの V_{IH} のスペック

7) DI/DOを直結する場合

本ICは、独立した入力端子DIと出力端子DOを持ち、タイミングチャート上でも個別の信号として取り扱っていますが、これらDI、DO端子間に抵抗Rを挿入することにより、1制御ラインによるコントロールをすることができます。

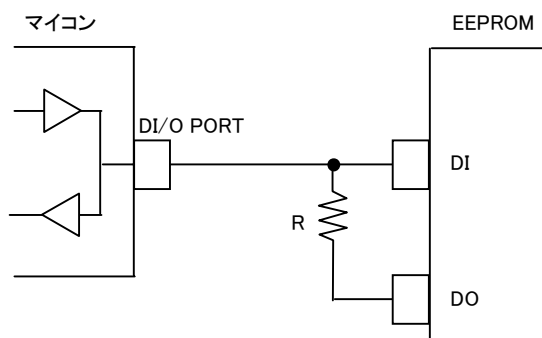


図7-1. DI, DO制御ライン共用接続

○マイコンDI/O出力とDO出力とのデータ衝突とDO出力のDI入力へのフィードバック

入出力タイミング上でマイコンDI/O出力からDI入力へのドライブと、DO出力からの信号出力が同時に発生するのは以下の2点です。

(1) 読み出し命令時のA0アドレスデータを取り込む1クロックサイクル。(図7-2. 参照)

DO端子にはダミービット“0”が出力されます。

→アドレスデータA0=“1”入力のとき、貫通電流経路が生じます。

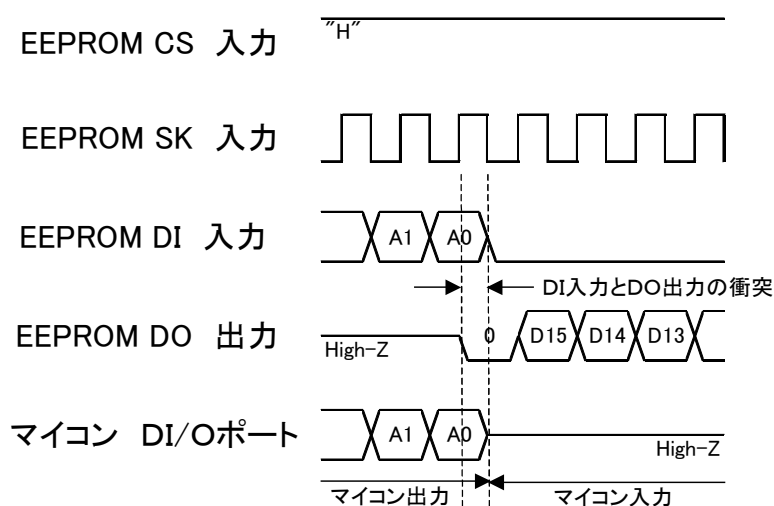


図7-2. DI, DO直結時リードデータ出力時の衝突タイミング

(2) 書き込み命令後のCS="H"のタイミング。(図7-3. 参照)

DO端子はREADY/BUSY機能出力。

次のスタートビット入力を認識すると"High-Z"となります。

→特に書き込み後のコマンド入力時、マイコンDI/O出力を"L"としたままCS入力を立ち上げたとき、DO端子よりREADY出力"H"が出力され、貫通電流経路が生じます。

これら(1), (2)のタイミング時のフィードバック入力は抵抗Rを挿入すれば、基本的な動作に対して障害を与えるものではありません。

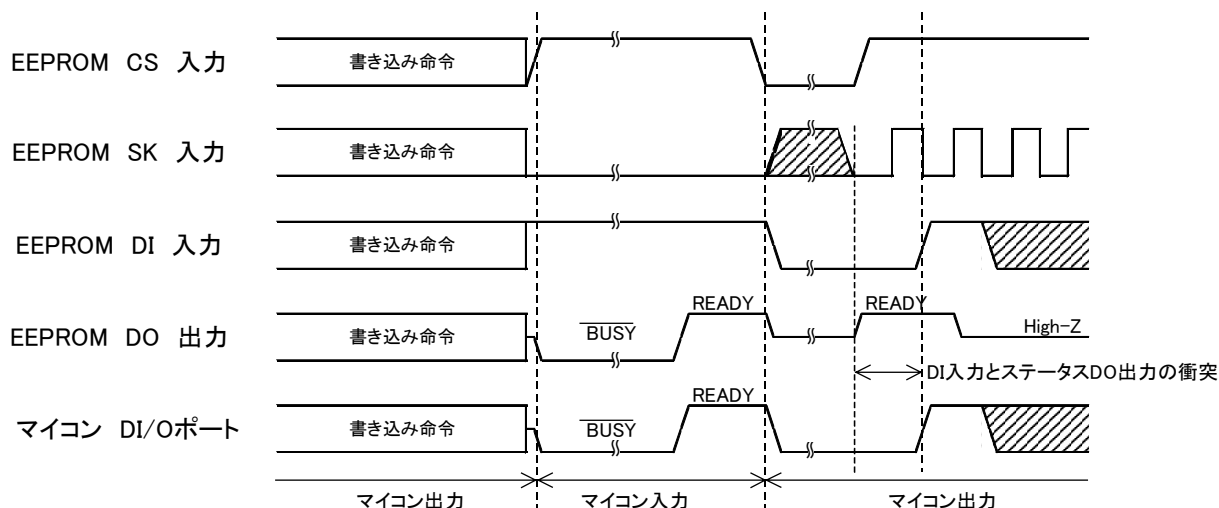


図7-3. DI, DO直結の書き込み時の衝突タイミング

注) (2)のケースについては以下の点で注意が必要です。

ステータスREADY出力時、DOとDIが共有され、DI="H"かつマイコンDI/O="High-Z"またはマイコンDI/O="H"の場合、SKクロックが入力されますとDO出力がDIへ入力されスタートビットと認識し、誤動作を引き起こす可能性があります。誤動作を回避する方法としては、ステータスREADY出力時はSK="L"とするか、READY信号の"H"が出力されてから4クロック以内にCSを立ち下げるようにして下さい。(図7-4. 参照)

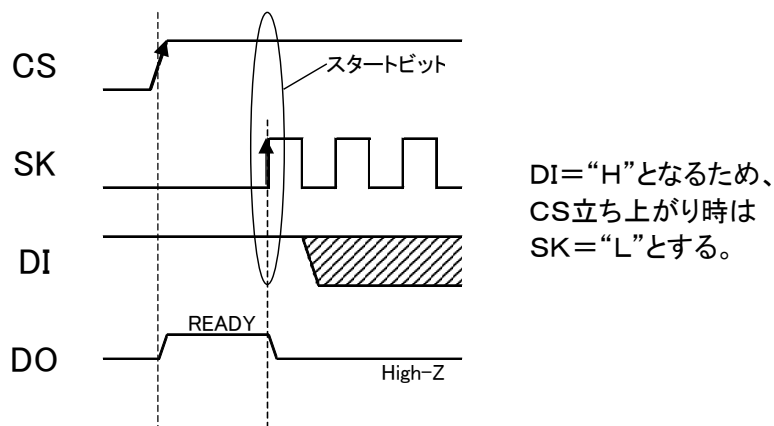


図7-4. READY 出力時タイミングにおける誤動作回避例

○抵抗値Rの選定につきまして

抵抗Rはデータ衝突時の貫通電流制限抵抗となります。貫通電流が流れますと、電源ラインのノイズや電源の瞬停の原因となります。

許容可能な貫通電流をIとすると、以下の関係を満たす必要があります。セットでの電源ラインのインピーダンス等を考慮し許容できる電流量を決定して下さい。

また、抵抗Rを挿入し、リーク電流等による電圧降下の影響を受けても、EEPROMの入力レベル V_{IH}/V_{IL} を満足するような

Rの値を設定して下さい。Rを挿入しても、基本的な動作には影響を及ぼしません。

(1) アドレスデータA0="1"入力、ダミービット"0"出力タイミング時

(マイコンのDI/O出力が"H"、EEPROMのDOが"L"を出力、DIに"H"を入力する場合)

- ・EEPROMへの貫通電流は、10mA以下として下さい。
- ・EEPROMの入力レベル V_{IH} が以下を満たすようにして下さい。

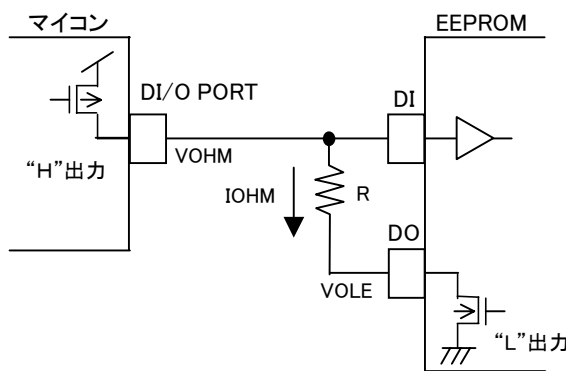


図7-5. DI, DO直結時回路
(マイコンのDI/O"H"出力, EEPROM"L"出力)

条件

$$V_{OHM} \leq V_{IHE}$$

$$V_{OHM} \leq I_{OHM} \times R + V_{OLE}$$

この時、 $V_{OLE}=0V$ とすると、

$$V_{OHM} \leq I_{OHM} \times R$$

$$\therefore R \geq \frac{V_{OHM}}{I_{OHM}} \dots \textcircled{7}$$

- ・ V_{IHE} : EEPROMの V_{IH} のスペック
- ・ V_{OLE} : EEPROMの V_{OL} のスペック
- ・ V_{OHM} : マイコンの V_{OH} のスペック
- ・ I_{OHM} : マイコンの I_{OH} のスペック

(2) DOステータスREADY出力タイミング時

(マイコンのDI/Oが"L"、EEPROMのDOが"H"を出力、DIに"L"を入力する場合)

- ・EEPROMの入力レベル V_{IL} が以下を満たすようにして下さい。

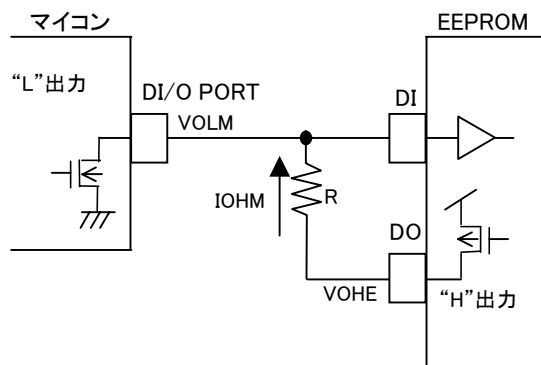


図7-6. DI, DO直結時回路
(マイコンのDI/O"H"出力, EEPROM"L"出力)

条件

$$V_{OLM} \geq V_{ILE}$$

$$V_{OLM} \geq V_{OHE} - I_{OLM} \times R$$

この時、 $V_{OHE}=V_{CC}$ とすると、

$$V_{OLM} \geq V_{CC} - I_{OLM} \times R$$

$$\therefore R \geq \frac{V_{CC} - V_{OLM}}{I_{OLM}} \dots \textcircled{8}$$

- ・ V_{ILE} : EEPROMの V_{IL} のスペック
- ・ V_{OHE} : EEPROMの V_{OH} のスペック
- ・ V_{OLM} : マイコンの V_{OL} のスペック
- ・ I_{OLM} : マイコンの I_{OL} のスペック

例) $V_{CC}=5V, V_{OHM}=5V, I_{OHM}=0.4mA, V_{OLM}=5V, I_{OLM}=0.4mA$ の時、
⑦式より、

$$R \geq \frac{V_{OHM}}{I_{OHM}}$$

$$R \geq \frac{5}{0.4 \times 10^{-3}}$$

$$\therefore R \geq 12.5[k\Omega] \quad \dots \textcircled{9}$$

⑧式より、

$$R \geq \frac{V_{CC}-V_{OLM}}{I_{OLM}}$$

$$R \geq \frac{5-0.4}{2.1 \times 10^{-3}}$$

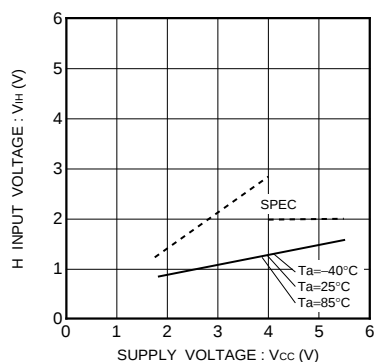
$$\therefore R \geq 2.2[k\Omega] \quad \dots \textcircled{10}$$

ゆえに⑨、⑩式より、

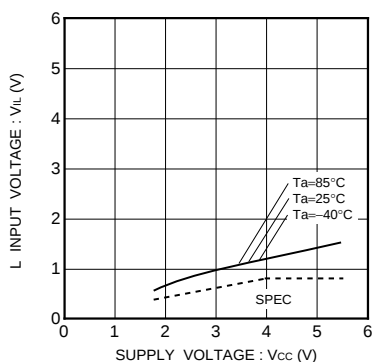
$$\therefore R \geq 12.5[k\Omega]$$

8) 特性データ

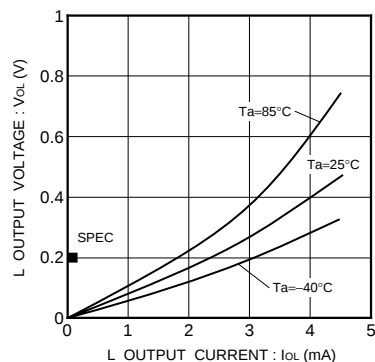
以下の特性データは Typ.値です。



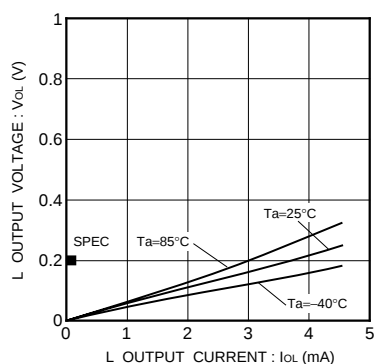
H入力電圧 V_{IH} (CS,SK,DI)



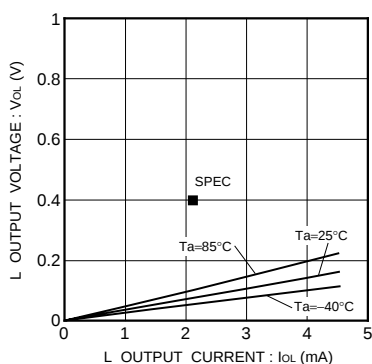
L入力電圧 V_{IL} (CS,SK,DI)



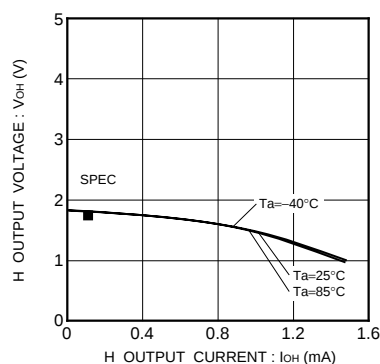
L出力電圧 $V_{OL}-I_{OL}$ ($V_{CC}=1.8V$)



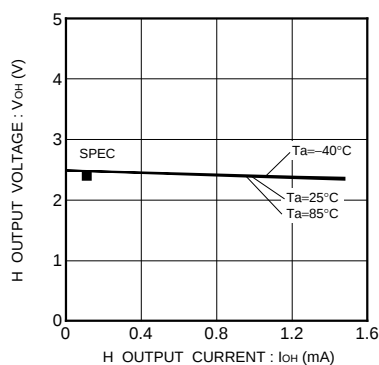
L出力電圧 $V_{OL}-I_{OL}$ ($V_{CC}=2.5V$)



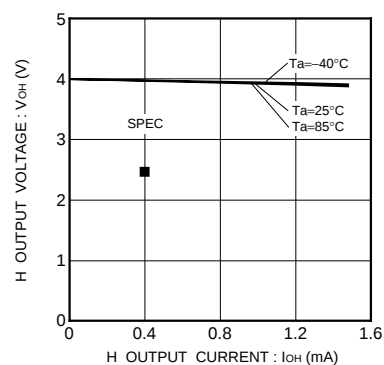
L出力電圧 $V_{OL}-I_{OL}$ ($V_{CC}=4.0V$)



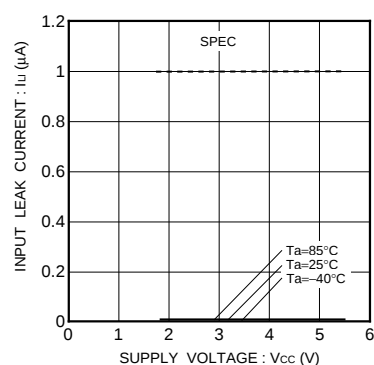
H出力電圧 $V_{OH}-I_{OH}$ ($V_{CC}=1.8V$)



H出力電圧 $V_{OH}-I_{OH}$ ($V_{CC}=2.5V$)

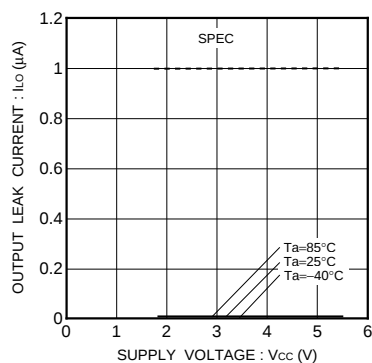


H出力電圧 $V_{OH}-I_{OH}$ ($V_{CC}=4.0V$)

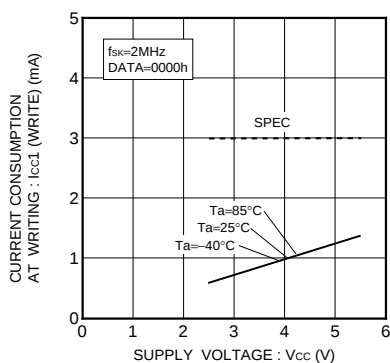


入力リーク電流 I_{LI} (CS,SK,DI)

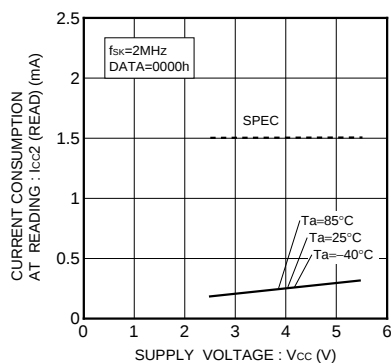
BR93L46-W / BR93L46F-W / BR93L46RF-W / BR93L46FJ-W / BR93L46RFJ-W /
メモリ IC
BR93L46FV-W / BR93L46RFV-W / BR93L46RFVM-W



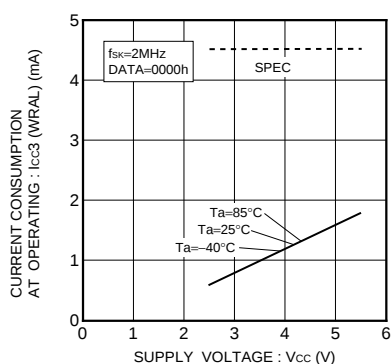
出力リーク電流 I_{LO} (DO)



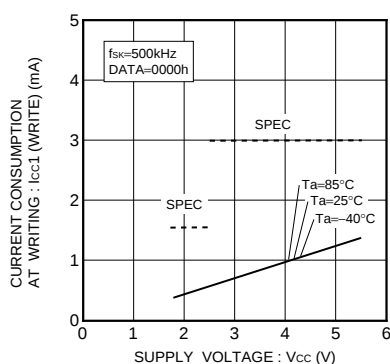
WRITE動作時消費電流
 I_{CC1} (WRITE, $f_{SK}=2\text{MHz}$)



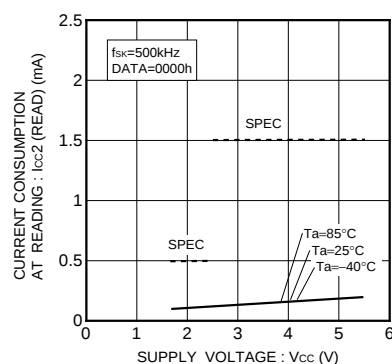
READ動作時消費電流
 I_{CC2} (READ, $f_{SK}=2\text{MHz}$)



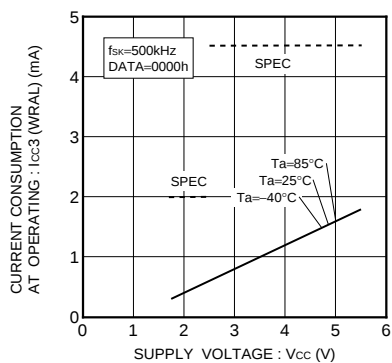
WRAL動作時消費電流
 I_{CC3} (WRAL, $f_{SK}=2\text{MHz}$)



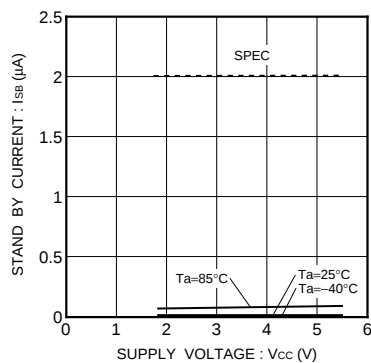
WRITE動作時消費電流
 I_{CC1} (WRITE, $f_{SK}=500\text{kHz}$)



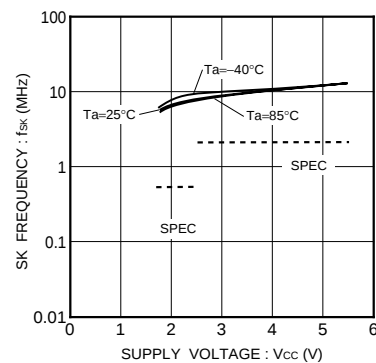
READ動作時消費電流
 I_{CC2} (READ, $f_{SK}=500\text{kHz}$)



WRAL動作時消費電流
 I_{CC3} (WRAL, $f_{SK}=500\text{kHz}$)

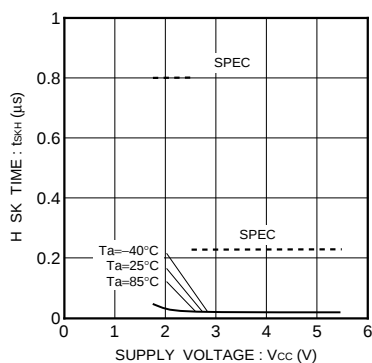


待機時消費電流 I_{SB}

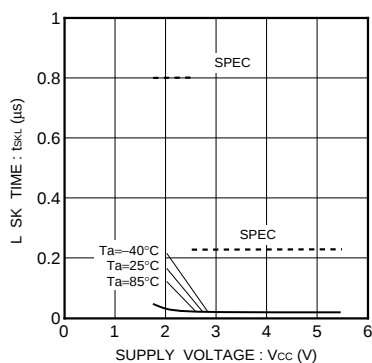


SK周波数 f_{SK}

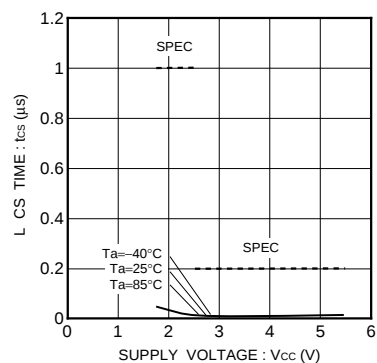
BR93L46-W / BR93L46F-W / BR93L46RF-W / BR93L46FJ-W / BR93L46RFJ-W /
メモリ IC
BR93L46FV-W / BR93L46RFV-W / BR93L46RFVM-W



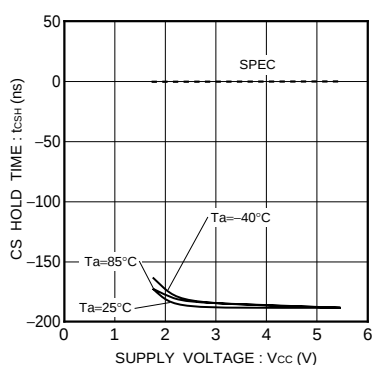
SKハイ時間 t_{SKH}



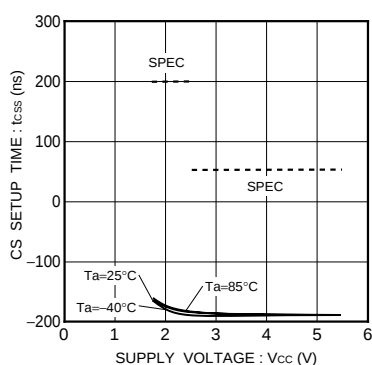
SKロウ時間 t_{SKL}



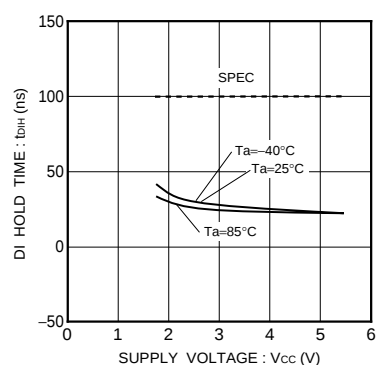
CSロウ時間 t_{CS}



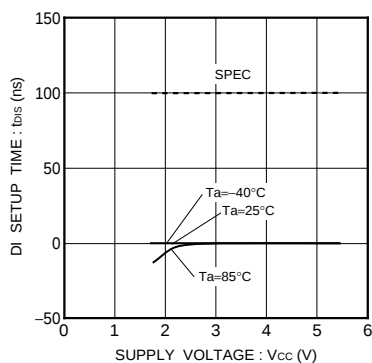
CSホールド時間 t_{CSH}



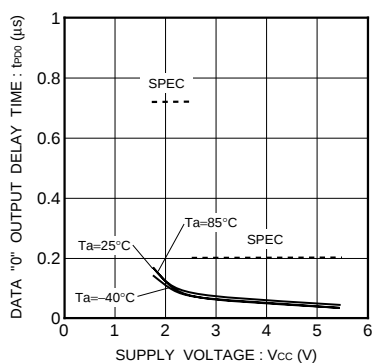
CSセットアップ時間 t_{CSS}



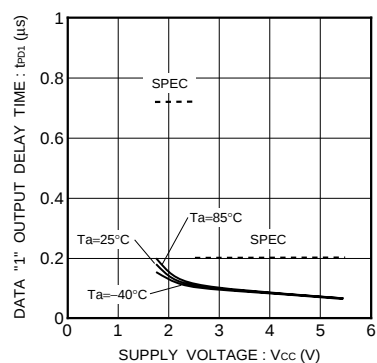
DIホールド時間 t_{DIH}



DIセットアップ時間 t_{DIS}

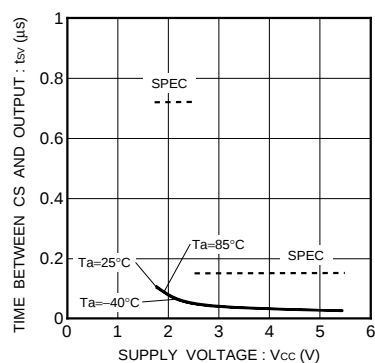


データ"0"出力遅延時間 t_{PD0}

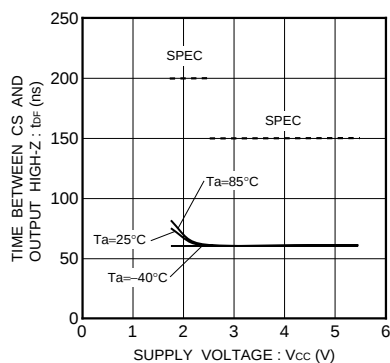


出力データ"1"遅延時間 t_{PD1}

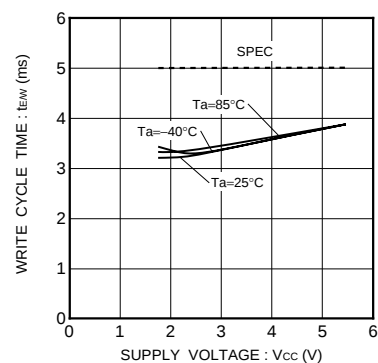
BR93L46-W / BR93L46F-W / BR93L46RF-W / BR93L46FJ-W / BR93L46RFJ-W /
メモリ IC BR93L46FV-W / BR93L46RFV-W / BR93L46RFVM-W



CSより出力確定までの時間 t_{sv}



CSより出力High-Zまでの時間 t_{bf}



書き込みサイクル時間 $t_{E/W}$