



MC145163

CMOS LSI
BCD 入力 PLL
周波数 シンセサイザ

Advance Information BCD 入力 PLL 周波数 シンセサイザ

MC145163は、PLL周波数シンセサイザ・ファミリのひとつです。ファミリはデータの入力方法により、シリアル入力、パラレル入力、4ビット入力に分類できます。

MC145163のデータ入力は4桁のパラレルBCDにより行なわれます。内部は基準発振器、セレクトラブル基準カウンタ、2つの位相比較器、4桁BCDプログラマブル・カウンタで構成されています。

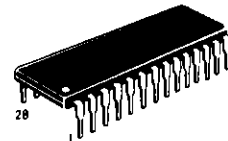
■特長

- 低消費電力
- 動作電源電圧 3V~9V
- 水晶発振回路内蔵
- Rカウンタは4つの分周比を選択可能 512、1024、2048、4096
- Nカウンタ分周比範囲 3~9999
- カウンタ入力に自己バイアス型アンプを内蔵
- データ入力ピンにプルダウン抵抗を内蔵
- 2種類の位相比較器出力
- ロック検知出力
- 動作温度範囲 -40°C ~ 85°C
- 代表的な応用例

- アマチュア無線用トランシーバ
- 業務用トランシーバ
- VHF/UHF受信機
- 周波数発生器

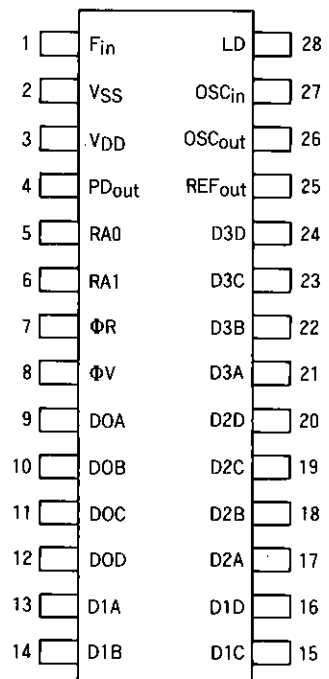


SL サフィックス
プラスチック
クワッド・パッケージ

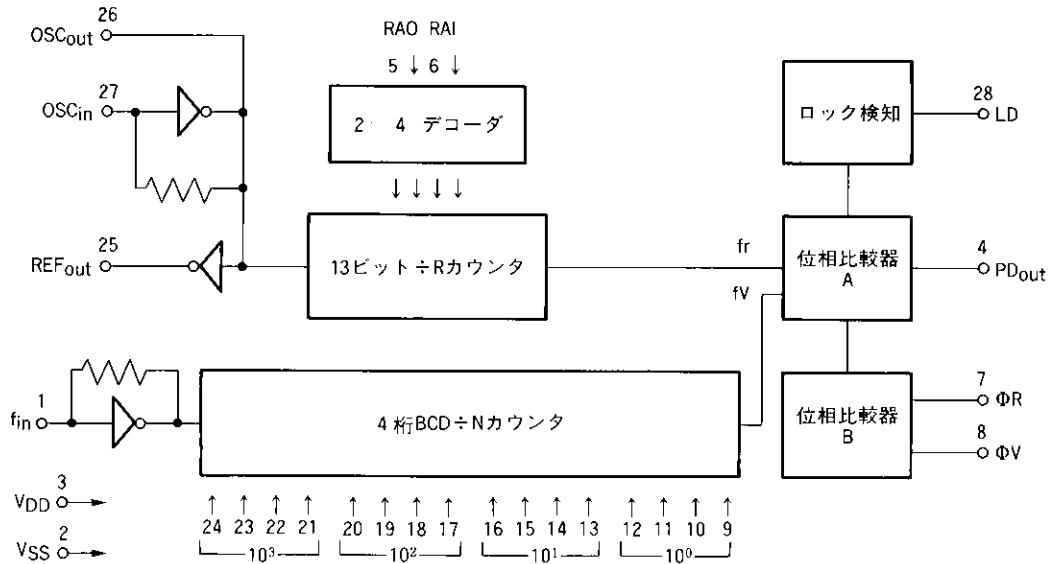


P サフィックス
プラスチック
DIL パッケージ
ケース710

ピン配置図 (Pサフィックス)



ブロック図



■最大定格*(VSS基準)

記号	パラメータ	定格値	単位
VDD	DC電源	-0.5~+10	V
Vin、Vout	入/出力電圧(DCまたはトランジェント)	-0.5~VDD+0.5	V
Iin、Iout	入/出力電流(1ピンあたり)(DCまたはトランジェント)	±10	mA
IDD、ISS	電源電流(VDDまたはVSSピン)	±30	mA
PD	電力損失**(パッケージあたり)	500	mW
Tstg	保存温度	-65~+150	°C
TL	リード温度(8秒半田付け)	260	°C

*最大定格を上回ると、デバイスが破壊する場合があります。

**最大電力損失は65°Cから85°Cの範囲では-12mW/°Cの割合で減算して下さい。

■スイッチング特性(TA=25°C, CL=50pF)

項目	記号	VDD	最小値	標準値	最大値	単位
出力立上りおよび立下り時間(図3、図6)	tTLH	3	—	60	140	ns
	tTHL	5	—	40	80	
		9	—	30	60	
出力パルス幅 ΦR、ΦV(fr、fvは同位相; 図4、図6)	tW(Φ)	3	25	100	175	ns
		5	20	60	100	
		9	10	40	70	
入力立上りおよび立下り時間OSCin、fin(図5)	tr、tf	3	—	20	5	μs
		5	—	5	2	
		9	—	2	0.5	

■電気的特性 (VSS基準)

項目	記号	VDD	-40°C		25°C			85°C		単位	
			最小値	最大値	最小値	標準値	最大値	最小値	最大値		
電源電圧範囲	VDD	—	3	9	3	—	9	3	9	V	
出力電圧 V _{in} =0V or VDD I _{out} =0 μA	"0"レベル	VOL	3	—	0.05	—	0.001	0.05	—	0.05	V
			5	—	0.05	—	0.001	0.05	—	0.05	
			9	—	0.05	—	0.001	0.05	—	0.05	
	"1"レベル	VOH	3	2.95	—	2.95	2.999	—	2.95	—	
			5	4.95	—	4.95	4.999	—	4.95	—	
			9	8.95	—	8.95	8.999	—	8.95	—	
入力電圧 V _{out} =0.5V or VDD-0.5V "0"レベル (OSC _{out} を除く)	"0"レベル	VIL	3	—	0.9	—	1.35	0.9	—	0.9	V
			5	—	1.5	—	2.25	1.5	—	1.5	
			9	—	2.7	—	4.05	2.7	—	2.7	
	"1"レベル	VIH	3	2.1	—	2.1	1.65	—	2.1	—	
			5	3.5	—	3.5	2.75	—	3.5	—	
			9	6.3	—	6.3	4.95	—	6.3	—	
出力電流 V _{out} =2.7V V _{out} =4.6V V _{out} =8.5V V _{out} =0.3V V _{out} =0.4V V _{out} =0.5V	ソース	IOH	3	-0.44	—	-0.35	-1.0	—	-0.22	—	mA
			5	-0.64	—	-0.51	-1.2	—	-0.36	—	
			9	-1.30	—	-1.00	-2.0	—	-0.70	—	
	シンク	IOL	3	0.44	—	0.35	1.0	—	0.22	—	
			5	0.64	—	0.51	1.2	—	0.36	—	
			9	1.30	—	1.00	2.0	—	0.70	—	
入力電流—RA0, RA1	I _{in}	9	—	±0.3	—	±1×10 ⁻⁵	±0.1	—	±1.0	μA	
入力電流—f _{in} , OSC _{in}	I _{in}	9	—	±50	—	±10	±25	—	±22	μA	
入力電流—Other Inputs (測定ピン以外すべて"Low")	II _L	9	—	0.3	—	1×10 ⁻⁵	0.1	—	1.0	μA	
	II _H	9	—	-400	—	-90	-200	—	-170		
入力容量	C _{in}	—	—	10	—	6	10	—	10	pF	
スリー・ステート出力容量—PD _{out}	C _{out}	—	—	10	—	6	10	—	10	pF	
静止電源電流 V _{in} =0V or VDD I _{out} =0 μA	IDD	3	—	800	—	200	800	—	1600	μA	
		5	—	1200	—	300	1200	—	2400		
		9	—	1600	—	400	1600	—	3200		
スリー・ステート・リーク電流—PD _{out} V _{out} =0V or 9V	IOZ	9	—	±0.3	—	±1×10 ⁻⁵	±0.1	—	±3.0	μA	
動的電源電流 C _L =50pF (All Outputs) f _{in} =15MHz 0.5V _{p-p} Sinwave OSC _{in} =10.24MHz 0.5V _{p-p} Sinwave	ID	5	—	—	—	—	15.0	—	—	mA	

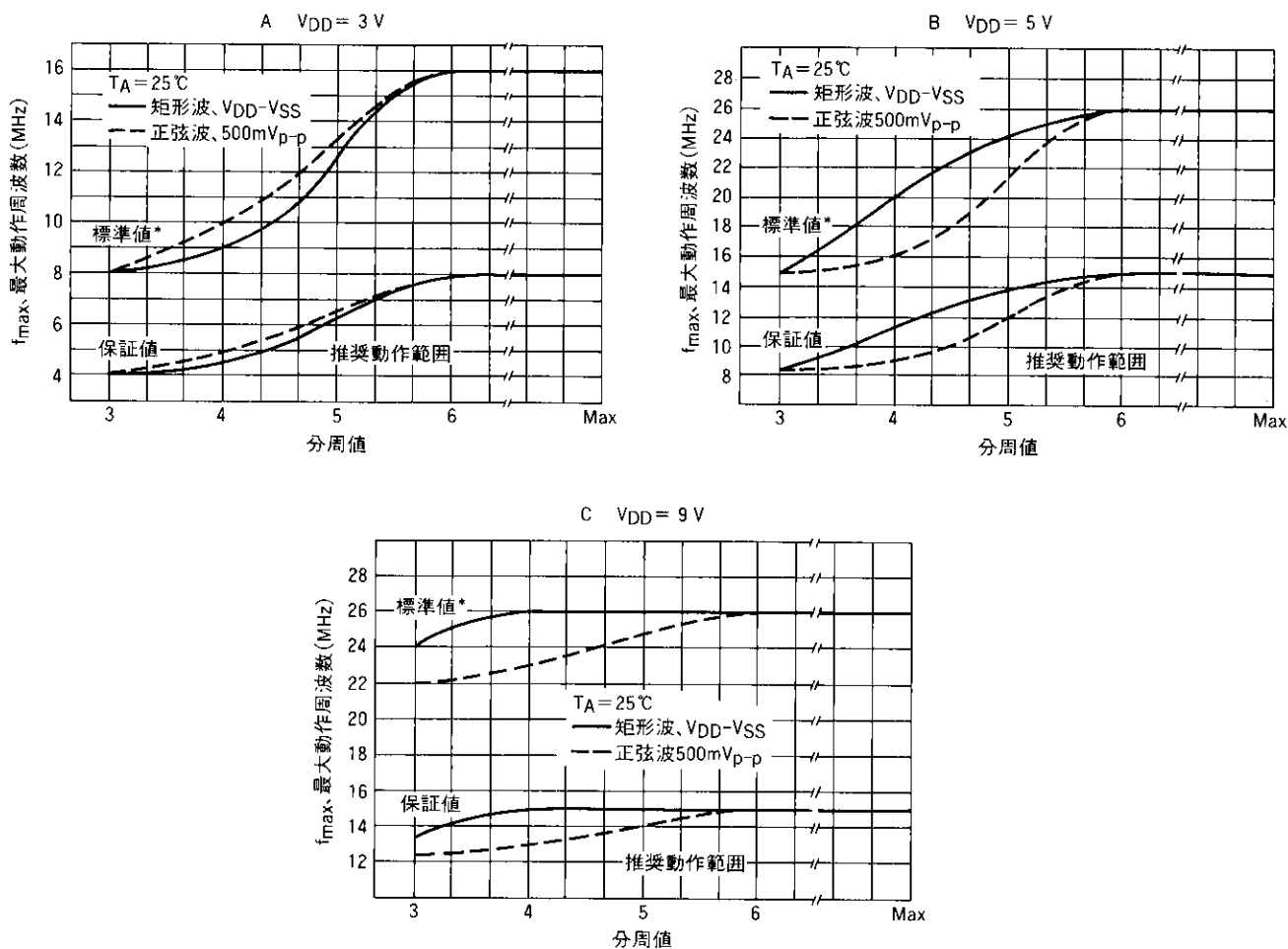
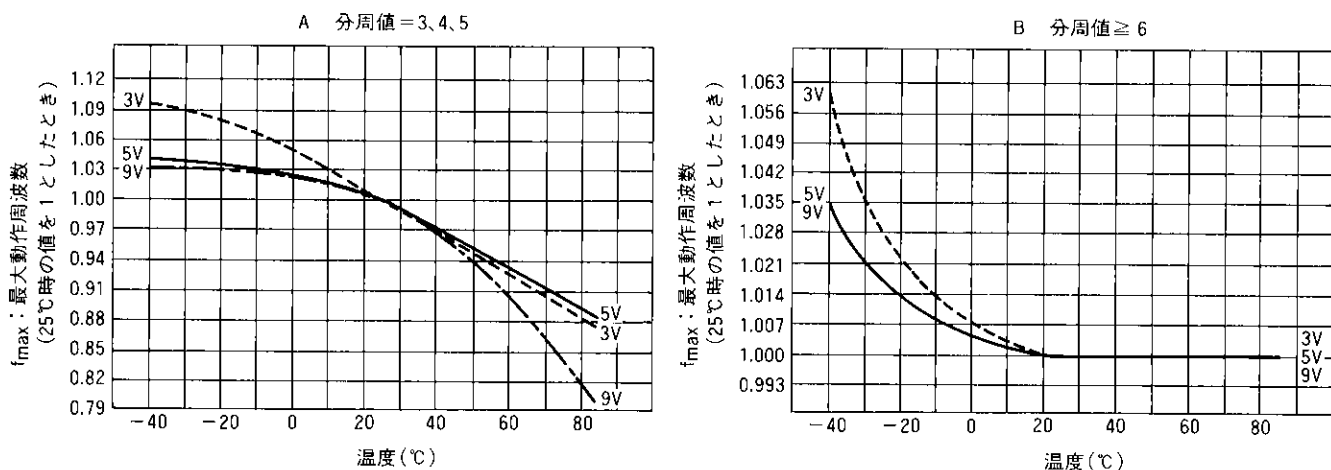


図1 OSCin・fin最高入力周波数



*標準値はICの潜在能力を示すもので、保証値ではありません。設計の際には御注意下さるようお願いいたします。

図2 OSCin・fin最高入力周波数温度特性

■ピン説明

fin(ピン1)——シンセサイザのプログラマブル・カウンタ(÷Nカウンタ)部への入力です。通常、finは、ループVCOから得られ、ピン1へAC結合します。標準CMOS論理レベルのような大振幅信号の場合は、直結します。

VSS(ピン2)——回路のグランド

VDD(ピン3)——正電源

PD_{out}(ピン4)——ループ・エラー信号として用いられる位相比較器のスリー・ステート出力です。ΦR、ΦVも利用できます。

周波数fV > fRまたはfV位相進み：負パルス

周波数fV < fRまたはfV位相遅れ：正パルス

周波数fV = fRおよび同位相：高インピーダンス状態

RA0、RA1(ピン5、6)——これらの入力は、基準分周器の分周比を下表のように設定します。

アドレス・コード		総分周比
RA1	RA0	
0	0	512
0	1	1024
1	0	2048
1	1	4096

ΦR、ΦV(ピン7、8)——これらの位相比較器の出力は、ローパス・フィルタと組み合わせることによって、ループ・エラー信号になります。

周波数fV > fRまたはfV位相進みの場合：

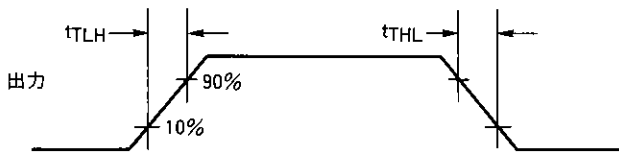


図3 スイッチング波形

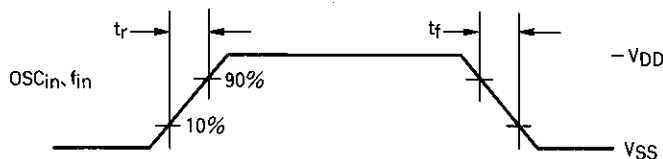


図5 スイッチング波形

ΦVは“Low”パルスを発生し、ΦRは“High”を維持します。
周波数fV < fRまたはfV位相遅れの場合：

ΦVは“High”を維持し、ΦRは“Low”パルスを発生します。

周波数fV = fRおよび同位相の場合：

ΦV、ΦRとも短い“Low”パルスが発生するのを除いて“High”となります。

BCD入力(ピン9から24)——これらの入力データは、÷Nカウンタの内容が“0”になったとき、÷Nカウンタにプリセットされます。ピン9が10⁰桁のLSBで、ピン24が10³桁のMSBです。プルダウン抵抗を内蔵しているため、入力開放時“Low”レベルになります。BCDサムホイール・スイッチを使用することにより、3から9999までの任意の分周比を設定できます。

REF_{out}(ピン25)——内部基準発振器または外部基準入力信号のバッファ出力です。

OSC_{out}、QOSC_{in}(ピン26、27)——これらのピンに水晶発振子を接続すると、基準発振器になります。適切な値のコンデンサをOSC_{in}とグランドおよびOSC_{out}とグランドに接続します。OSC_{in}は外部一発生基準信号の入力にもなります。この信号は通常、OSC_{in}にAC結合しますが、大振幅信号(CMOS論理レベル)の場合は、DC結合します。外部基準モードでは、OSC_{in}への接続は不要です。

LD(ピン28)——ロック検知信号です。ループがロックしているとき(fV、fRの周波数と位相が同じとき)、“High”レベルになり、ロック外るとき“Low”パルスを発生します。

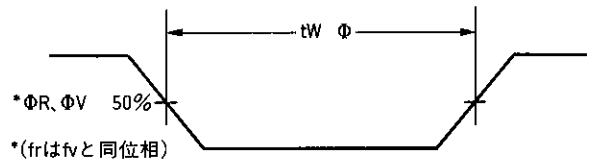


図4 スイッチング波形

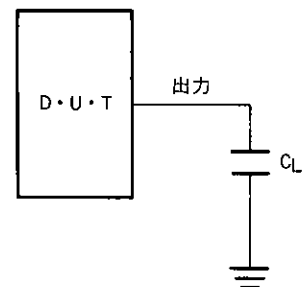
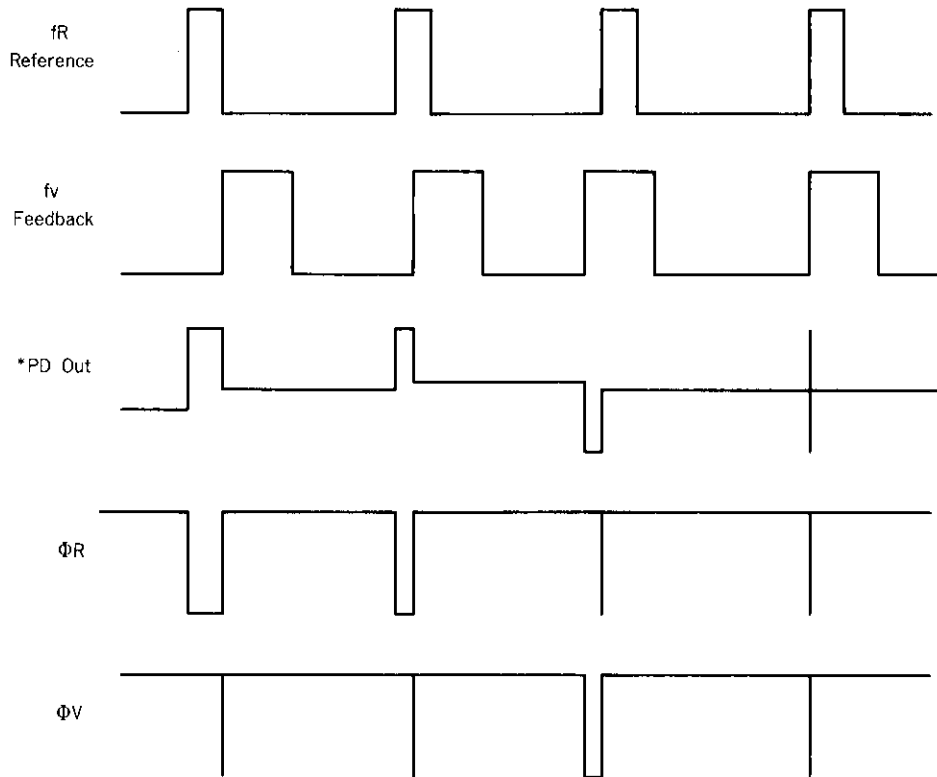


図6 テスト回路



*出力が高インピーダンスのとき、電圧はローパスフィルタのコンデンサによって決定されます。

図7 位相検知出力波形

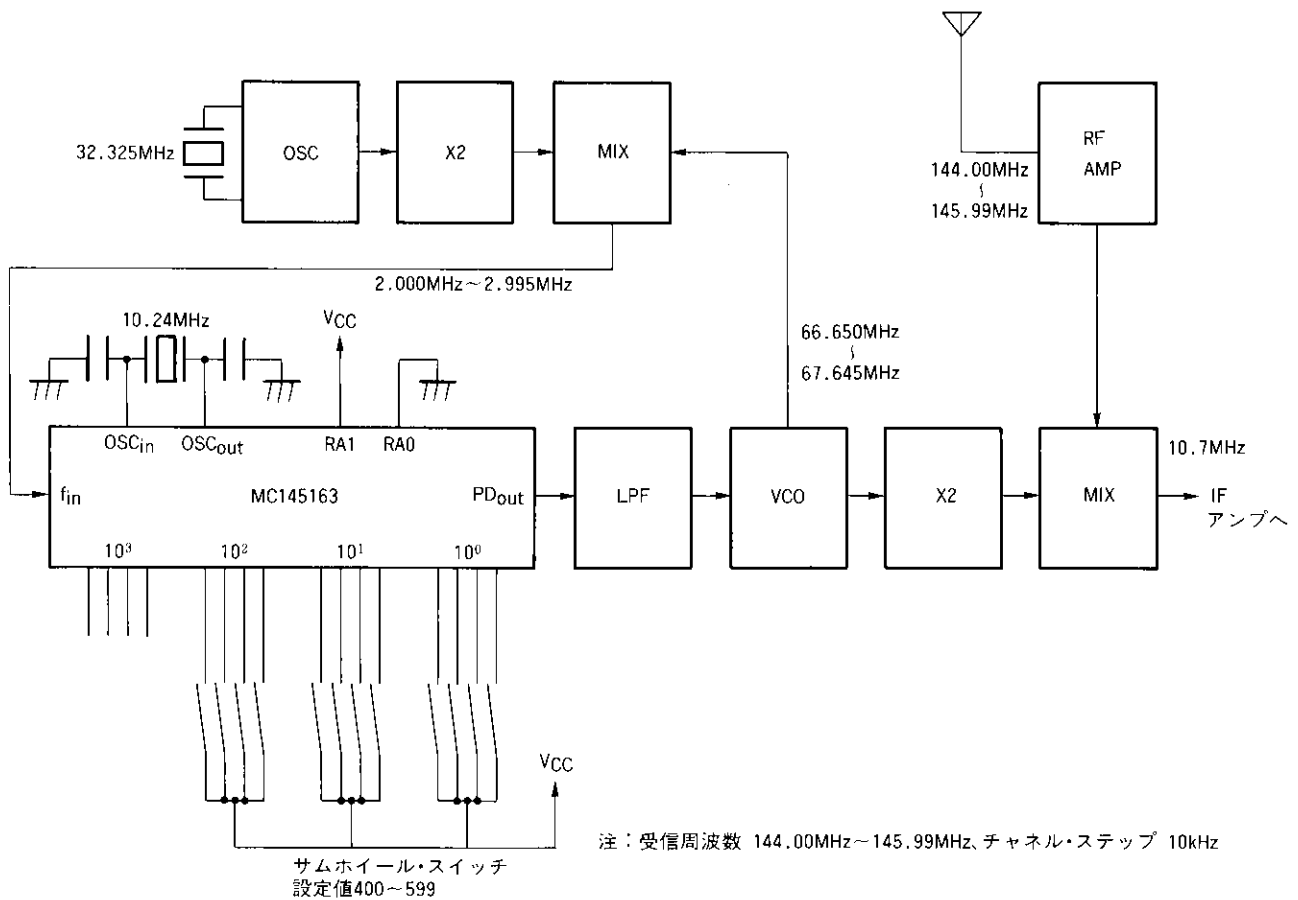
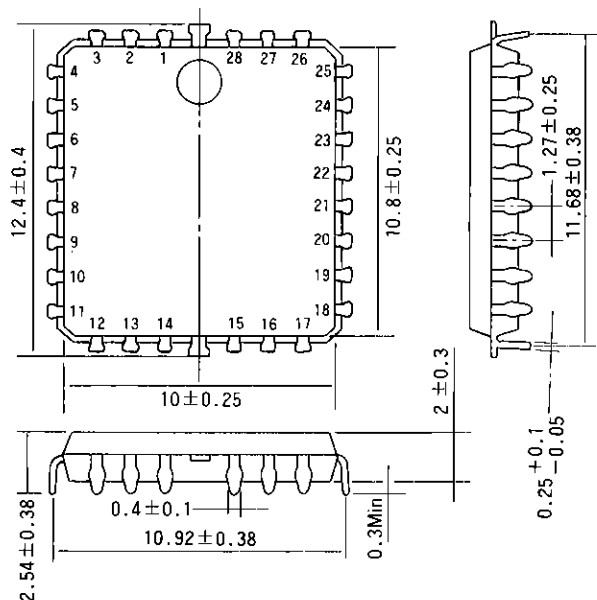


図8 144MHz帯受信機への応用例

外形寸法

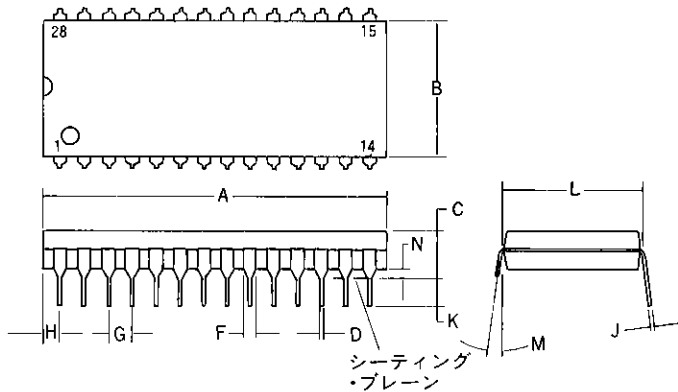
プラスチック・クワッド・パッケージ SL




- 注：1. 単位mm
 2. リード部の半田付性保証は先端部最小0.3mmの領域とする

プラスチック DIL パッケージ
 ケース710 サフィックス P

- 注：1. リード(D)位置の許容差は最大材質条件にて、シーティング・プレーンおよびリード間で0.25mm(0.010インチ)
 2. Lはリードが並列に配置されているときのリード中心間の寸法
 3. 寸法Bはバリ等による誤差は含まない



寸法	ミリメートル		インチ	
	最小	最大	最小	最大
A	36.45	37.21	1.435	1.465
B	13.72	14.22	0.540	0.550
C	3.94	5.08	0.155	0.200
D	0.36	0.56	0.014	0.022
F	1.02	1.52	0.040	0.060
G	2.54BSC		0.100BSC	
H	1.65	2.16	0.065	0.085
J	0.20	0.36	0.008	0.015
K	2.92	3.43	0.115	0.135
L	15.24BSC		0.600BSC	
M	0"	15"	0"	15"
N	0.51	1.02	0.020	0.040

本書に記載した情報は、慎重に検討したものです。ただし、万一その内容の一部に不備があった場合にはご容赦ください。当社は、随時予告なしに、ここに記載した製品または仕様に変更を加える権限を保留しています。当社は、ここに記載した製品、回路の適用、使用に起因するいかなる債務についても責任をとるものではなく、また、その特許権または第三者の権利にもとづくライセンスを与えるものではありません。「Motorola」およびは、Motorola Inc. の登録商標です。日本モトローラは、すべての人に、均等な雇用機会を与えるように努力している会社です。



日本モトローラ株式会社

半導体事業部

本 社:	〒106 東京都港区南麻布3-20-1	TEL.(03) 440-3311(代)
大 阪:	〒532 大阪市淀川区西中島5-5-15	TEL.(06) 305-1801(代)
仙 台:	〒980 宮城県仙台市青葉区本町1-2-20	TEL.(022)268-4333(代)
熊 谷:	〒360 埼玉県熊谷市本町2-76-1	TEL.(0485)26-2600(代)
立 川:	〒190 立川市曙町2-31-15	TEL.(0425)23-6700(代)
厚 木:	〒243 神奈川県厚木市中町3-15-4	TEL.(0462)23-0761(代)
横 浜:	〒222 横浜市港北区新横浜2-14-27	TEL.(045)472-2751(代)
名古屋:	〒460 名古屋市中区錦1-16-20	TEL.(052)232-1621(代)
九 州:	〒810 福岡市中央区天神1-13-2	TEL.(092)771-4212(代)
会 津:	〒969-35 福島県耶麻郡塩川町大谷地1	TEL.(0241)27-2231(代)

〈半導体製品販売代理店〉