

## SH69P20

RELIMINARY

**OTP型 4-位微控制器**

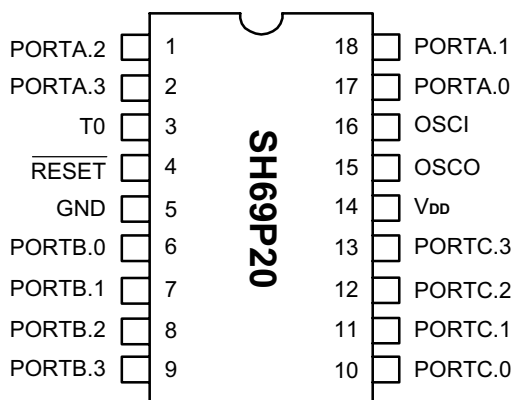
### 特性

- 以SH6610C为核心的4位单片微控制器
- ROM: 1K X 16位
- RAM: 64 X 4位 (数据存储器)
- 工作电压: 3.3V - 6.0V (典型值5.0V)
- 12个CMOS双向I/O引脚
- PortA, B, C提供内置上拉和下拉电阻
- 4-层子程序嵌套 (包括中断)
- 一个8位定时/计数器 (自动重新装入)
- 上电复位预置定时器
- 有效的中断源:
  - 内部中断 (定时器0)
  - 外部中断: B端口 & C端口 (上升沿或下降沿信号触发)
- 振荡器 (用户选项)
  - 石英振荡器: 32.768KHz - 4MHz
  - 陶瓷振荡器: 400K - 4MHz
  - RC振荡器: 400K - 4MHz
  - 外部时钟: 30K - 4MHz
- 指令周期:
  - 对于32.768KHz的OSC时钟为4/32.768KHz ( $\approx 122\mu s$ )
  - 对于4MHz的OSC时钟为4/4MHz (= 1 $\mu s$ )
- 两种节电工作模式: HALT和STOP
- OTP类型 (一次性编程)
- 加密保护
- 内置看门狗定时器

### 概述

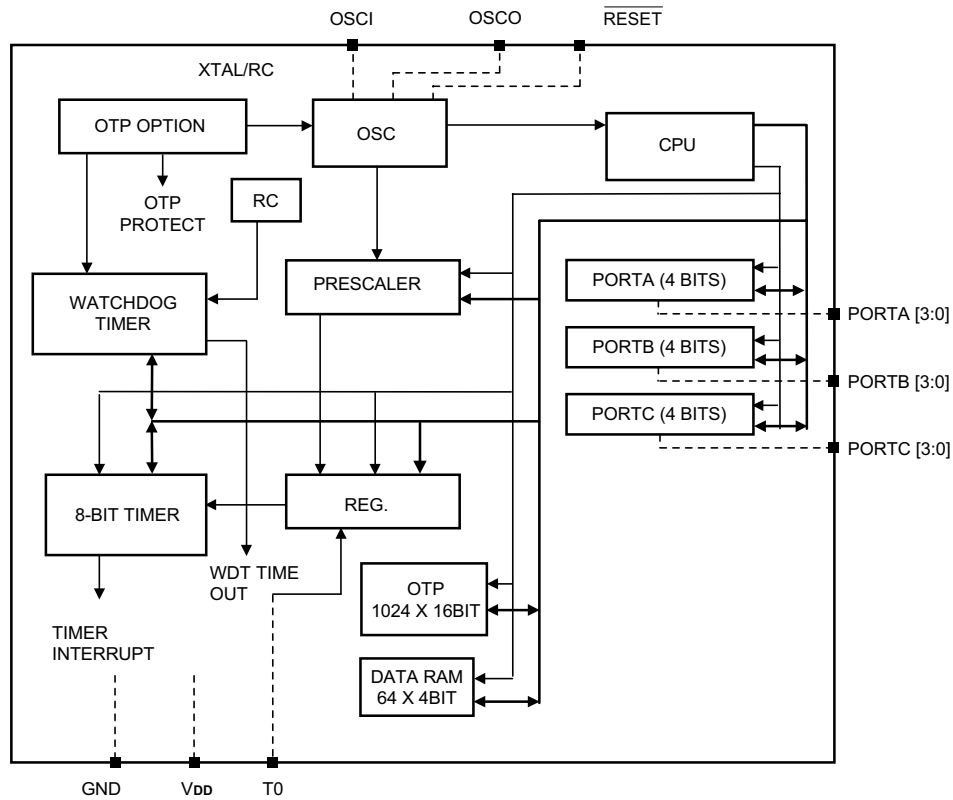
SH69P20是一种4位微处理器. 该芯片以SH6610C 4位CPU为核心, 并集成了SRAM, 1K的一次性可编程ROM, 定时器和I/O端口.

### 引脚配置





功能框图



引脚说明

引脚号	引脚名称	I/O	说明
1 - 2	PORTA2, 3	I/O	位可编程I/O引脚
3	T0	I	定时时钟/计数器 (施密特触发输入端)
4	$\overline{\text{RESET}}$	I	复位输入端 (低电平有效)
5	GND	P	接地端
6 - 9	PORTB0 - 3	I/O	位可编程I/O引脚, 向量中断输入 (通过系统寄存器设置上升沿或下降沿有效)
10 - 13	PORTC0 - 3	I/O	位可编程I/O引脚, 向量中断输入 (通过系统寄存器设置上升沿或下降沿有效)
14	VDD	P	电源输入端
15	OSCO	O	OSC 信号输出端. 使用RC模式时, 输出信号频率为 $F_{osc}/4$
16	OSCI	I	OSC 信号输入端, 该端口可与晶振, 陶瓷振荡器或外部电阻相连接
17 - 18	PORTA0, 1	I/O	位可编程I/O引脚

备注: OTP烧写时, 将应用除第15管脚外所有的管脚.



## 功能说明

### 1. CPU

CPU包含了以下的功能模: 程序计数器, 算术逻辑单元 (ALU) 进位标志位, 累加器, 查表寄存器, 数据指针 (INX, DPH, DPM, and DPL) 和堆栈.

#### 1.1. PC (程序计数器)

程序计数器用于1K程序ROM的定址. 该计数器包含了12位: 页寄存器(PC11), 和循环进位寄存器 (PC10, PC9, PC8, PC7, PC6, PC5, PC4, PC3, PC2, PC1, PC0).

通常在一条指令执行完毕后, 程序计数器的值加1 (+1) 但在下述情况下有例外:

- (1) 当正在执行一条跳转指令时 (例如 JMP, BA0, BNC),
- (2) 当正在执行一条子程序调用指令时 (CALL),
- (3) 当中断发生时,
- (4) 当芯片处于INITIAL RESET模式时.

程序计数器中将装入与上述每一条指令相关的数据.

#### 1.2. ALU和CY

ALU执行算术和逻辑操作. ALU具有以下功能:

两进制加法/减法 (ADC, SBC, ADD, SUB, ADI, SBI)

加法/减法的十进制调整 (DAA, DAS)

逻辑操作 (AND, EOR, OR, ANDIM, EORIM, ORIM)

判断操作 (BA0, BA1, BA2, BA3, BAZ, BNC)

逻辑移位 (SHR)

进位标志位 (CY)中保存了ALU在算术运算操作中发生溢出的信息. 在中断服务或子程序调用过程中, 进位标志压入堆栈, 在遇到RTNI指令后从堆栈中弹出该标志位的值. RTNW指令不影响该标志位的值.

#### 1.3. 累加器

累加器是一个4位寄存器, 它保存了算术逻辑单元的运算结果. 累加器和ALU一起, 实现了累加器和系统寄存器, 数据存储器之间的数据传送.

#### 1.4. 堆栈

在每次调用子程序或中断时, 有一组寄存器用于顺序保存CY和PC (11-0) 中的内容. 它的结构为13位 X 4层. MSB保留给CY. 最多允许有4层子程序调用或中断.

当遇到返回指令 (RTNI/RTNW) 时, 堆栈中的内容将按顺序返回到PC中. 堆栈中的数据是按照先进后出的方式处理的. 这里的4层嵌套包括子程序调用和中断请求. 注意如果子程序调用和中断请求的总数超过4时, 程序运行将发生异常, 堆栈最底部内容将被移出.

### 2. ROM

SH69P20可在1024 X 16位的程序存储器内, 地址由\$000到\$3FF.

服务子程序的起始向量地址.

向量地址范围 (\$000到\$004)

程序顺序执行. 地址\$000到\$004是为特殊中断服务程序保留的, 作为中断的起始向量地址.

地址	指令	说明
\$000H	JMP指令	跳转到RESET中断的起始向量地址
\$001H	NOP	保留
\$002H	JMP指令	跳转到TIMER0中断的起始向量地址
\$003H	NOP	保留
\$004H	JMP指令	跳转到PBC中断的起始向量地址



### 3. RAM

内置RAM由通用数据存储器和一个系统寄存器组成。指令中的直接地址可以指向数据存储单元和系统寄存器。

以下是存储空间的分配:

\$000 - \$01F: 系统寄存器和I/O.

\$020 - \$05F: 数据存储 (64 X 4位).

系统寄存器的构成如下表所示

地址	Bit3	Bit2	Bit1	Bit0	R/W	说明	上电状态
\$00	-	IET0	-	IEP	R/W	中断使能	-0-0
\$01	-	IRQT0	-	IRQP	R/W	中断请求标志	-0-0
\$02	-	TM0.2	TM0.1	TM0.0	R/W	定时器0工作模式寄存器 (预置)	-000
\$03	-	-	-	-	-	保留	-
\$04	T0L.3	T0L.2	T0L.1	T0L.0	R/W	定时器0装入/计数寄存器低四位	0000
\$05	T0H.3	T0H.2	T0H.1	T0H.0	R/W	定时器0装入/计数寄存器高四位	0000
\$06 - \$07	-	-	-	-	-	保留	-
\$08	PA.3	PA.2	PA.1	PA.0	R/W	PORTA	1111
\$09	PB.3	PB.2	PB.1	PB.0	R/W	PORTB	1111
\$0A	PC.3	PC.2	PC.1	PC.0	R/W	PORTC	1111
\$0B - \$0D	-	-	-	-	-	保留	-
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	R/W	查表寄存器	-
\$0F	INX.3	INX.2	INX.1	INX.0	R/W	伪索引寄存器	-
\$10	DPL.3	DPL.2	DPL.1	DPL.0	R/W	INX低四位的数据指针	-
\$11	-	DPM.2	DPM.1	DPM.0	R/W	INX中间四位的数据指针	-
\$12	-	DPH.2	DPH.1	DPH.0	R/W	INX高四位的数据指针	-
\$13 - \$15	-	-	-	-	-	保留	-
\$16	PA3OUT	PA2OUT	PA1OUT	PA0OUT	W	输入/输出选择: 置1将PORTA设置为输出端	0000
\$17	PB3OUT	PB2OUT	PB1OUT	PB0OUT	W	输入/输出选择: 置1将PORTB设置为输出端	0000
\$18	PC3OUT	PC2OUT	PC1OUT	PC0OUT	W	输入/输出选择: 置1将PORTC设置为输出端	0000
\$19	PULLEN	PH/PL	PBCFR	-	R/W	Bit1: PBC 中断上升/下降沿触发设置 Bit2: 端口上拉/下拉设置 Bit3: 端口上拉/下拉设置使能控制	010-
\$1A - \$1B	-	-	-	-	-	保留	-
\$1C	-	-	T0S	T0E	W	Bit0: T0外部边沿触发设置, Bit1: T0信号源选择	--00
\$1D	-	-	-	-	-	保留	-
\$1E	WDT	-	-	-	W	Bit3: WDT 时间溢出位 (只写)	-
\$1F	-	-	-	-	-	保留	-

\* 对于系统寄存器的\$00 - \$12具体应用请参考SH6610C的用户手册。



#### **4. 低电压探测 (LPD)**

LPD用来监控电源电压并在更换电池时产生一个单片机内部复位信号。如果应用电路满足以下条件, LPD可由软件控制.

- 如果不要求很高的可靠性.
- 电源电压 $V_{DD} = 3.3V$ 到 $6.0 V$ .

##### **4.1. LPD电路功能**

LPD电路有下述功能:

- 当 $V_{DD} \leq V_{LPD}$ 时产生内部复位信号.
- 当 $V_{DD} > V_{LPD}$ 时取消内部复位信号.

以上:  $V_{DD}$ : 电源电压,  $V_{LPD}$ : LPD检测电压, 大约  $3.9 \pm 0.5V$ .

LPD可以通过用户选项永久使能或禁止.



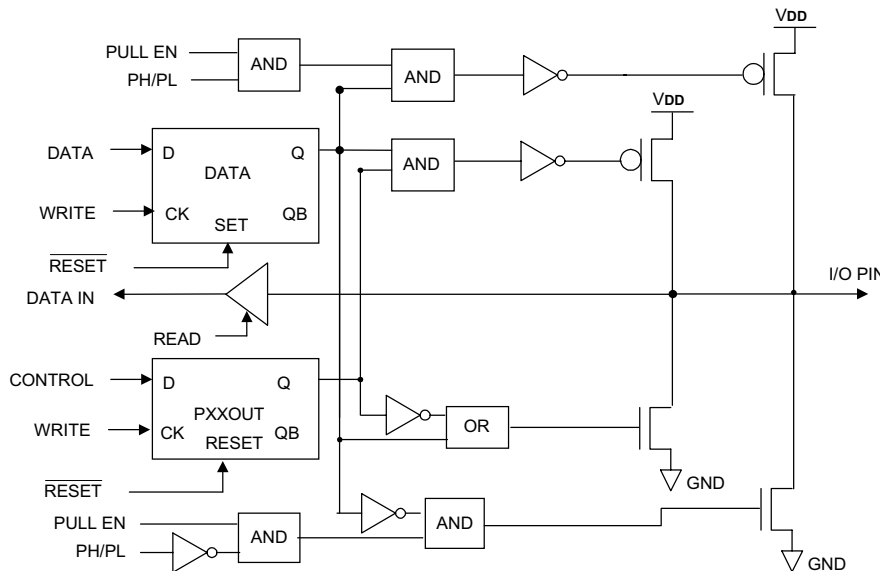
5. I/O端口

SH69P20有12 I/O管脚. 每个I/O依端口控制寄存器的选择, 分别用作输入或输出端口. 以下描述了I/O端口电路的设置方法. 这些端口的每一个都包含了4位I/O引脚. 通过端口控制寄存器每个端口的输出缓冲器的ON/OFF能够得到控制.

端口I/O映射地址如下所示:

地址	Bit3	Bit2	Bit1	Bit0	R/W	上电状态
\$08	PORT A.3	PORT A.2	PORT A.1	PORT A.0	R/W	1111
\$09	PORT B.3	PORT B.2	PORT B.1	PORT B.0	R/W	1111
\$0A	PORT C.3	PORT C.2	PORT C.1	PORT C.0	R/W	1111

单一 I/O引脚等效电路



系统寄存器\$16 - \$19

地址	Bit3	Bit2	Bit1	Bit0	R/W	说明	上电状态
\$16	PA3OUT	PA2OUT	PA1OUT	PA0OUT	W	设置PORTA为输出端口	0000
\$17	PB3OUT	PB2OUT	PB1OUT	PB0OUT	W	设置PORTB为输出端口	0000
\$18	PC3OUT	PC2OUT	PC1OUT	PC0OUT	W	设置PORTC为输出端口	0000
\$19	PULLEN	PH/PL	PBCFR	-	RW	Bit1:PBC中断上升沿/下降沿设置 Bit2: 端口上拉/下拉设置 Bit3: 端口上拉/下拉使能控制	010-

I/O 控制寄存器:

PAXOUT, PBXOUT, PCXOUT (X = 0, 1, 2, 3)

1: 设置I/O为输出缓冲器

0: 设置I/O为输入缓冲器 (上电默认值)

PBCFR: 1: 上升沿中断 0: 下降沿中断,

PH/PL: 1: 端口上拉电阻ON, 0: 端口下拉电阻ON,

PULLEN: 1: 端口上拉/下拉使能, 0: 端口上拉/下拉禁止 (上电默认值)



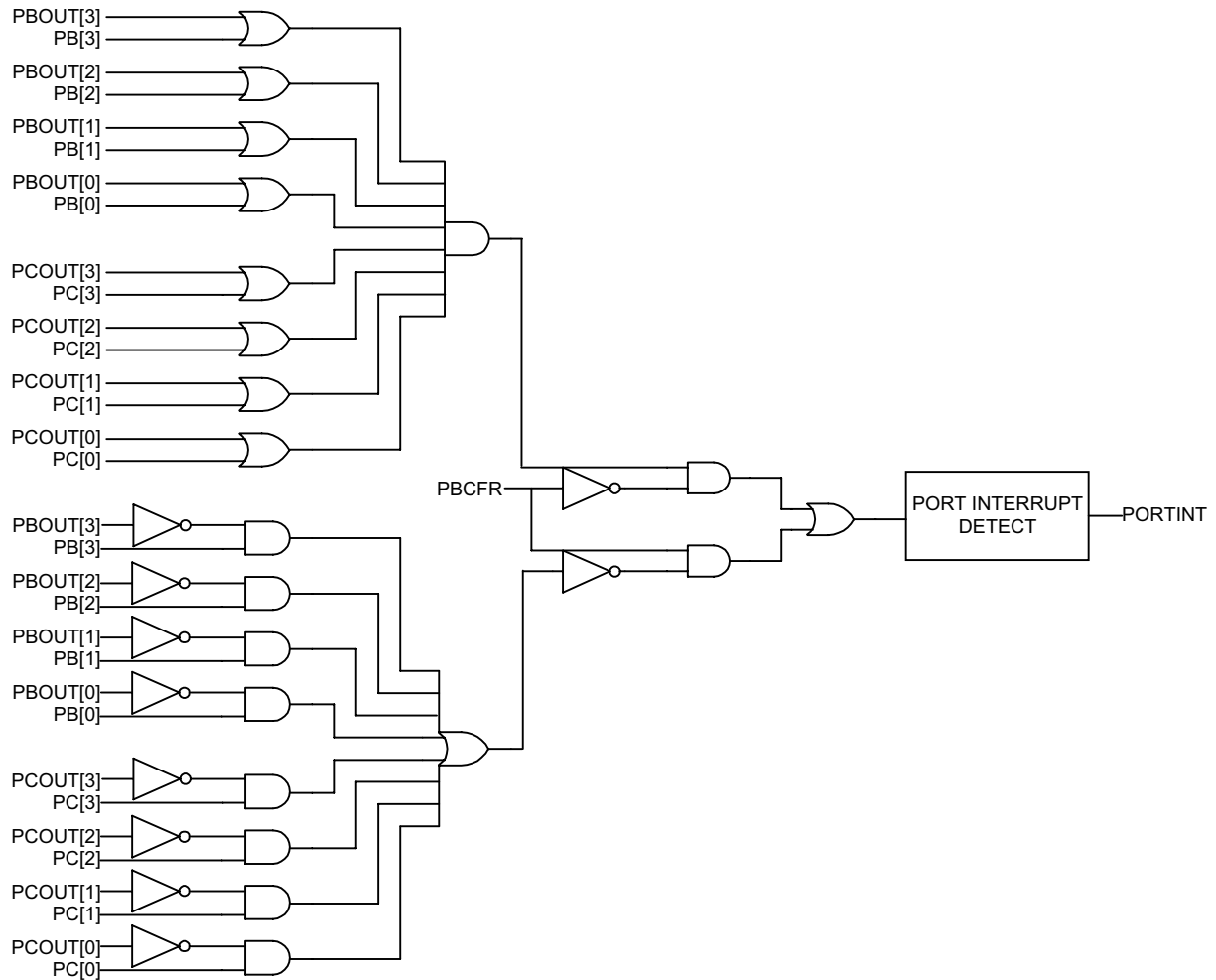
### PORTB & PORTC中断 (PBC中断)

PORTB和PORTC用来作为端口中断源. 由于PORT I/O是位可编程I/O, 因此只有输入端口能产生外部中断.

当PBCFR设置为0, 任何PORTB和PORTC输入管脚V<sub>DD</sub>到GND的变化将产生一个中断请求 (默认). 另外的下降沿变化不会产生中断请求直到所有的管脚返回到V<sub>DD</sub>.

当PBCFR设置为1, 任何PORTB和PORTC输入管脚GND到V<sub>DD</sub>的变化将产生一个中断请求. 另外的上升沿变化不会产生中断请求直到所有的管脚返回到GND.

以下为端口中断功能框图.





6. T0 & WDT

系统寄存器\$1C

地址	BIT3	BIT2	BIT1	BIT0	R/W	说明	上电状态
\$1C	-	-	T0S	T0E	W	Bit0: 外部边沿触发设置 Bit1: T0 信号源选择	--00

T0E: T0外部边沿触发设置.

0: T0引脚上升沿加1 (上电默认值)

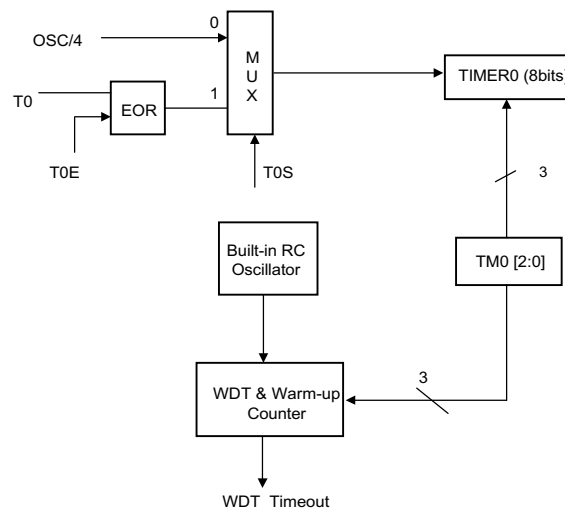
1: T0引脚下降沿加1

T0S: T0 信号源选择.

0: OSC 1/4 (系统时钟) (上电默认值)

1: T0引脚外部信号触发

T0, OSC1/4 & WDT



系统寄存器\$1E

地址	Bit3	Bit2	Bit1	Bit0	R/W	说明
\$1E	WDT	-	-	-	W	Bit3: WDT定时溢出位 (只能写)

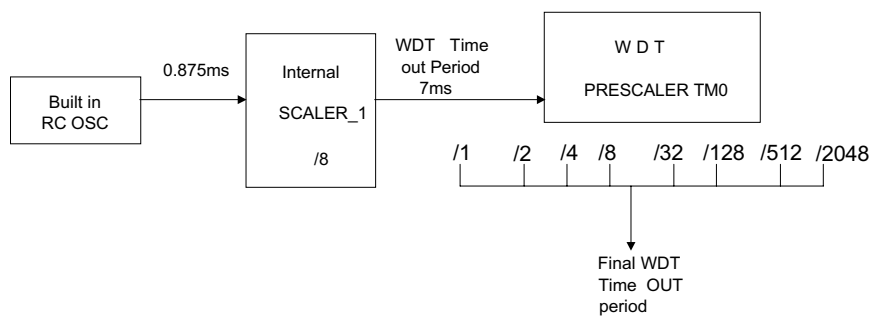
看门狗定时器的时钟信号是由一个内置的RC振荡器提供. 因此, WDT将一直运行, 在STOP模式下也不停止. 当看门狗定时溢出时, SH69P20会产生RESET. 根据用户的选择, 看门狗可以永久设置为有效或无效. 在定时溢出之前在该位写入“1”, 可避免定时溢出后产生RESET. WDT的定时溢出周期大于7ms (V<sub>DD</sub> = 5V). 如果需要更长的定时溢出时间, 系统带有一个最高分频比达1:2048的分频器, 由软件控制将值写入TM0寄存器后赋值给WDT.





分频器分频比 (对于VDD = 5V有效):

TM0.2	TM0.1	TM0.0	分频器分频比	定时器溢出周期
1	1	1	1:1	7ms
1	1	0	1:2	14ms
1	0	1	1:4	28ms
1	0	0	1:8	56ms
0	1	1	1:32	224ms
0	1	0	1:128	896ms
0	0	1	1:512	3,584ms
0	0	0	1:2048 (上电默认值)	14,336ms



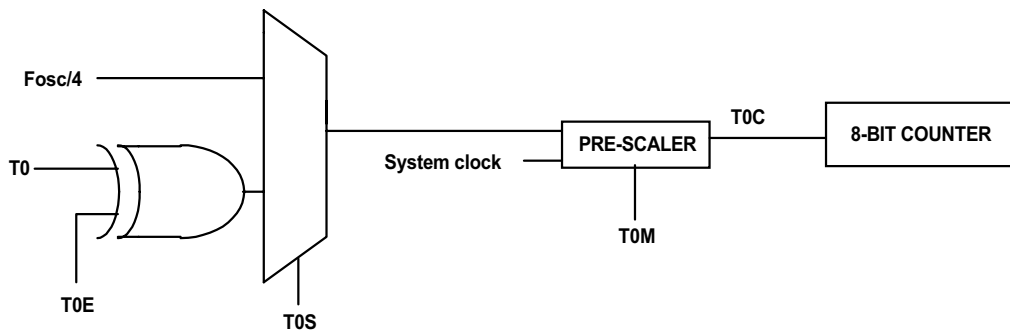


### 7. 定时器0

SH69P20有一个8位的定时器. 这个定时器/计数器有以下特征:

- . 8位定时/计数器
- . 可读写
- . 自动重装入计数器
- . 8种分频系数
- . 内部和外部时钟选择
- . 计数由\$FF到\$00时产生中断
- . 对于外部事件可选择边沿触发

以下为简化的定时器框图:



#### 7.1. 结构配置和操作

定时器0由一个8位只写定时寄存器 (TL0L, TL0H) 和一个8位只读计数器 (TC0L, TC0H) 组成. 它们都由低四位和高四位组成. 对计数器初始化时, 将数据写入定时寄存器 (TL0L, TL0H) 中就可以了. 寄存器的编程方法: 先写入低四位数据再写入高四位数据. 当计数器中写入高四位数据或者计数器从\$FF到\$00计数溢出时, 计数器将会自动装入定时寄存器的值.

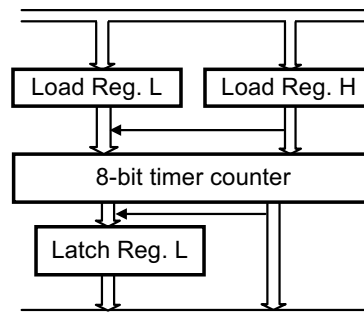
定时寄存器: 由于寄存器H控制实际的读READ和写WRITE操作. 所以请遵循以下原则:

写操作:

- 先写低四位;
- 后写高四位以更新计数器.

读操作:

- 先读高四位;
- 再读低四位.





## 7.2. 定时器0中断

当计数器由\$FF计数到\$00时会溢出，定时器溢出将会产生一个内部中断请求信号。如果中断使能标志为“1”，系统将处理定时器中断服务子程序。该功能也可用于在HALT模式下唤醒CPU。

## 7.3. 定时器0工作模式寄存器

通过对定时器0工作模式寄存器 (TM0) 的设置，定时器可编程为多个不同分频比的分频器。由8位计数器对分频器输出的脉冲进行计数。定时器工作模式寄存器 (TM0) 是一个3位的寄存器，用于定时器的控制，如下表1所示。这些工作模式寄存器将选择定时器的输入脉冲源。

### 定时器0工作模式寄存器 (\$02)

TM0.2	TM0.1	TM0.0	预分频器分频比	比例N
0	0	0	$/2^{11}$	2048 (初始值)
0	0	1	$/2^9$	512
0	1	0	$/2^7$	128
0	1	1	$/2^5$	32
1	0	0	$/2^3$	8
1	0	1	$/2^2$	4
1	1	0	$/2^1$	2
1	1	1	$/2^0$	1

## 7.4. 外部时钟/事件T0作为TMR0的时钟源

当一个外部时钟/事件用作TM0的输入时，外部时钟源被CPU系统时钟同步。因此，外部时钟源必须遵循以下原则。由于T0C从T0M输出，并且T0C在系统时钟的每个指令周期里采样得到。因此，对T0C来讲其高电平必须保持至少2倍 $t_{osc}$ 的时间而低电平也必须保持至少2倍 $t_{osc}$ 时间。当选择分频器分频比为 $/2^0$ 时，T0C与系统时钟的输入相同。其条件如下：

$$T0H = T0CH = T0 \text{ 高电平时间} \geq 2 t_{osc} + \Delta T$$

$$T0L = T0CL = T0 \text{ 低电平时间} \geq 2 t_{osc} + \Delta T$$

当选择其它的分频比时，TM0通过异步脉动计数器来标度，且预分频器的输出信号是对称的。

那么：

$$T0C \text{ 高电平时间} = T0C \text{ 低电平时间} = \frac{N * T0}{2}$$

其中

T0 = 定时器0输入周期

N = 预分频器的值e

因此，满足条件是：

$$\frac{N * T0}{2} \geq 2 t_{osc} + \Delta T, \text{ or } T0 \geq \frac{4 * t_{osc} + 2\Delta T}{N}$$

上述条件仅限于T0周期用作定时器时。该等式对脉宽没有限制。概括如下：

$$T0 = \text{定时器0周期} \geq \frac{4 * t_{osc} + 2\Delta T}{N}$$



### 8. 中断

允许两种中断源:

- 定时器0 溢出中断
- 端口上升或下降沿检测中断 (PBC中断)

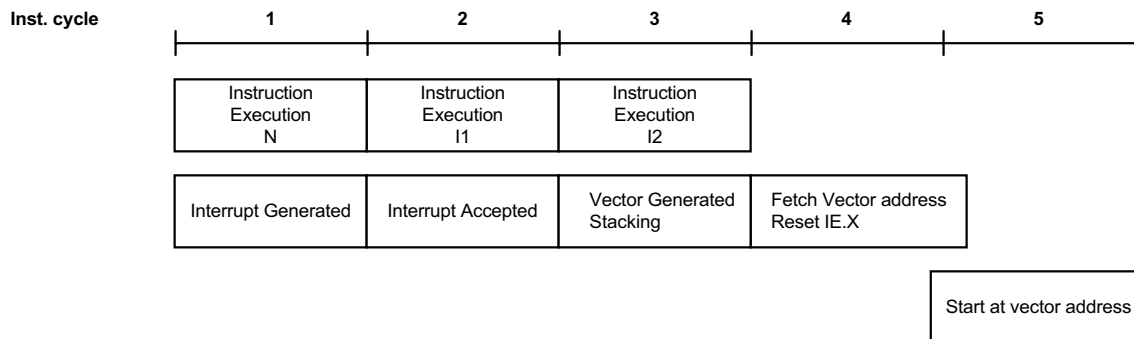
#### 中断控制位和中断服务

中断控制标志映射为系统寄存器的\$00和\$01. 他们能被程序访问和测试. 这些标志在初始状态下全部清0.

地址	Bit3	Bit2	Bit1	Bit0	说明	上电状态
\$00	-	IET0	-	IEP	中断使能标志	-0-0
\$01	-	IRQT0	-	IRQP	中断请求标志	-0-0

当IE<sub>x</sub>设置为为1且开始执行中断请求 (IRQ<sub>x</sub> 为1), 此时, 中断激活且矢量地址根据与中断源相应的PLA优先级得出. 当中断发生时, PC和CY标志将被保存在堆栈存储器中, 同时程序跳转至中断服务矢量地址处执行. 在中断发生后, 所有中断使能标志 (IE<sub>x</sub>) 自动复位为0, 因此, 当IRQ<sub>x</sub>为1且IE<sub>x</sub>再次设置为1, 中断将会有效并且向量地址从中断源相应的PLA优先级得出.

中断服务次序图:



中断嵌套:

当SH6610C CPU执行中断服务时, 用户能够在返回中断前使任何中断使能标志有效. 服务次序图显示了下一次中断和下一次中断嵌套的发生. 如果中断请求就绪并且执行第N条指令使IE有效, 那么中断将会在接下的两条指令执行完后立刻开始. 然而, 一旦指令1或者指令2使中断请求和使能标志位无效, 那么中断服务将会终止.



### 系统时钟和振荡器

系统时钟发生器产生基本时钟脉冲, 该脉冲能向CPU和外设提供系统时钟.

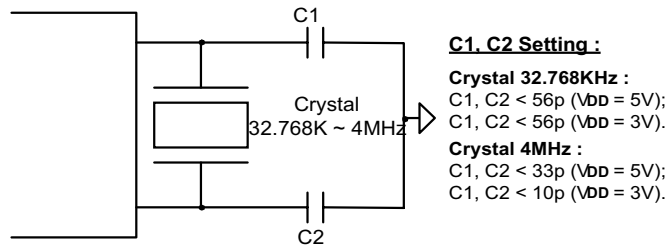
指令周期

(1) 对于32.768KHz的系统时钟4/32.768KHz ( $\approx 122\mu s$ ).

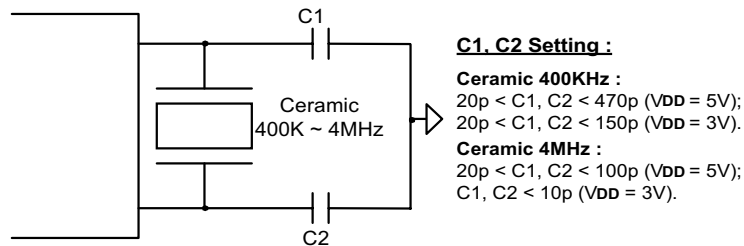
(2) 对于4MHz的系统时钟4/4MHz ( $= 1\mu s$ ).

### 振荡器

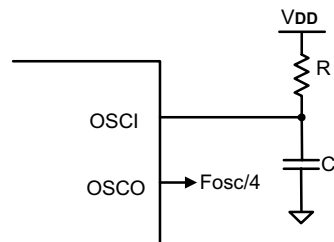
(1) 石英振荡器: 32.768KHz - 4MHz.



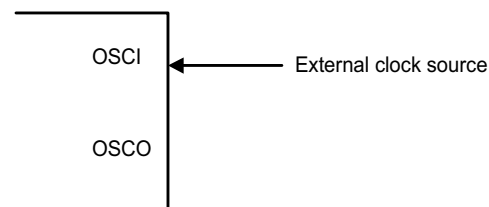
(2) 陶瓷振荡器: 400KHz - 4MHz.



(3) RC振荡器: 400KHz - 4MHz.



(4) 外部时钟输入: 30KHz - 4MHz.





初始化状态

硬件	上电复位后
程序计数器	\$000
CY	未定义
数据存储器	未定义
系统寄存器	未定义
AC	未定义
定时计数器	0
定时寄存器	0
WDT计数器	0
WDT分频器	0
I/O 口	输入
T0S T0E	00
WDT	0



## 指令集

所有的指令都是单周期和单字节指令。

## 累加器类指令

助记符	指令代码	功能	标志位变化
ADC X (, B)	00000 0bbb xxx xxxx	AC $\leftarrow$ Mx + AC + CY	CY
ADCM X (, B)	00000 1bbb xxx xxxx	AC, Mx $\leftarrow$ Mx + AC + CY	CY
ADD X (, B)	00001 0bbb xxx xxxx	AC $\leftarrow$ Mx + AC	CY
ADDM X (, B)	00001 1bbb xxx xxxx	AC, Mx $\leftarrow$ Mx + AC	CY
SBC X (, B)	00010 0bbb xxx xxxx	AC $\leftarrow$ Mx + -AC + CY	CY
SBCM X (, B)	00010 1bbb xxx xxxx	AC, Mx $\leftarrow$ Mx + -AC + CY	CY
SUB X (, B)	00011 0bbb xxx xxxx	AC $\leftarrow$ Mx + -AC + 1	CY
SUBM X (, B)	00011 1bbb xxx xxxx	AC, Mx $\leftarrow$ Mx + -AC + 1	CY
EOR X (, B)	00100 0bbb xxx xxxx	AC $\leftarrow$ Mx $\oplus$ AC	
EORM X (, B)	00100 1bbb xxx xxxx	AC, Mx $\leftarrow$ Mx $\oplus$ AC	
OR X (, B)	00101 0bbb xxx xxxx	AC $\leftarrow$ Mx   AC	
ORM X (, B)	00101 1bbb xxx xxxx	AC, Mx $\leftarrow$ Mx   AC	
AND X (, B)	00110 0bbb xxx xxxx	AC $\leftarrow$ Mx & AC	
ANDM X (, B)	00110 1bbb xxx xxxx	AC, Mx $\leftarrow$ Mx & AC	
SHR	11110 0000 000 0000	0 $\rightarrow$ AC [3]; AC [0] $\rightarrow$ CY; AC 右移一位	CY

## 立即数类指令

助记符	指令代码	功能	标志位变化
ADI X, I	01000 iiiiii xxx xxxx	AC $\leftarrow$ Mx + I	CY
ADIM X, I	01001 iiiiii xxx xxxx	AC, Mx $\leftarrow$ Mx + I	CY
SBI X, I	01010 iiiiii xxx xxxx	AC $\leftarrow$ Mx + -I + 1	CY
SBIM X, I	01011 iiiiii xxx xxxx	AC, Mx $\leftarrow$ Mx + -I + 1	CY
EORIM X, I	01100 iiiiii xxx xxxx	AC, Mx $\leftarrow$ Mx $\oplus$ I	
ORIM X, I	01101 iiiiii xxx xxxx	AC, Mx $\leftarrow$ Mx   I	
ANDIM X, I	01110 iiiiii xxx xxxx	AC, Mx $\leftarrow$ Mx & I	

\*在汇编程序ASM66V1.0中，EORIM的助记符就是EORI。但是，EORI与EORIM执行完全相同的操作。这同样适用于ORIM与ORI，及ANDI与ANDIM。

## 十进制调整指令

助记符	指令代码	功能	标志位变化
DAA X	11001 0110 xxx xxxx	AC; Mx $\leftarrow$ 加法十进制调整	CY
DAS X	11001 1010 xxx xxxx	AC; Mx $\leftarrow$ 减法十进制调整	CY



传输指令

助记符	指令代码	功能	标志位变化
LDA X (, B)	00111 0bbb xxx xxxx	AC ← Mx	
STA X (, B)	00111 1bbb xxx xxxx	Mx ← AC	
LDI X, I	01111 iiii xxx xxxx	AC, Mx ← I	

控制指令

助记符	指令代码	功能	标志位变化
BAZ X	10010 xxxx xxx xxxx	PC ← X 如果 AC = 0	
BNZ X	10000 xxxx xxx xxxx	PC ← X 如果 AC ≠ 0	
BC X	10011 xxxx xxx xxxx	PC ← X 如果 CY = 1	
BNC X	10001 xxxx xxx xxxx	PC ← X 如果 CY ≠ 1	
BA0 X	10100 xxxx xxx xxxx	PC ← X 如果 AC (0) = 1	
BA1 X	10101 xxxx xxx xxxx	PC ← X 如果 AC (1) = 1	
BA2 X	10110 xxxx xxx xxxx	PC ← X 如果 AC (2) = 1	
BA3 X	10111 xxxx xxx xxxx	PC ← X 如果 AC (3) = 1	
CALL X	11000 xxxx xxx xxxx	ST ← CY; PC + 1 PC ← X (不包括 p)	
RTNW H; L	11010 000h hhh llll	PC ← ST; TBR ← hhhh; AC ← llll	
RTNI	11010 1000 000 0000	CY; PC ← ST	CY
HALT	11011 0000 000 0000		
STOP	11011 1000 000 0000		
JMP X	1110p xxxx xxx xxxx	PC ← X (包括 p)	
TJMP	11110 1111 111 1111	PC ← (PC11-PC8) (TBR) (AC)	
NOP	11111 1111 111 1111	空操作	

其中,

PC	程序计数器	I	立即数
AC	累加器	⊕	逻辑异或
-AC	累加器的补码		逻辑或
CY	进位标志位	&	逻辑与
Mx	数据存储器	bbb	RAM BANK= 000
p	ROM PAGE = 0		
ST	堆栈	TBR	查表寄存器





绝对最大值\*

直流电源电压.....-0.3V to +7.0V  
 输入/输出 电压.....GND -0.2V to VDD + 0.2V  
 工作环境温度.....-40°C to +85°C  
 存储温度.....-55°C to + 125°C

\* 注释

如果器件的工作环境超过左列“绝对最大值”的范围, 将造成器件永久性破坏. 这些仅为最大值. 器件的功能只有当器件工作在说明书所规定的范围内时才能得到保障. 使用绝对最大额定值的工作条件将会影响到器件工作的可靠性.

直流电气特性 (VDD = 5.0V GND = 0V, TA = 25°C, FOSC = 4MHz [石英晶体], 除非有其它详细说明.)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	VDD	3.3	5.0	6.0	V	LPD禁止
低电压探测电压	VLDP	3.4	3.9	4.4	V	
工作电流	IOP	-	1.3	1.5	mA	所有输出管脚无负载, (执行NOP指令)
待机电流 (HALT)	ISB1	-	150	300	μA	所有输出管脚无负载, WDT关闭 LPD关闭 (若WDT打开, ISB1 = ISB1 + 20μA)
待机电流 (HALT) OSC = 32768Hz石英晶体	ISB32k	-	7	10	μA	所有输出管脚无负载, WDT关闭 LPD关闭 (若WDT打开, ISB32k = ISB32k + 20μA)
待机电流 (STOP)	ISB2	-	-	1	μA	所有输出管脚无负载, LPD关闭, WDT关闭 (若WDT打开, ISB2 = ISB2 + 20μA)
输入低电压	VIL1	GND	-	0.2 X VDD	V	I/O端口, 管脚三态
输入低电压	VIL2	GND	-	0.15 X VDD	V	RESET, T0, OSCI (外部时钟驱动)
输入高电压	VIH1	0.8 X VDD	-	VDD	V	I/O端口, 管脚三态
输入高电压	VIH2	0.85 X VDD	-	VDD	V	RESET, T0, OSCI (外部时钟驱动)
输入漏电流	IIL1	-1	-	1	μA	I/O端口, GND < VIO < VDD
输入漏电流	IIL2	-5	-	-	μA	VRESET = GND + 0.25V
输入漏电流	IIL3	-	1	5	μA	VRESET = VDD
输入漏电流	IIL4	-3	1	3	μA	T0, GND < VT0 < VDD
上拉/下拉电阻	RP	-	150	-	KΩ	PULL-UP/PULL-LOW电阻
输出高电压	VOH	VDD - 0.7	-	-	V	I/O 端口, IOH = -10mA OSCO, IOH = -0.7mA
输出低电压	VOL	-	-	GND + 0.6	V	I/O 端口, IOL = 20mA OSCO, IOL = 1.6mA

用户注意:

负电流定义为引脚流出  
 流入VDD电流最大值 = 50mA  
 流出VSS电流最大值 = 150mA  
 流入任何I/O端口的输出电流最大值 = 25mA  
 任何I/O端口提供的输出电流最大值 = 20mA  
 流入所有I/O端口的输出电流最大值 = 50mA  
 所有I/O端口提供的输出电流最大值 = 40mA



交流电气特性 (VDD = 5.0V GND = 0V, TA = 25°C, 除非其它有详细说明)

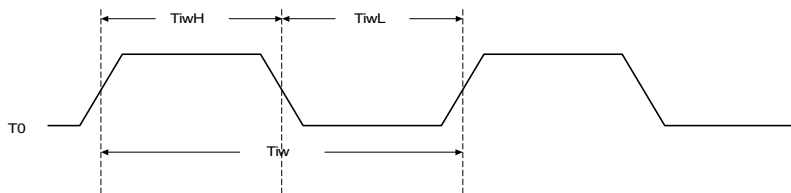
参数	符号	最小值	典型值	最大值	单位	条件
振荡器起振时间	TOSC1			2	s	石英晶振 = 32.768KHz
RESET脉冲宽度 (低电平)	TRESET	10			μs	VDD = 5V
WDT周期	TWDT	7		15	ms	VDD = 5V
频率稳定性 (RC)	Δ F/F			20	%	RC振荡器: [F(5.0) - F(4.5)]/F(5.0)

交流特性

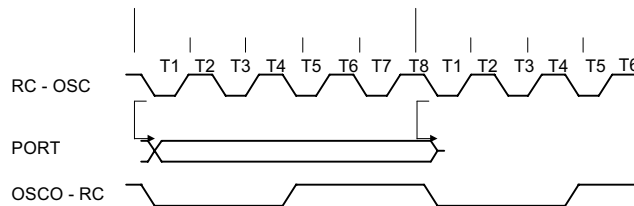
符号	参数	最小值	典型值	最大值	单位	条件
Tcy	指令周期时间	1		122	μs	
Tiw	T0输入宽度	(Tcy + 40)/N			ns	N = 分频器分频比
Tiwh	高电平脉宽	1/2 tiw			ns	
Tiwl	低电平脉宽	1/2 tiw			ns	

时序波形图

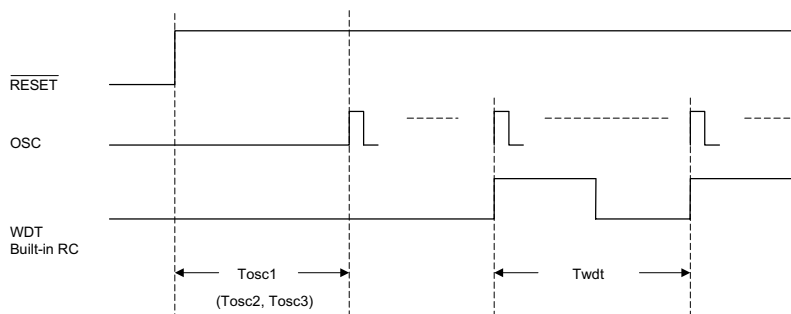
T0输入波形



RC OSCO时序波形图

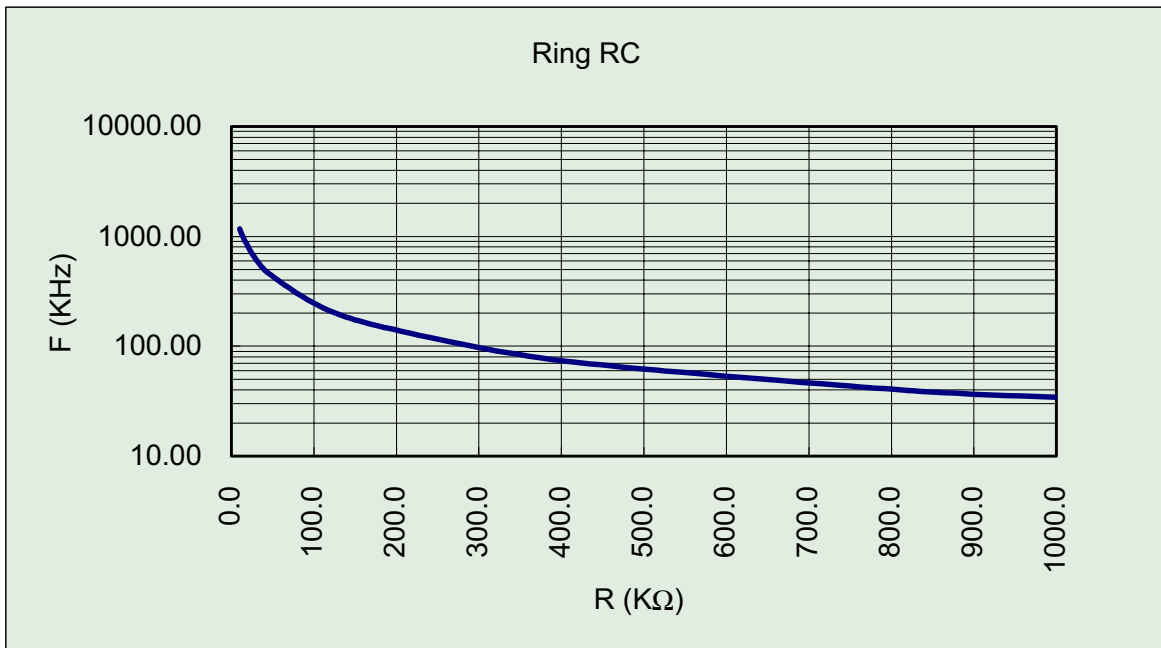
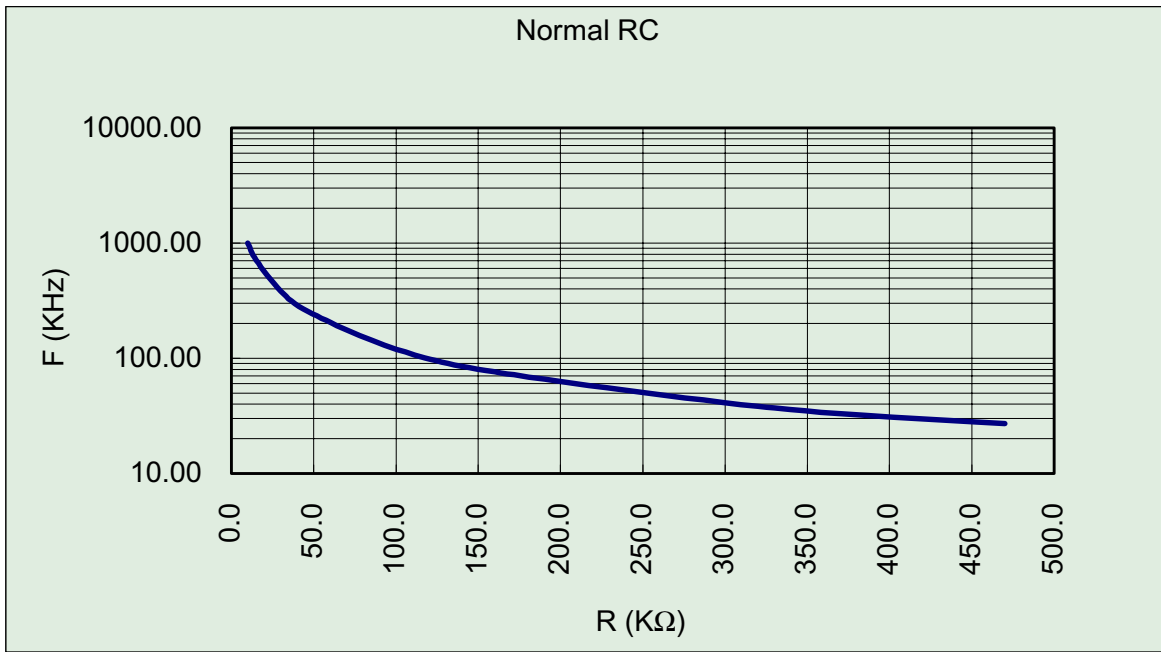


内置RC振荡器 (只被看门狗使用)





典型的RC振荡器电阻值与频率关系图: ( $V_{DD} = 5V$ , 仅供参考)

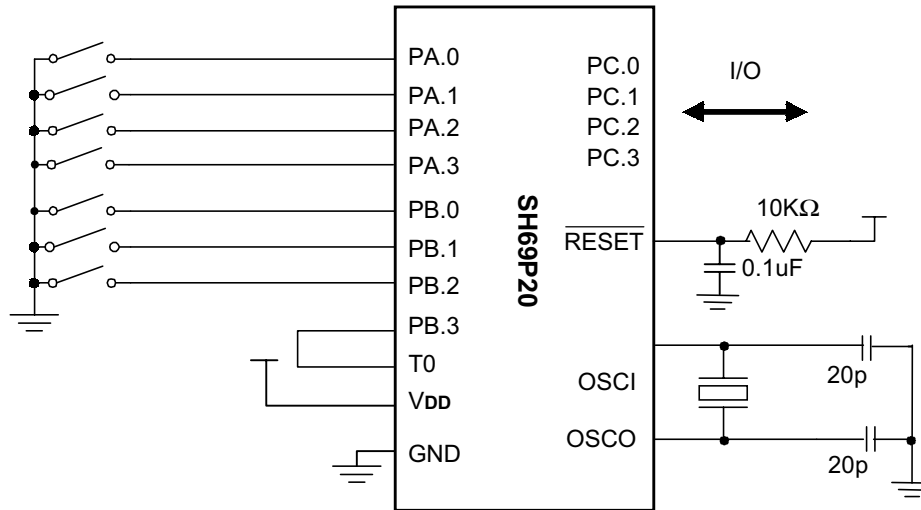




应用电路 (仅供参考)

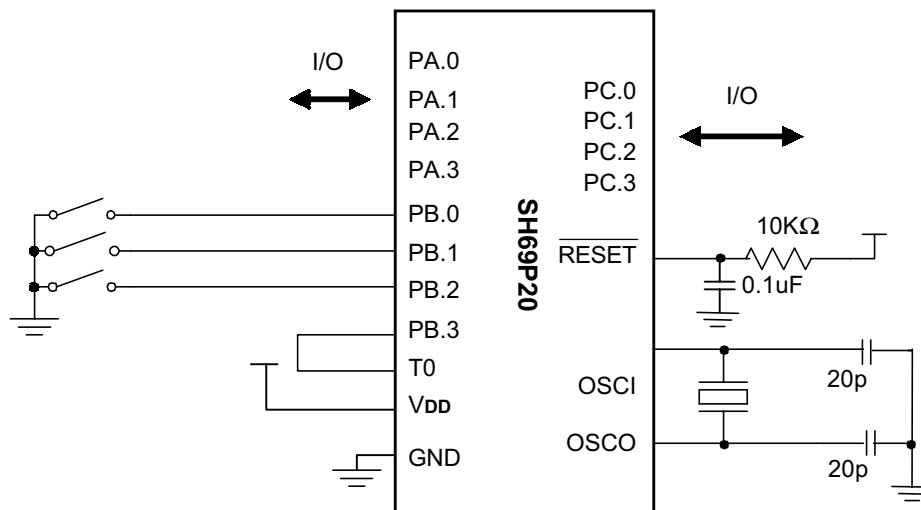
AP1:

- a. 工作电压: 3.0V.
- b. 振荡器: 晶体振荡器32.768KHz.
- c. PORTA - C: I/O. (端口上拉)



AP2:

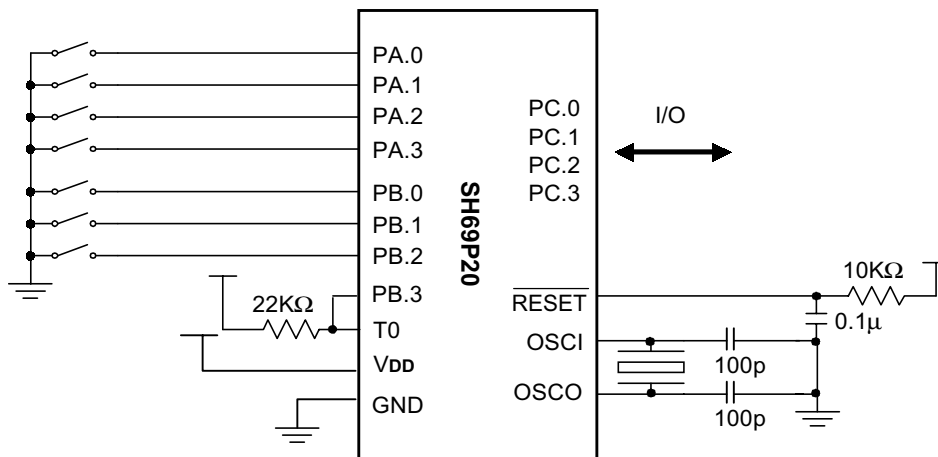
- a. 工作电压: 5.0V.
- b. 振荡器: 晶体振荡器4MHz.
- c. PORTA - C: I/O. (端口上拉)





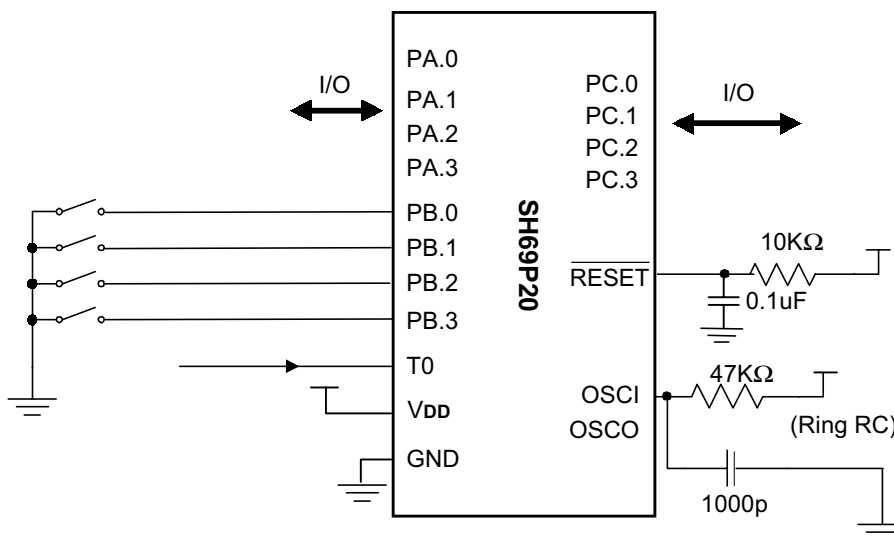
**AP3:**

- a. 工作电压: 5.0V.
- b. 振荡器: 陶瓷400KHz.
- c. PORTA - C: I/O. (端口上拉)



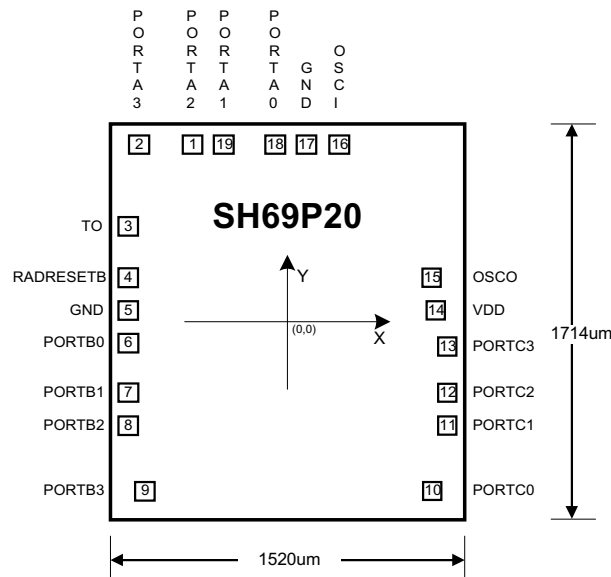
**AP4:**

- a. 工作电压: 5.0V.
- b. 振荡器: RC 450KHz. (Ring RC)
- c. PORTA - C: I/O. (端口上拉)
- d. 定时器0 输入: T0.





邦定图



焊垫坐标

单位:  $\mu\text{m}$

PAD编号	名称	X	Y	PAD编号	名称	X	Y
1	PORTA[2]	-415.75	786.3	11	PORTC[1]	690	-465.15
2	PORTA[3]	-648.85	786.3	12	PORTC[2]	690	-330.05
3	T0	-686.65	470.75	13	PORTC[3]	690	-99.25
4	RESET	-684.65	225.45	14	VDD	641	72.75
5	GND	-690	66.9	15	OSCO	626.55	207.85
6	PORTB[0]	-690	-84.5	16	OSCI	250	786.3
7	PORTB[1]	-690	-317.9	17	GND	108.75	786.3
8	PORTB[2]	-690	-465.15	18	PORTA[0]	-45.65	786.3
9	PORTB[3]	-607.3	-728.7	19	PORTA[1]	-278.45	786.3
10	PORTC[0]	607.3	-728.7				

注意: 所有的GND引脚必须在芯片外面连接在一起.



订购信息

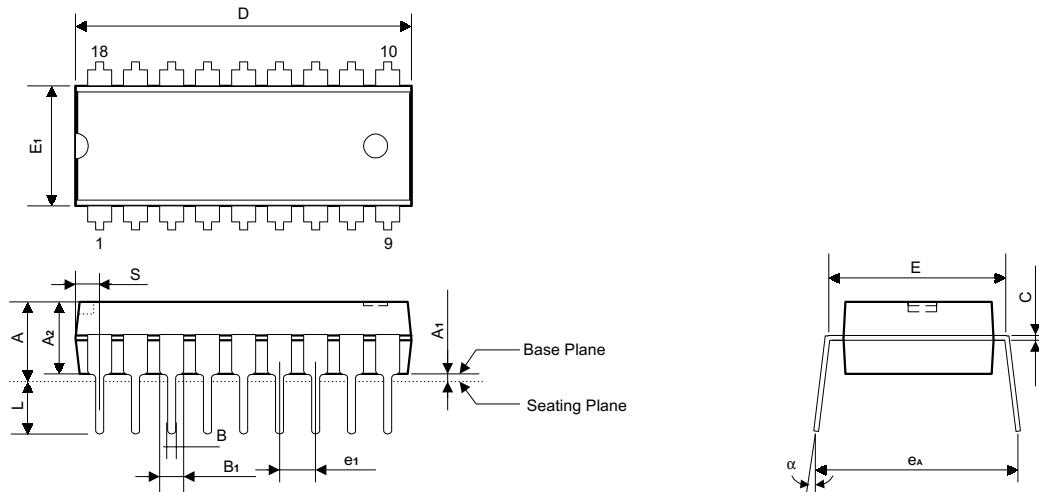
芯片编号	封装
SH69P20	18L DIP
SH69P20M	18L SOP
SH69P20H	Chip form



封装资料

DIP 18L外形尺寸

单位: 英寸/mm

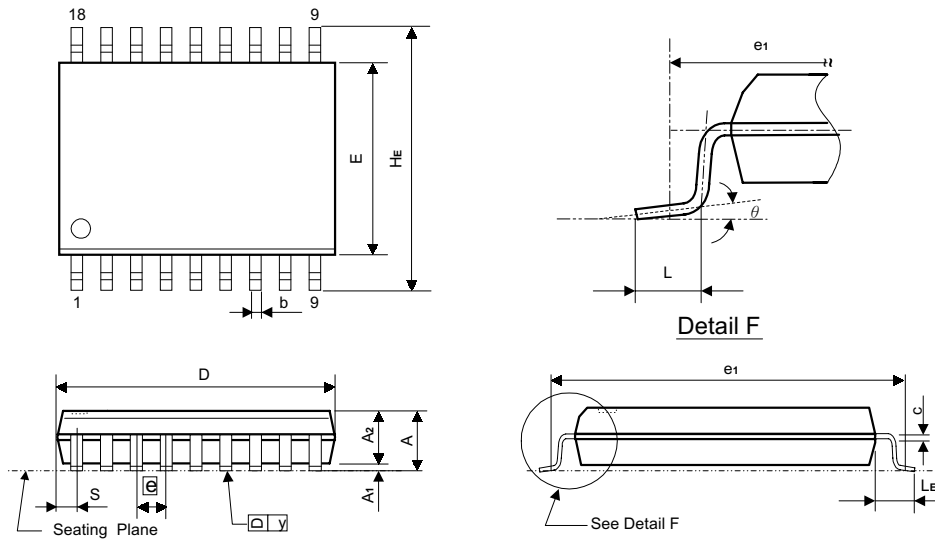


符号	英寸单位尺寸	毫米单位尺寸
A	0.175 Max.	4.45 Max.
A <sub>1</sub>	0.010 Min.	0.25 Min.
A <sub>2</sub>	0.130 ± 0.010	3.30 ± 0.25
B	0.018 +0.004 -0.002	0.46 +0.10 -0.05
B <sub>1</sub>	0.060 +0.004 -0.002	1.52 +0.10 -0.05
C	0.010 +0.004 -0.002	0.25 +0.10 -0.05
D	0.900 Typ. (0.920 Max.)	22.86 Typ. (23.37 Max.)
E	0.300 ± 0.010	7.62 ± 0.25
E <sub>1</sub>	0.250 Typ. (0.262 Max.)	6.35 Typ. (6.65 Max.)
e <sub>1</sub>	0.100 ± 0.010	2.54 ± 0.25
L	0.130 ± 0.010	3.30 ± 0.25
α	0° ~ 15°	0° ~ 15°
e <sub>A</sub>	0.345 ± 0.035	8.76 ± 0.89
S	0.055 Max.	1.40 Max.

注意:

1. 尺寸D的最大值包括末端毛边.
2. 尺寸E不包括树脂凸缘.
3. 尺寸S包括末端毛边.





符号	英寸单位尺寸	毫米单位尺寸
A	0.110 Max.	2.79 Max.
A1	0.004 Min.	0.10 Min.
A2	0.092 ± 0.005	2.33 ± 0.13
b	0.016 +0.004 -0.002	0.41 +0.10 -0.05
C	0.010 +0.004 -0.002	0.25 +0.10 -0.05
D	0.455 ± 0.015	11.56 ± 0.38
E	0.295 ± 0.010	7.49 ± 0.25
$\bar{e}$	0.050 ± 0.006	1.27 ± 0.15
e1	0.376 NOM.	9.50 NOM.
HE	0.406 ± 0.012	10.31 ± 0.31
L	0.030 ± 0.008	0.76 ± 0.20
LE	0.055 ± 0.008	1.40 ± 0.20
S	0.037 Max.	0.94 Max.
y	0.004 Max.	0.10 Max.
θ	0° ~ 10°	0° ~ 10°

**注意:**

1. 尺寸D的最大值包括末端毛边.
2. 尺寸E不包括树脂凸缘.
3. 尺寸e1是为PC板接口的管脚间距设计的.  
只供参考.
4. 尺寸S包括末端毛边.



**规格修改记录**

版本	内容	日期
0.1	初始版本	Aug.2002