注文コードNo. N※5698

SANYO

三洋半導体開発ニューズ

No.※5698
33197

LC322260J, T-60 —— CMOS LSI 高速ページモード バイトリードライト 2M(131072ワード×16ビット)DRAM

暫定規格

概要

LC322260J, Tは、131072ワード×16ビット構成の5V単一電源動作によるCMOSダイナミックRAMである。大容量,高速,低消費電力の特長をもちコンピュータのメインメモリ,拡張メモリから民生機器まで広範なアプリケーションに適している。アドレス入力はマルチプレックス方式とすることでコンパクトなSOJ40ピン,TSOP44ピンのプラスチックパッケージに納めている。リフレッシュは8ms以内に512ローアドレス(A0~A7, A8R)を選択するRASオンリーリフレッシュ,CASビフォアRASリフレッシュ,ヒドンリフレッシュが可能である。機能は高速ページモード,リードモディファイライト,バイトリードライトを備えている。ピン配置は4M DRAM(262144ワード×16ビット,2CAS/1WEタイプ)のJEDEC標準に準じている。

特長

・構成:131072ワード×16ビット

・RASアクセス時間/カラムアドレスアクセス時間/CASアクセス時間/サイクル時間/消費電力

項　目		LC322260J, T-60
RASアクセス時間		60ns
カラムアドレスアクセス時間		30ns
CASアクセス時間		20ns
サイクル時間		105ns
消費電力(max)	動作時	798mW
	スタンバイ時	5.5mW(CMOSレベル)/11mW(TTLレベル)

・電源電圧:5V±10%

・全入出力レベルTTLコンパチブル

・高速ページモード,リードモディファイライト,バイトリードライトが可能である。

・アーリライト,OEコントロールにより出力バッファのコントロールが可能である。

・512リフレッシュサイクル/8ms

・RASオンリーリフレッシュ,CASビフォアRASリフレッシュ,ヒドンリフレッシュが可能である。

・2CAS/1WE入力端子(2CAS:UCAS, LCAS)

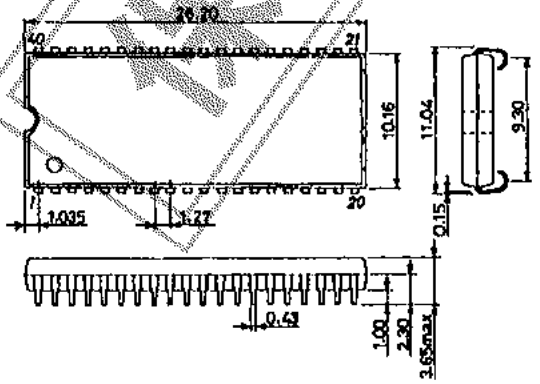
・4M DRAM(262144ワード×16ビット,2CAS/1WEタイプ)のJEDEC標準に準じたピン配置である。

・パッケージ

SOJ40ピン (400mil) プラスチックパッケージ:LC322260J

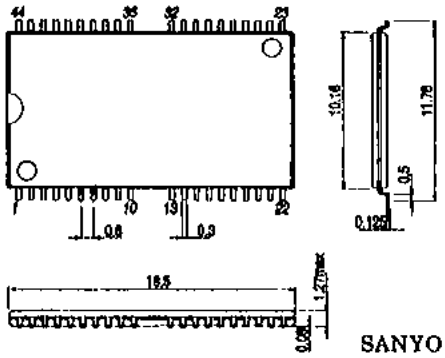
TSOP44ピン (400mil) プラスチックパッケージ:LC322260T

外形図 3200
(unit:mm)



SANYO:SOJ40

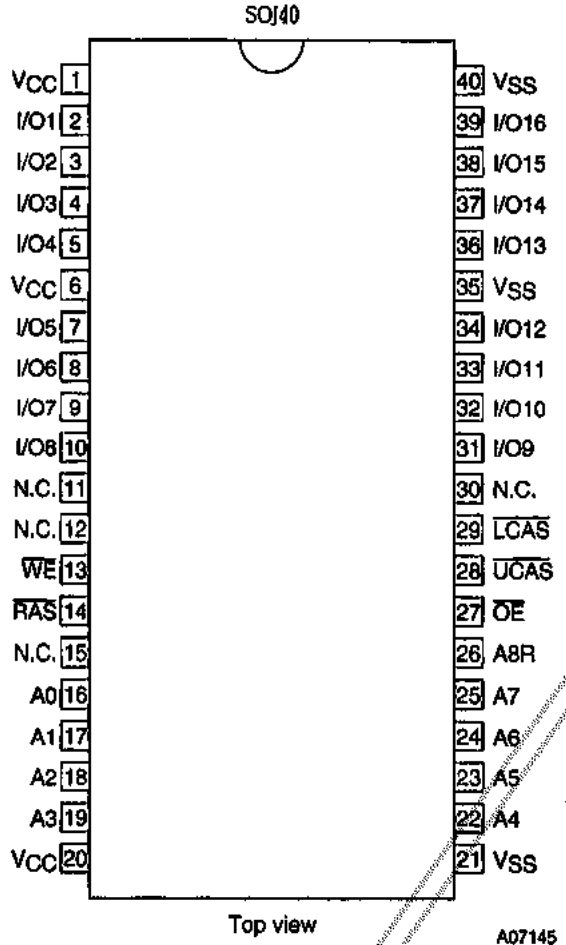
外形図 3207A
(unit:mm)

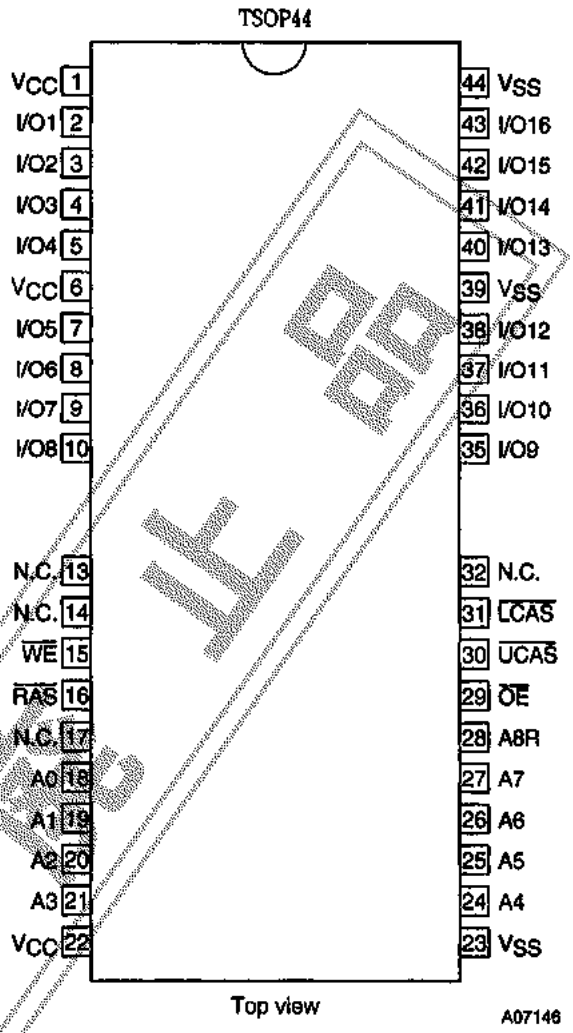


SANYO:TSOP44
(タイプ-II)

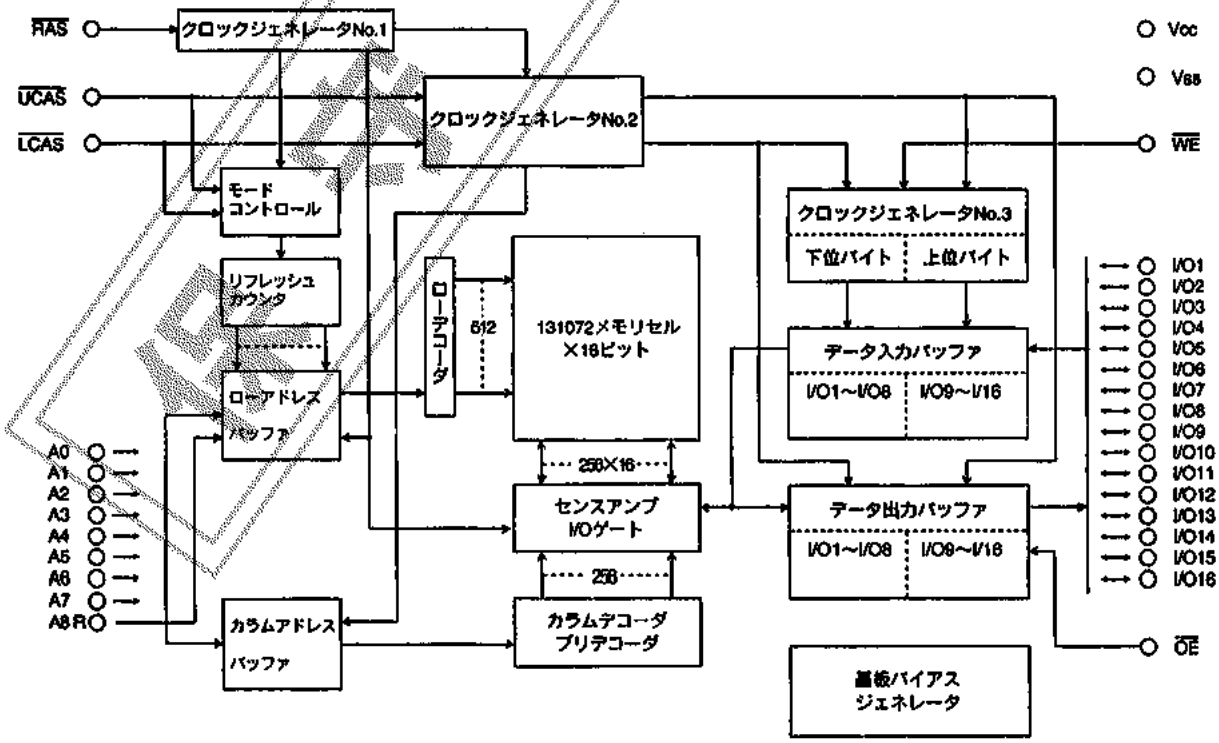
〒370-05 群馬県大泉町坂田一丁目1番1号　三洋電機株式会社 半導体事業本部

ピン配置図


SOJ40
VCC 1
I/O1 2
I/O2 3
I/O3 4
I/O4 5
VCC 6
I/O5 7
I/O6 8
I/O7 9
I/O8 10
N.C. 11
N.C. 12
WE 13
RAS 14
N.C. 15
A0 16
A1 17
A2 18
A3 19
VCC 20
40 VSS
39 I/O16
38 I/O15
37 I/O14
36 I/O13
35 VSS
34 I/O12
33 I/O11
32 I/O10
31 I/O9
30 N.C.
29 LCAS
28 UCAS
27 OE
26 A8R
25 A7
24 A6
23 A5
22 A4
21 VSS
Top view
A07145


TSOP44
VCC 1
I/O1 2
I/O2 3
I/O3 4
I/O4 5
VCC 6
I/O5 7
I/O6 8
I/O7 9
I/O8 10
N.C. 13
N.C. 14
WE 15
RAS 16
N.C. 17
A0 18
A1 19
A2 20
A3 21
VCC 22
44 VSS
43 I/O16
42 I/O15
41 I/O14
40 I/O13
39 VSS
38 I/O12
37 I/O11
36 I/O10
35 I/O9
32 N.C.
31 LCAS
30 UCAS
29 OE
28 A8R
27 A7
26 A6
25 A5
24 A4
23 VSS
Top view
A07146

ブロック図


RAS
UCAS
LCAS
クロックジェネレータNo.1
クロックジェネレータNo.2
モード
コントロール
リフレッシュ
カウンタ
ローアドレス
バッファ
ローデコーダ
512
131072メモリセル
×16ビット
256×16
センスアンプ
I/Oゲート
256
カラムデコーダ
プリデコーダ
カラムアドレス
バッファ
A0
A1
A2
A3
A4
A5
A6
A7
A8R
Vcc
Vss
WE
クロックジェネレータNo.3
下位バイト
上位バイト
データ入力バッファ
I/O1~I/O8
I/O9~I/16
データ出力バッファ
I/O1~I/O8
I/O9~I/16
I/O1
I/O2
I/O3
I/O4
I/O5
I/O6
I/O7
I/O8
I/O9
I/O10
I/O11
I/O12
I/O13
I/O14
I/O15
I/O16
OE
基板バイアス
ジェネレータ
A07147

絶対最大定格

項　目	記　号	定格値	unit	注
最大電源電圧	V_{CC} max	−1.0～+7.0	V	1
入力電圧	V_{IN}	−1.0～+7.0	V	1
出力電圧	V_{OUT}	−1.0～+7.0	V	1
許容消費電力	Pd max	800	mW	1
出力短絡電流	I_{OUT}	50	mA	1
動作周囲温度	Topr	0～+70	°C	1
保存周囲温度	Tstg	−55～+150	°C	1

注1) 絶対最大定格以上のストレスが印加された場合、破壊を起こす恐れがある。

DC許容動作範囲 / Ta＝0～+70°C

項　目	記　号	min	typ	max	unit	注
電源電圧	V_{CC}	4.5	5.0	5.5	V	2
入力「H」レベル電圧	V_{IH}	2.4		6.5	V	2
入力「L」レベル電圧 (A0～A7, A8R, $\overline{RAS}$, $\overline{UCAS}$, $\overline{LCAS}$, $\overline{WE}$, $\overline{OE}$)	V_{IL}	−1.0 *		+0.8	V	2
入力「L」レベル電圧 (I/O1～I/O16)	V_{IL}	−0.5 *		+0.8	V	2

注2) 全ての電圧はV_{SS}を基準とする。
　* パルス幅20ns以下の時は−2.0V。

DC電気的特性 / Ta＝0～+70°C, V_{CC}＝5V±10%

項　目	記号	条　件	min	max	unit	注
動作電流 (動作時の平均電流)	I_{CC1}	$\overline{RAS}$, $\overline{UCAS}$, $\overline{LCAS}$, アドレスサイクリング：$t_{RC}=t_{RC}$ min		145	mA	3, 4, 5
スタンバイ電流	I_{CC2}	$\overline{RAS}=\overline{UCAS}=\overline{LCAS}=V_{IH}$		2	mA	
$\overline{RAS}$オンリーリフレッシュ電流	I_{CC3}	$\overline{RAS}$サイクリング, $\overline{UCAS}=\overline{LCAS}=V_{IH}$, $t_{RC}=t_{RC}$ min		145	mA	3, 5
高速ページモード電流	I_{CC4}	$\overline{RAS}=V_{IL}$, $\overline{UCAS}$, $\overline{LCAS}$, アドレスサイクリング：$t_{PC}=t_{PC}$ min		135	mA	3, 4, 5
スタンバイ電流	I_{CC5}	$\overline{RAS}=\overline{UCAS}=\overline{LCAS}=V_{CC}-0.2V$		1	mA	
$\overline{CAS}$ビフォア $\overline{RAS}$リフレッシュ電流	I_{CC6}	$\overline{RAS}$, $\overline{UCAS}$, $\overline{LCAS}$サイクリング：$t_{RC}=t_{RC}$ min		145	mA	3
入力リーク電流	I_{IL}	$0V\leqq V_{IN}\leqq 6.5V$, 測定ピン以外のピン＝0V	−10	+10	μA	
出力リーク電流	I_{OL}	D_{OUT}はディスエーブル, $0V\leqq V_{OUT}\leqq 5.5V$	−10	+10	μA	
出力「H」レベル電圧	V_{OH}	$I_{OUT}=-2.5mA$	2.4		V	
出力「L」レベル電圧	V_{OL}	$I_{OUT}=2.1mA$		0.4	V	

注3) これは最小サイクルでの電流値である。電流は過渡的に流れるので、サイクル時間を長くすると小さくなる。
　4) I_{CC1}とI_{CC4}は出力負荷に依存する。I_{CC1}, I_{CC4}のmax値は出力開放状態での値である。
　5) アドレスの切換えは$\overline{RAS}=V_{IL}$中1回以下。I_{CC4}については1サイクル(t_{PC})中に1回以下とする。

AC電気的特性 / Ta＝0～＋70°C, V_{CC}＝5V±10% (注6, 7, 8)

項　目	記号	min	max	unit	注
ランダムリード, ライトサイクル時間	t_{RC}	105		ns	
リードモディファイライトサイクル時間	t_{RWC}	150		ns	
高速ページモードサイクル時間	t_{PC}	40		ns	
高速ページモード リードモディファイライトサイクル時間	t_{PRWC}	90		ns	
$\overline{RAS}$アクセス時間	t_{RAC}		60	ns	9, 14, 15
$\overline{CAS}$アクセス時間	t_{CAC}		20	ns	9, 14
カラムアドレスアクセス時間	t_{AA}		30	ns	9, 15
$\overline{CAS}$プリチャージアクセス時間	t_{CPA}		35	ns	9
$\overline{CAS}$ローからの 出力ローインピーダンス時間	t_{CLZ}	0		ns	9
出力バッファターンオフ遅れ時間	t_{OFF}	0	20	ns	10
立上り, 立下り時間	t_T	2.5	50	ns	
$\overline{RAS}$プリチャージ時間	t_{RP}	35		ns	
$\overline{RAS}$パルス幅	t_{RAS}	60	10000	ns	
$\overline{RAS}$パルス幅 (高速ページモードサイクルのみ)	t_{RASP}	60	100000	ns	
$\overline{RAS}$ホールド時間	t_{RSH}	20		ns	
$\overline{CAS}$ホールド時間	t_{CSH}	60		ns	
$\overline{CAS}$パルス幅	t_{CAS}	20	10000	ns	
$\overline{RAS}$-$\overline{CAS}$遅れ時間	t_{RCD}	20	40	ns	14
$\overline{RAS}$-カラムアドレス遅れ時間	t_{RAD}	15	30	ns	15
$\overline{CAS}$-$\overline{RAS}$プリチャージ時間	t_{CRP}	10		ns	
$\overline{CAS}$プリチャージ時間	t_{CP}	10		ns	
ローアドレスセットアップ時間	t_{ASR}	0		ns	
ローアドレスホールド時間	t_{RAH}	10		ns	
カラムアドレスセットアップ時間	t_{ASC}	0		ns	
カラムアドレスホールド時間	t_{CAH}	10		ns	
カラムアドレスホールド時間 ($\overline{RAS}$基準)	t_{AR}	35		ns	
カラムアドレス-$\overline{RAS}$リード時間	t_{RAL}	25		ns	
リードコマンドセットアップ時間	t_{RCS}	0		ns	
リードコマンドホールド時間 ($\overline{CAS}$基準)	t_{RCH}	0		ns	11
リードコマンドホールド時間 ($\overline{RAS}$基準)	t_{RRH}	0		ns	11
ライトコマンドホールド時間	t_{WCH}	10		ns	
ライトコマンドホールド時間 ($\overline{RAS}$基準)	t_{WCR}	35		ns	
ライトコマンドパルス幅	t_{WP}	10		ns	
ライトコマンド-$\overline{RAS}$リード時間	t_{RWL}	15		ns	
ライトコマンド-$\overline{CAS}$リード時間	t_{CWL}	15		ns	
データ入力セットアップ時間	t_{DS}	0		ns	12
データ入力ホールド時間	t_{DH}	10		ns	12
データ入力ホールド時間 ($\overline{RAS}$基準)	t_{DHR}	35		ns	

次ページへ続く。

PRELIMINARY

前ページより続く

AC電気的特性 / Ta＝0～＋70°C, V_{CC}＝5V±10% (注6, 7, 8)

項　目	記号	min	max	unit	注
リフレッシュ時間	t_{REF}		8	ms	
ライトコマンドセットアップ時間	t_{WCS}	0		ns	13
$\overline{CAS}$-$\overline{WE}$遅れ時間	t_{CWD}	40		ns	13
$\overline{RAS}$-$\overline{WE}$遅れ時間	t_{RWD}	80		ns	13
カラムアドレス-$\overline{WE}$遅れ時間	t_{AWD}	55		ns	13
$\overline{CAS}$プリチャージ時間-$\overline{WE}$遅れ時間 (高速ページモードサイクルのみ)	t_{CPWD}	60		ns	13
$\overline{CAS}$セットアップ時間($\overline{CAS}$ビフォア$\overline{RAS}$)	t_{CSR}	10		ns	
$\overline{CAS}$ホールド時間 ($\overline{CAS}$ビフォア$\overline{RAS}$)	t_{CHR}	10		ns	
$\overline{RAS}$プリチャージ-$\overline{CAS}$アクティブ時間	t_{RPC}	10		ns	
$\overline{CAS}$プリチャージ時間 ($\overline{CAS}$ビフォア$\overline{RAS}$カウンタテスト)	t_{CPT}	30		ns	
$\overline{RAS}$ホールド時間 ($\overline{OE}$基準)	t_{ROH}	10		ns	
$\overline{OE}$アクセス時間	t_{OEA}		18	ns	9
$\overline{OE}$遅れ時間	t_{OED}	15		ns	
$\overline{OE}$出力バッファターンオフ遅れ時間	t_{OEZ}	0	15	ns	10
$\overline{OE}$コマンドホールド時間	t_{OEH}	20		ns	
データ入力-$\overline{CAS}$遅れ時間	t_{DZC}	0		ns	16
データ入力-$\overline{OE}$遅れ時間	t_{DZO}	0		ns	16

入出力容量 / Ta＝25°C, f＝1MHz, V_{CC}＝5V±10%

項　目	記　号	min	max	unit
入力容量 (A0～A7, A8R, $\overline{RAS}$, $\overline{UCAS}$, $\overline{LCAS}$, $\overline{WE}$, $\overline{OE}$)	C_{IN}		7	pF
入出力容量 (I/O1～I/O16)	$C_{I/O}$		7	pF

注6) 電源投入後、V_{CC}が規定の電圧に到達してから200μs後にメモリの動作を開始すること。また、メモリの動作を開始する前に、8サイクル程度の$\overline{RAS}$ダミーサイクルが必要である。更に内部リフレッシュカウンタを使用する場合は、$\overline{RAS}$ダミーサイクルの代わりに8サイクル程度の$\overline{CAS}$ビフォア$\overline{RAS}$ダミーサイクルが必要である。

7) t_T＝2.5nsで測定。

8) 入力信号のタイミングを測定する場合には、V_{IH} (min)とV_{IL} (max)が基準になる。また、立上り,立下り時間はV_{IH}とV_{IL}の間で定義される。

9) 50pFと1TTL負荷で測定される。

10) t_{OFF} (max), t_{OEZ} (max)は出力が高インピーダンス状態になり、出力電圧レベルが測定不可能になる時間までと定義される。

11) t_{RRH}とt_{RCH}はどちらか一方が満足されていれば動作が保証される。

12) これらのパラメータはアーリライトサイクルの場合は、$\overline{UCAS}$, $\overline{LCAS}$の立下りエッジから、リードモディファイライトサイクルの場合は、$\overline{WE}$の立下りエッジから測定される。

13) t_{WCS}, t_{CWD}, t_{RWD}, t_{AWD}, t_{CPWD}は動作モードを規定する点でメモリの動作限界点ではない。$t_{WCS} \geqq t_{WCS}$ (min)の場合はアーリライトサイクルとなり、出力端子は高インピーダンスとなる。$t_{CWD} \geqq t_{CWD}$ (min), $t_{RWD} \geqq t_{RWD}$ (min), $t_{AWD} \geqq t_{AWD}$ (min), $t_{CPWD} \geqq t_{CPWD}$ (min) (高速ページモードサイクルのみ)の場合はリードモディファイライトサイクルとなりデータ出力は選択セルの情報になる。上記以外のタイミングの場合、出力は不確定になる。

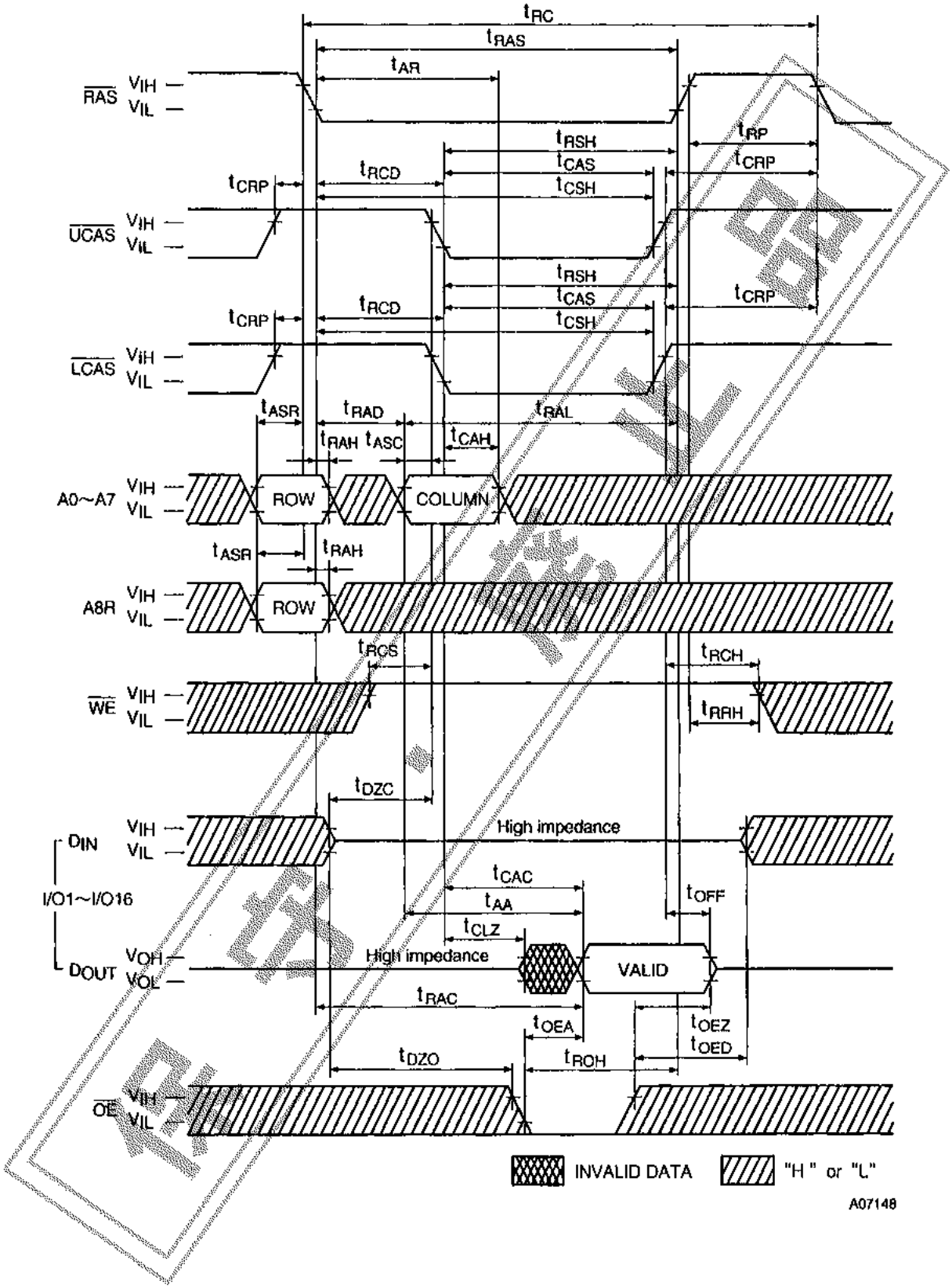
14) t_{RCD} (max)は動作の限界を示すのではなく、t_{RAC} (max)を保証する点を示している。もし$t_{RCD} \geqq t_{RCD}$ (max)になった場合は、アクセス時間はt_{CAC}によって決まる。

15) t_{RAD} (max)は動作の限界を示すのではなく、t_{RAC} (max)を保証する点を示している。もし$t_{RAD} \geqq t_{RAD}$ (max)になった場合は、アクセス時間はt_{AA}によって決まる。

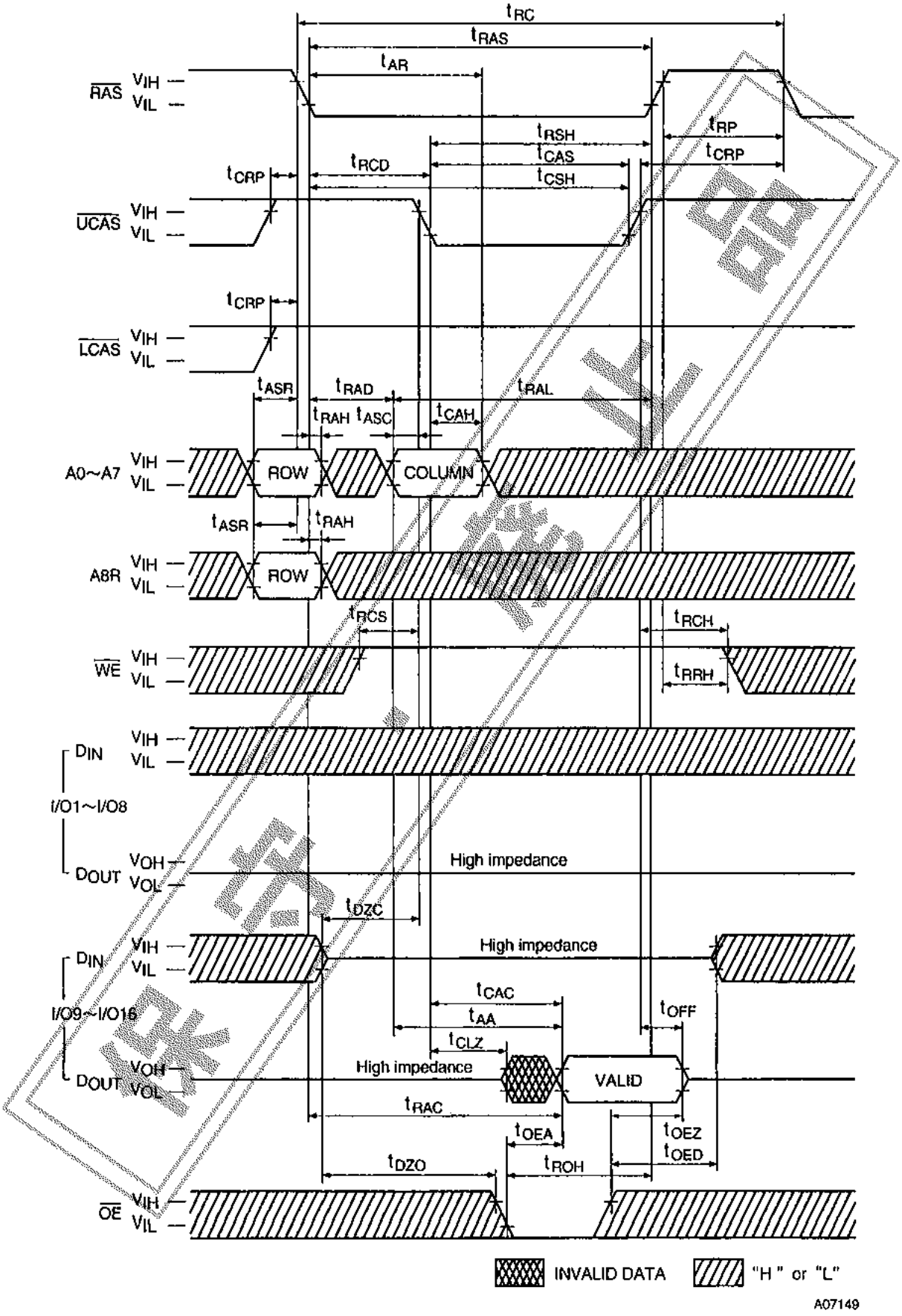
16) t_{DZC}とt_{DZO}はどちらか一方が満足されていれば動作が保証される。

タイミング図

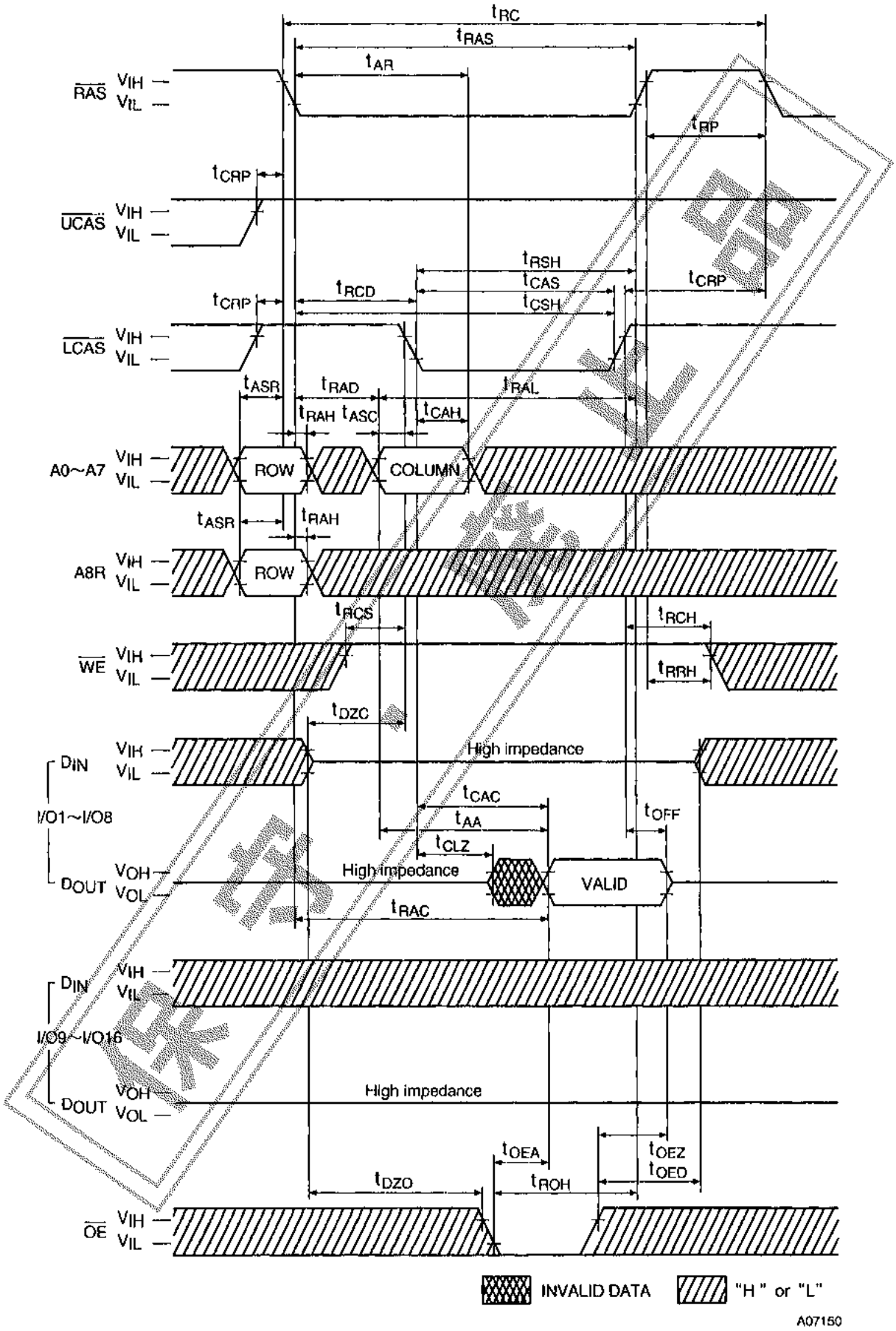
リードサイクル



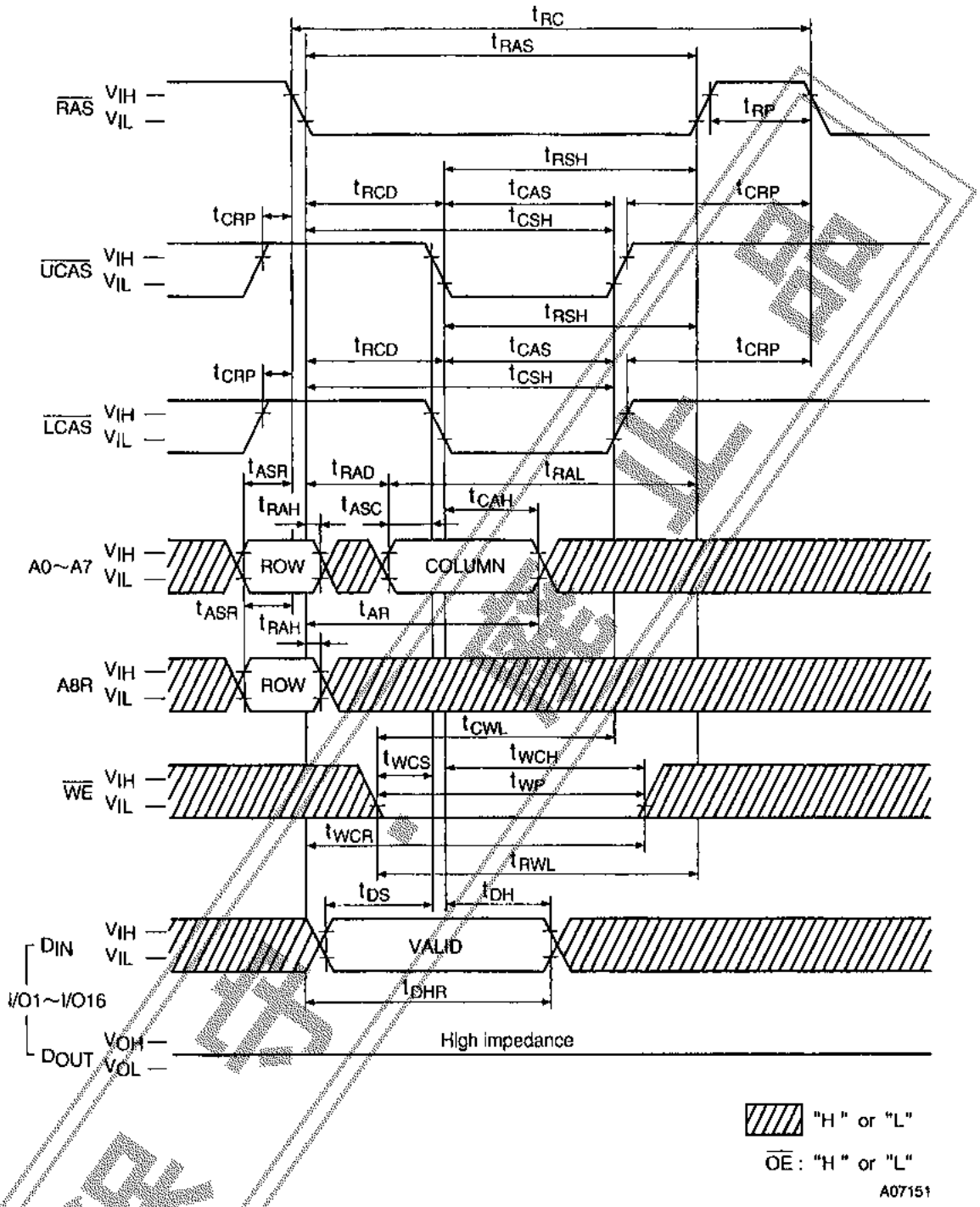
アッパーバイトリードサイクル



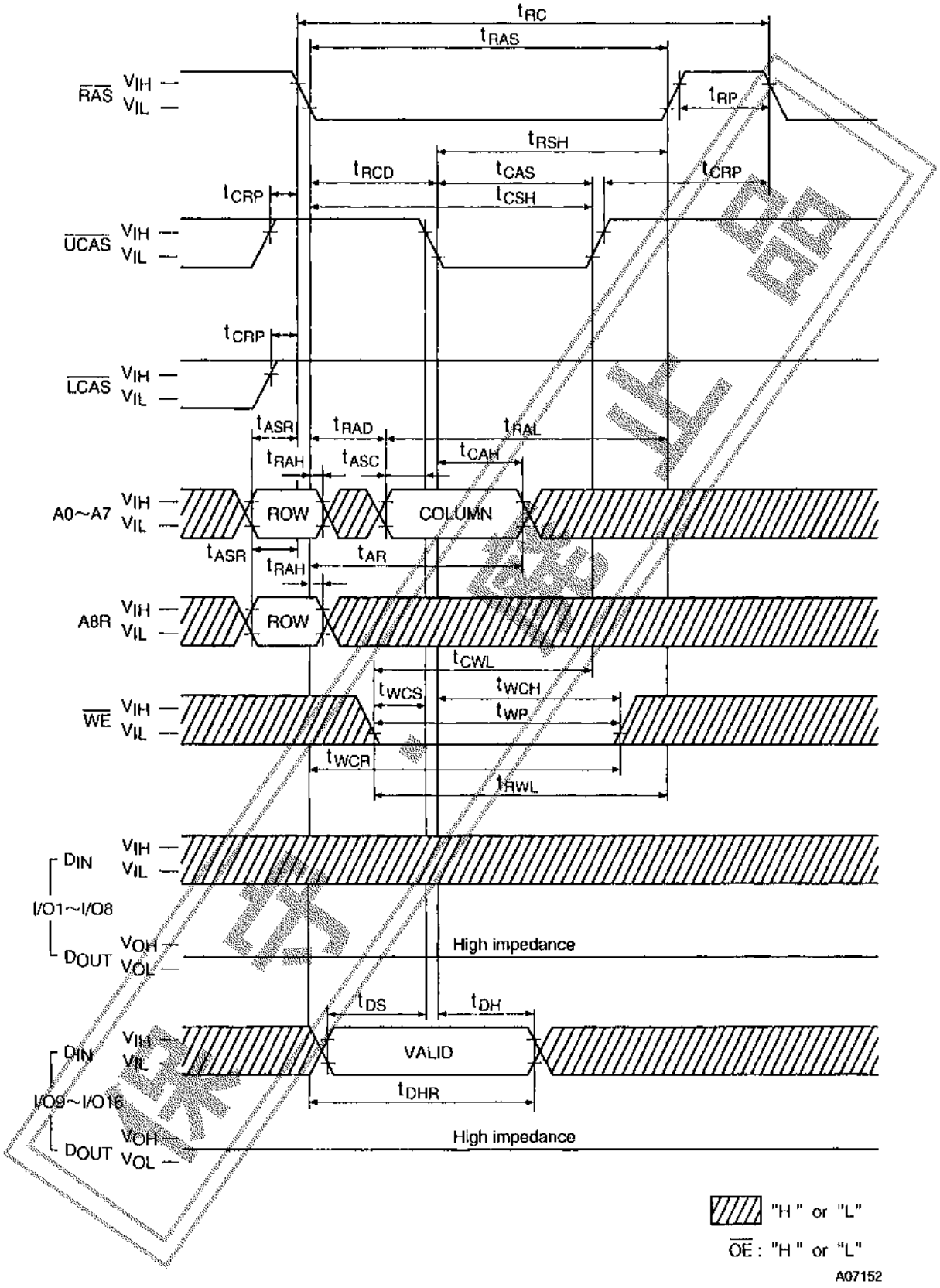
ロワーバイトリードサイクル



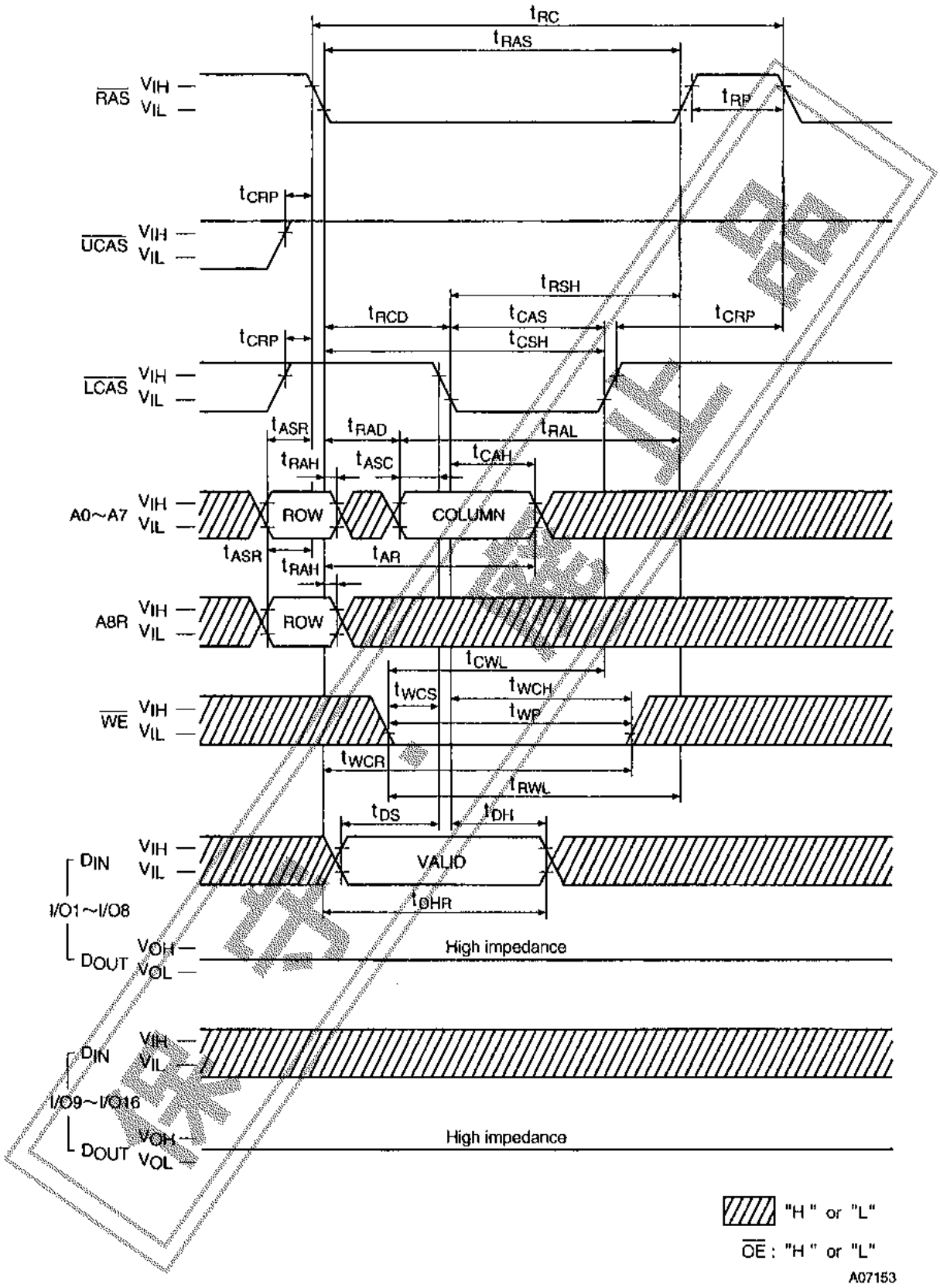
アーリライトサイクル


tRC
tRAS
RAS VIH VIL
tRP
tRSH
tRCD
tCAS
tCRP
tCSH
UCAS VIH VIL
LCAS VIH VIL
tASR
tRAD
tRAL
tRAH
tASC
tCAH
A0~A7 VIH VIL
ROW
COLUMN
tAR
A8R VIH VIL
tCWL
tWCS
tWCH
tWP
WE VIH VIL
tWCR
tRWL
tDS
tDH
DIN VIH VIL
VALID
tDHR
I/O1~I/O16
DOUT VOH VOL
High impedance
"H" or "L"
OE : "H" or "L"
A07151

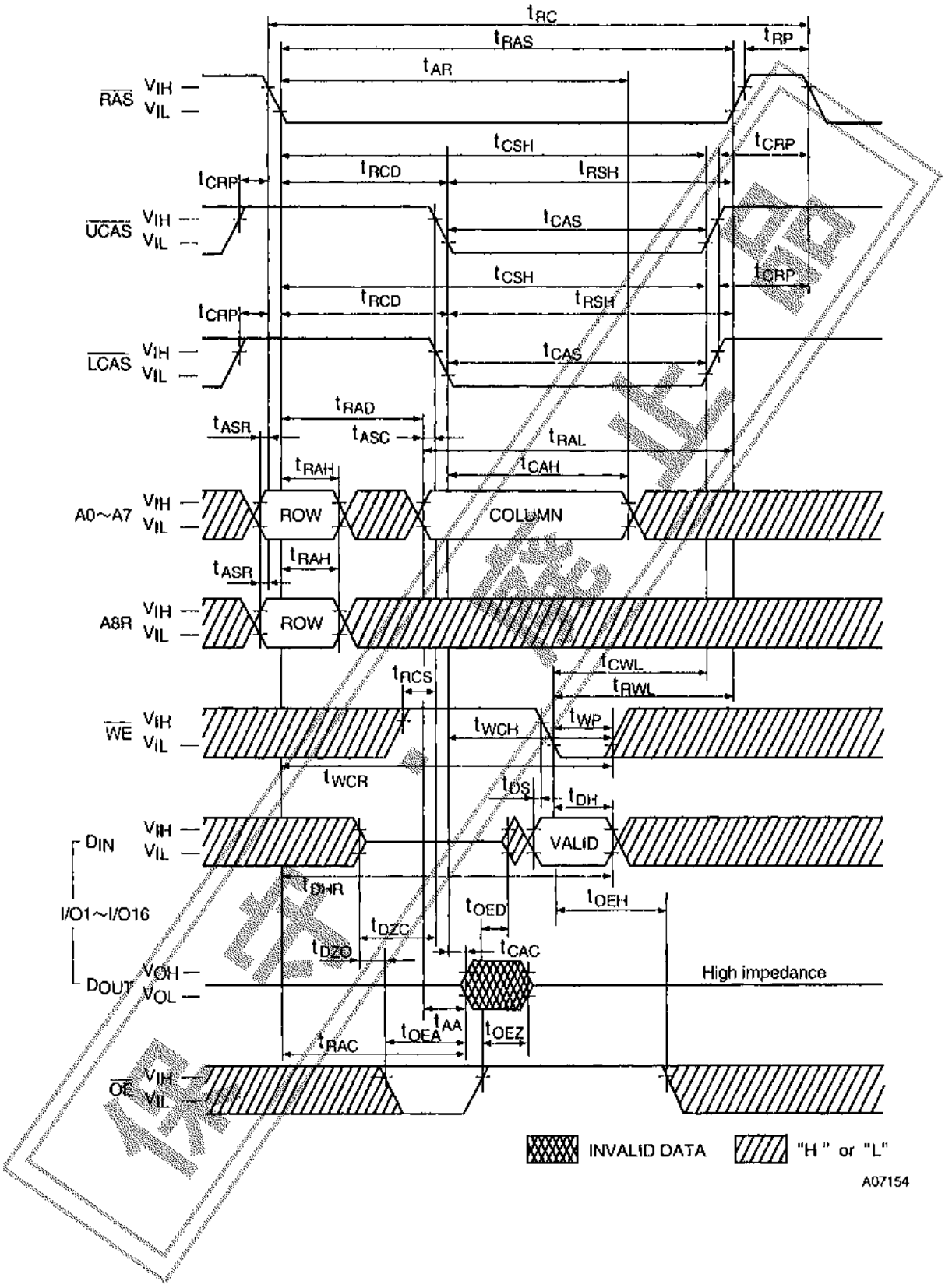
アッパーバイトアーリライトサイクル



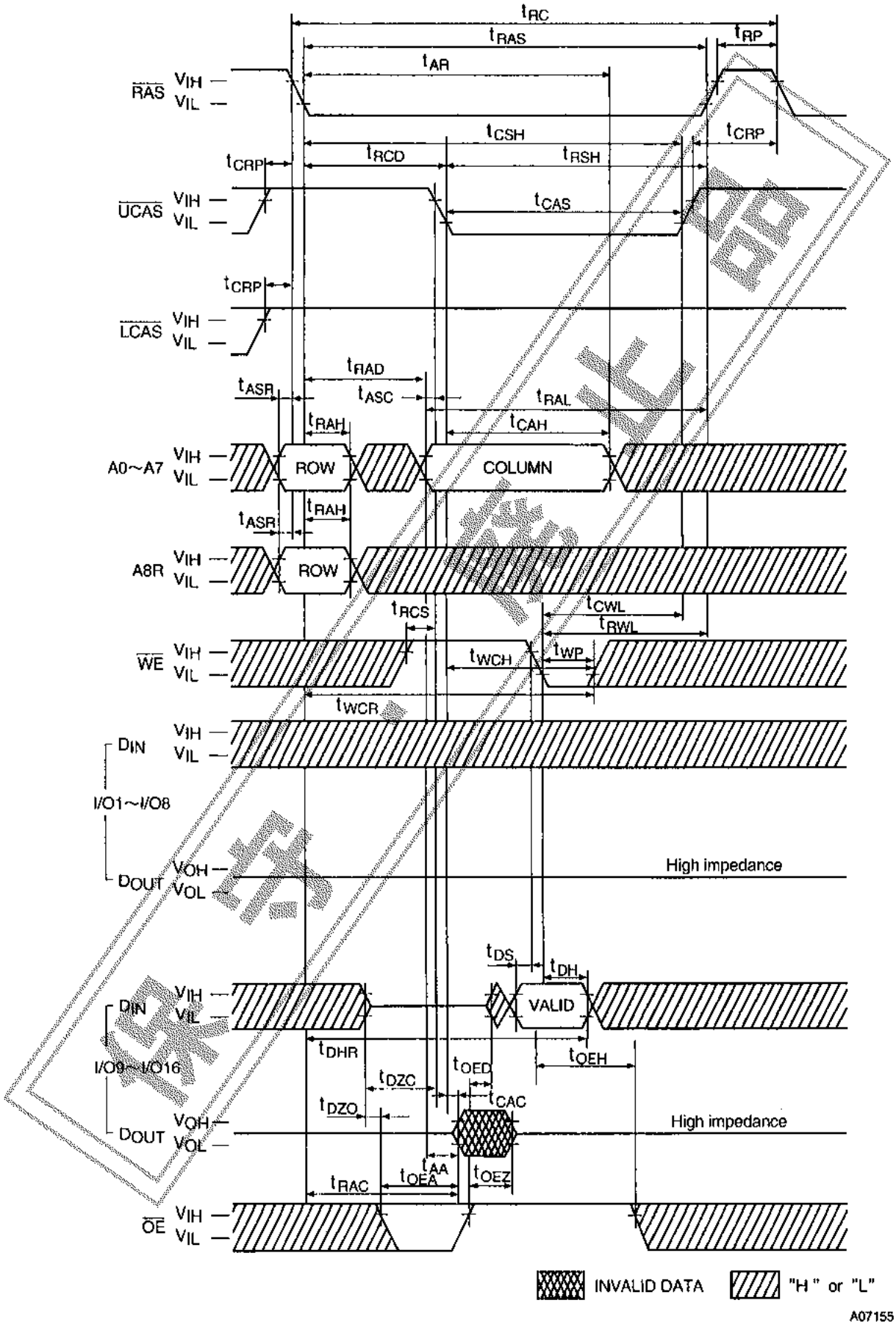
ロワーバイトアーリライトサイクル



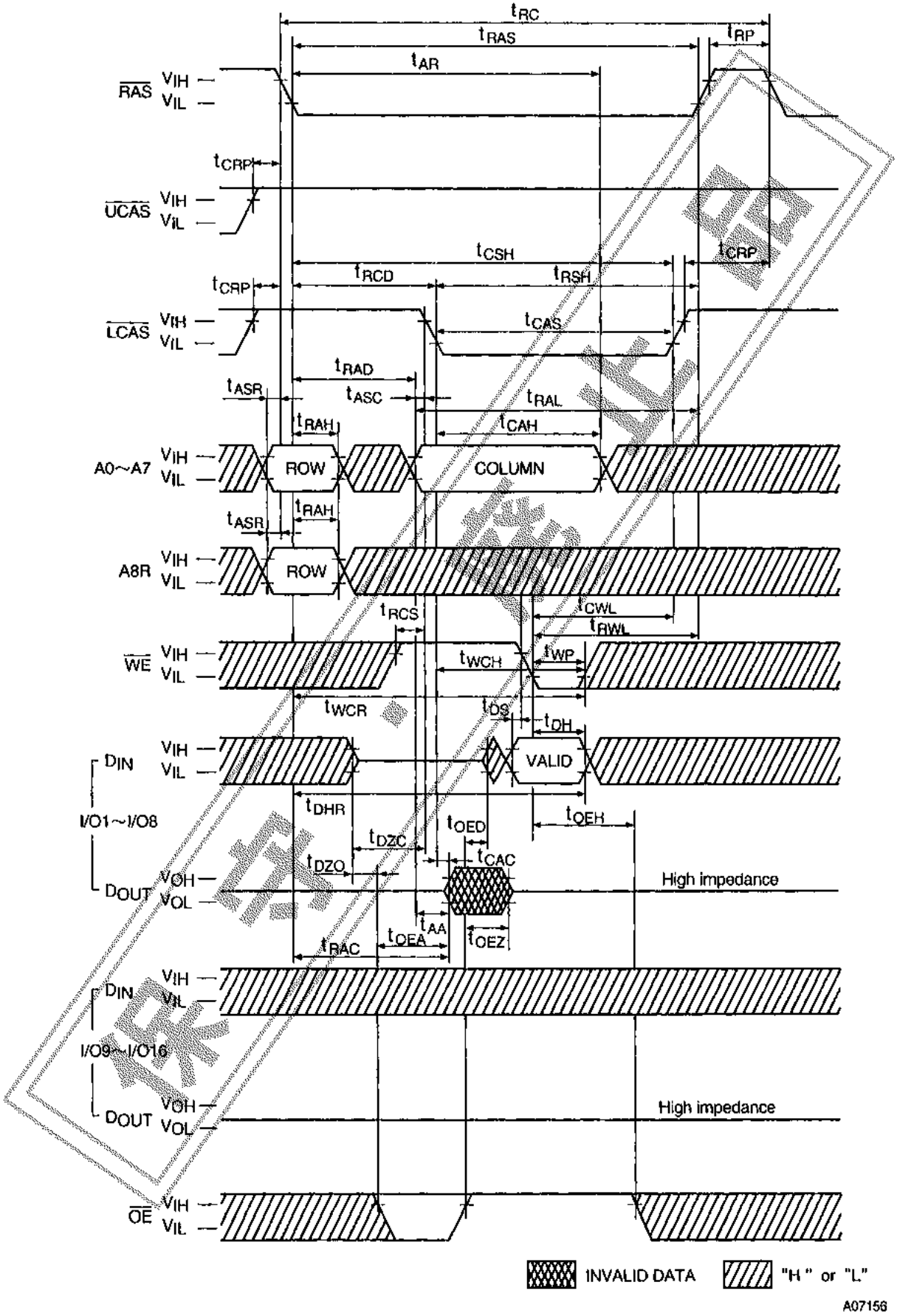
ライトサイクル($\overline{OE}$コントロール)



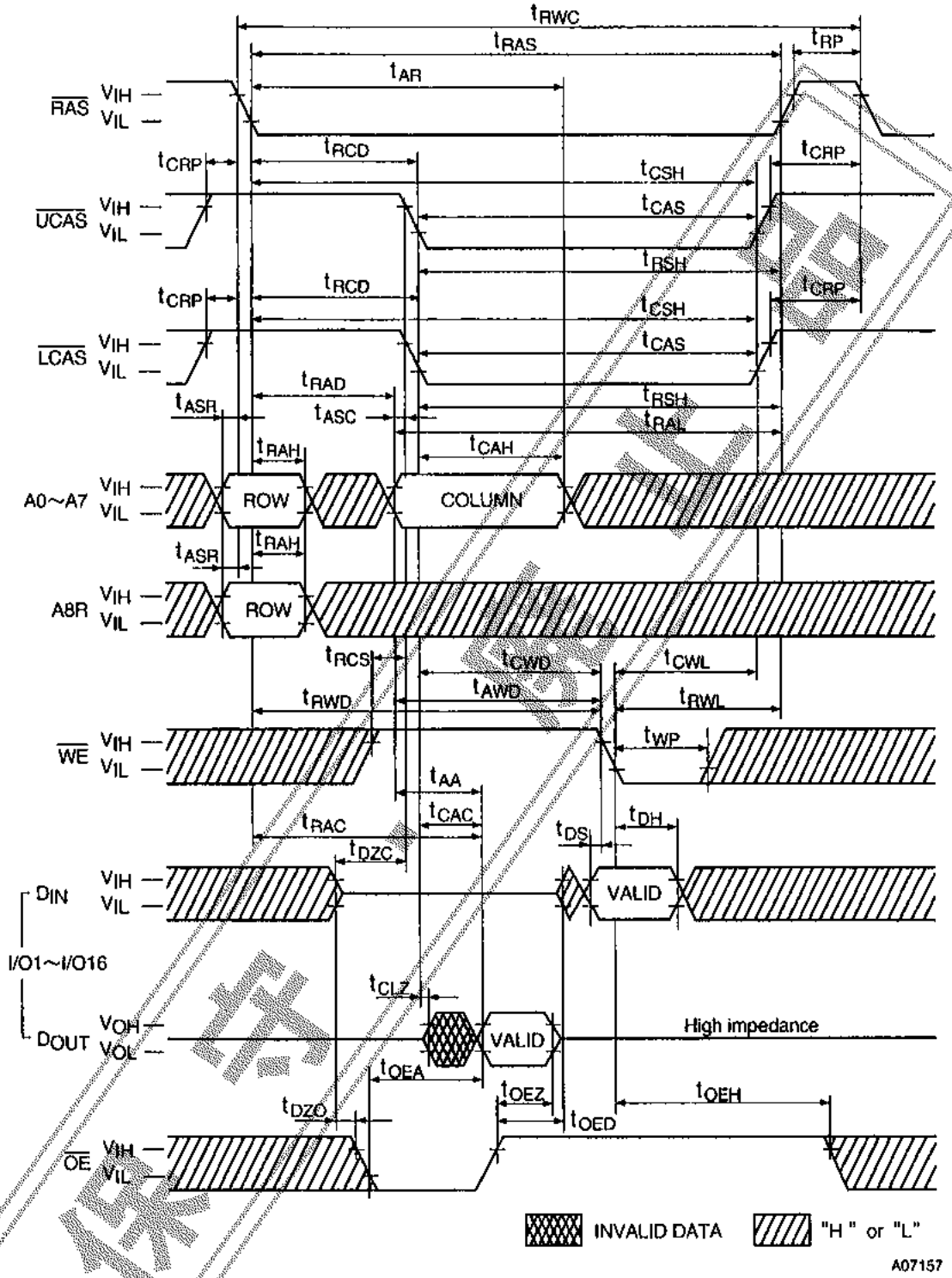
アッパーバイトライトサイクル(OEコントロール)



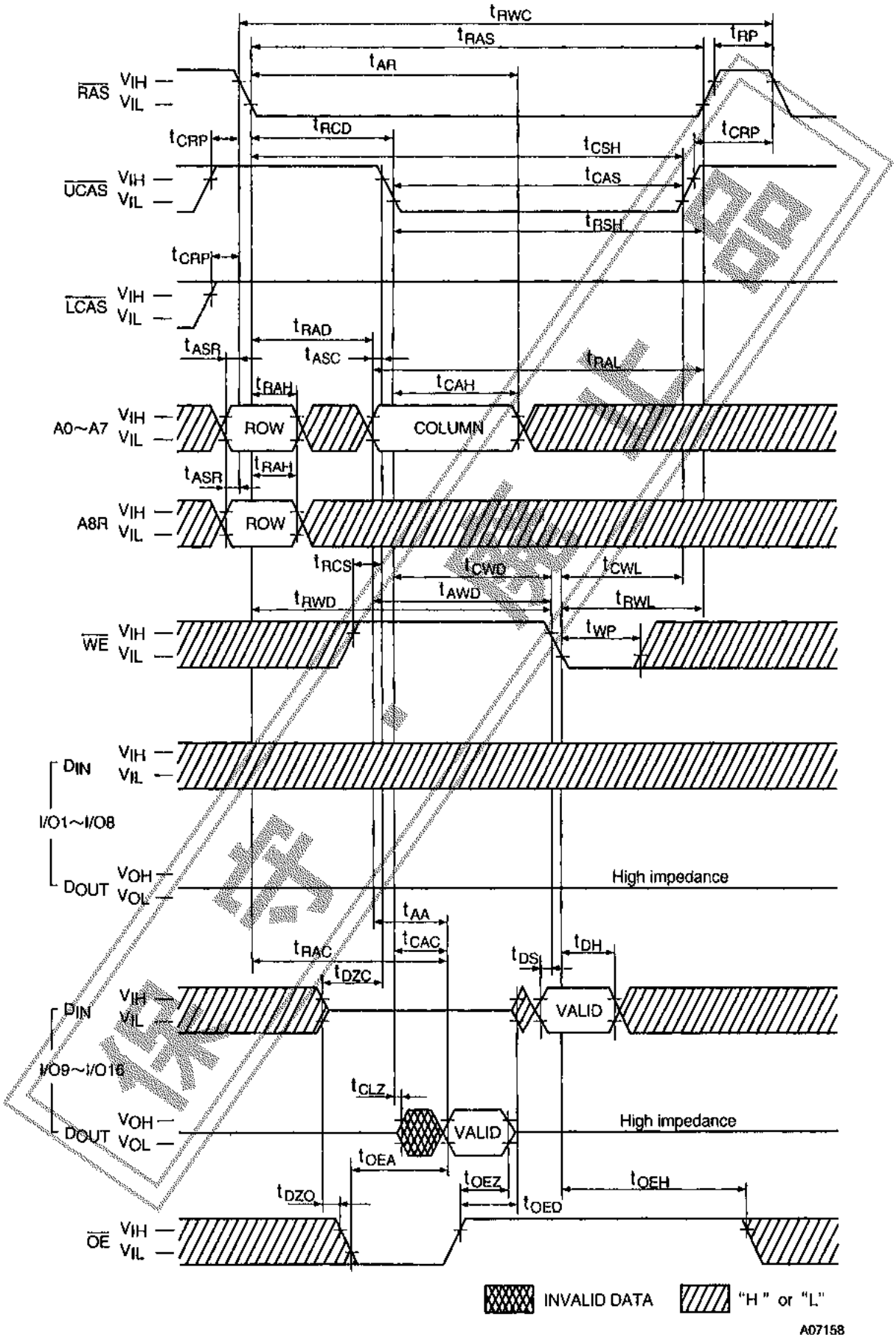
ロワーバイトライトサイクル ($\overline{OE}$コントロール)



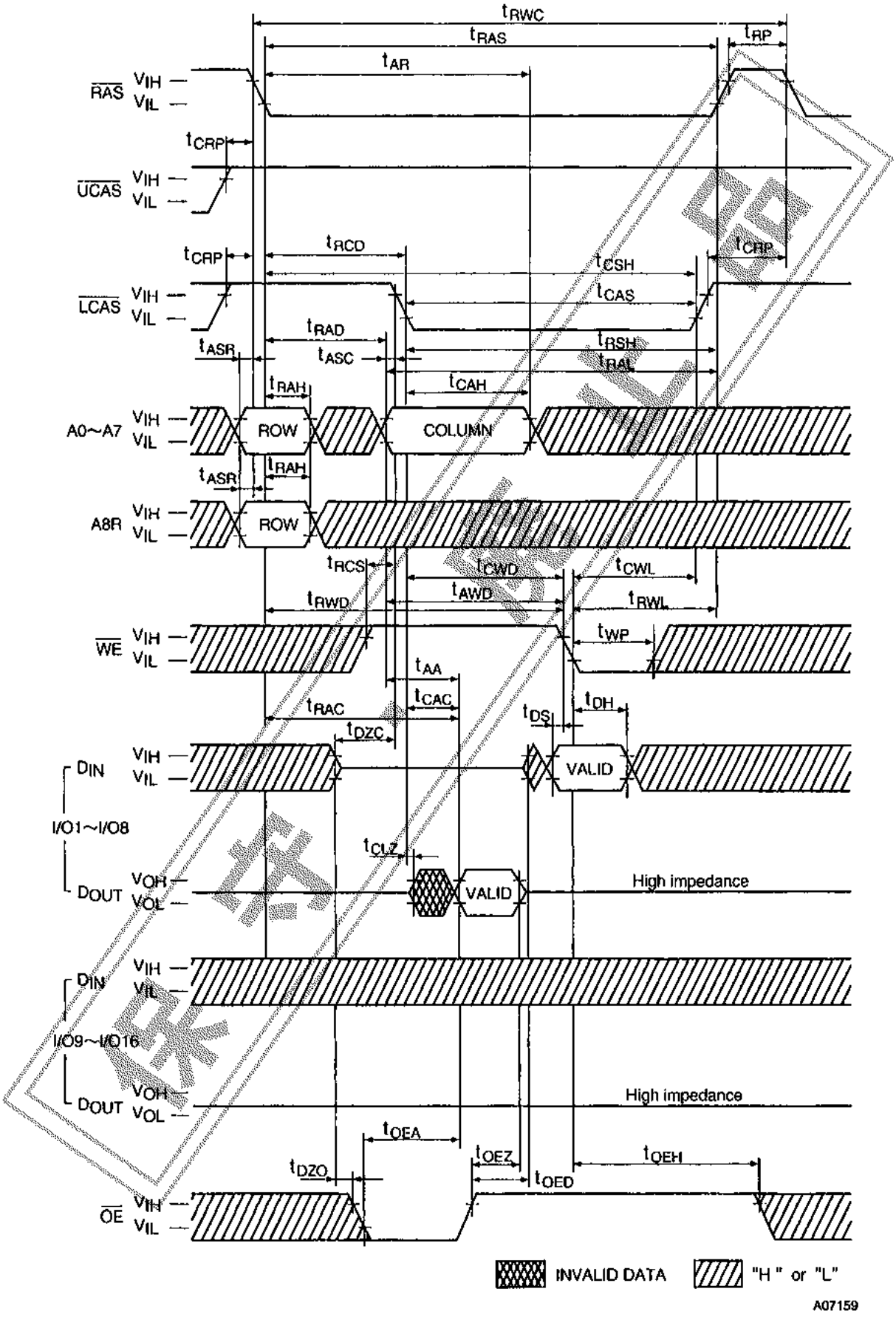
リードモディファイライトサイクル



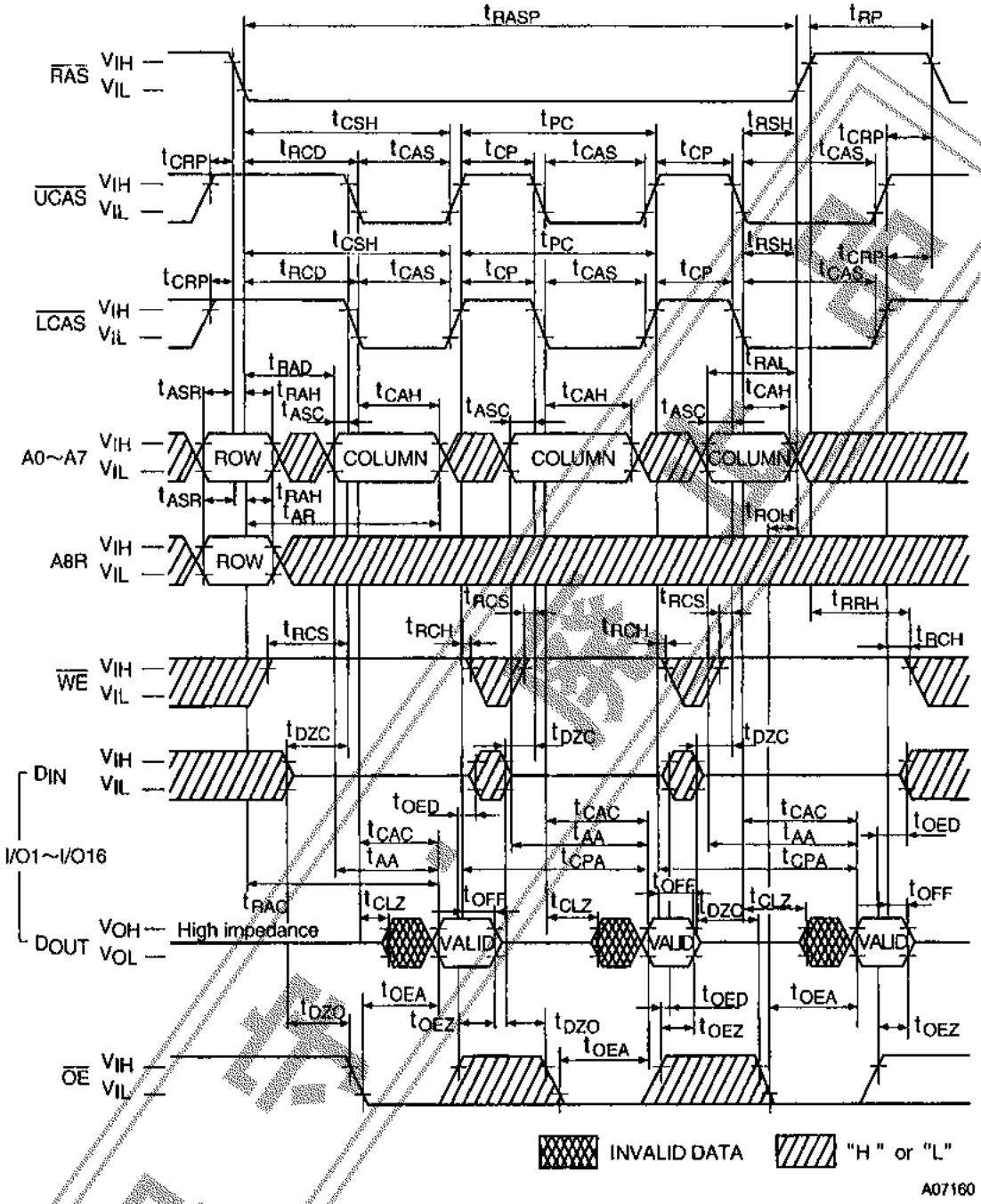
アッパーバイトリードモディファイライトサイクル



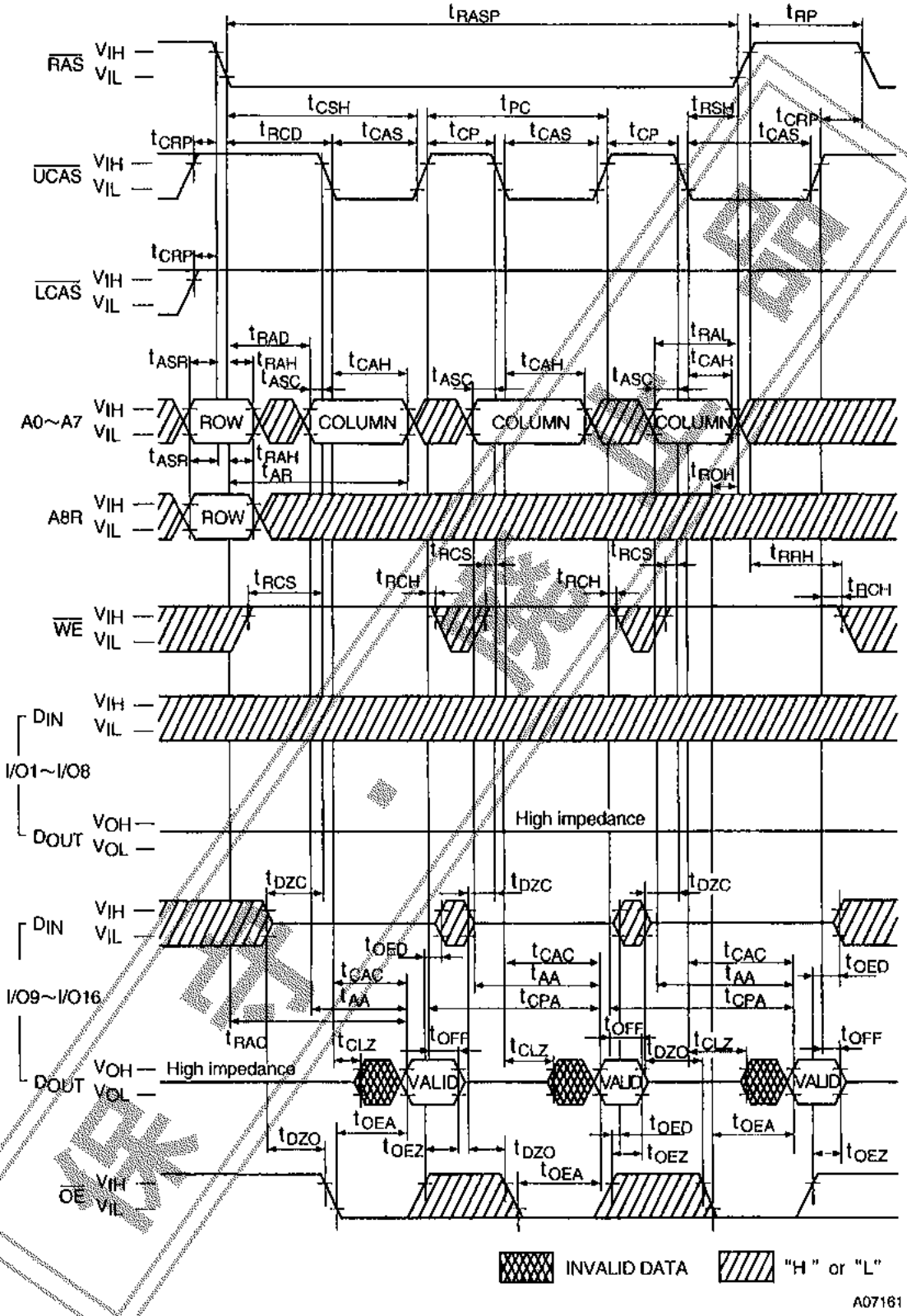
ロワーバイトリードモディファイライトサイクル



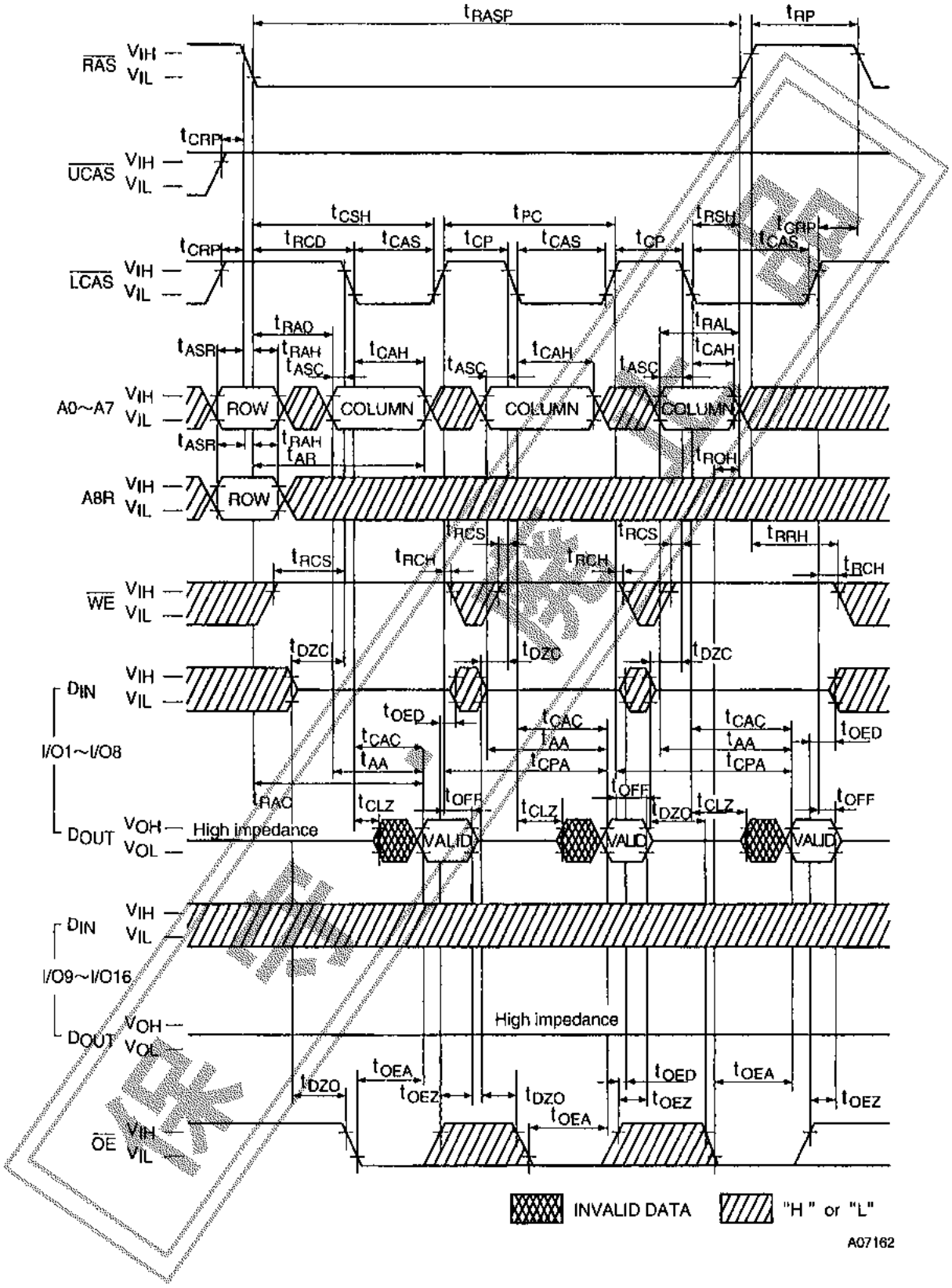
高速ページモードリードサイクル



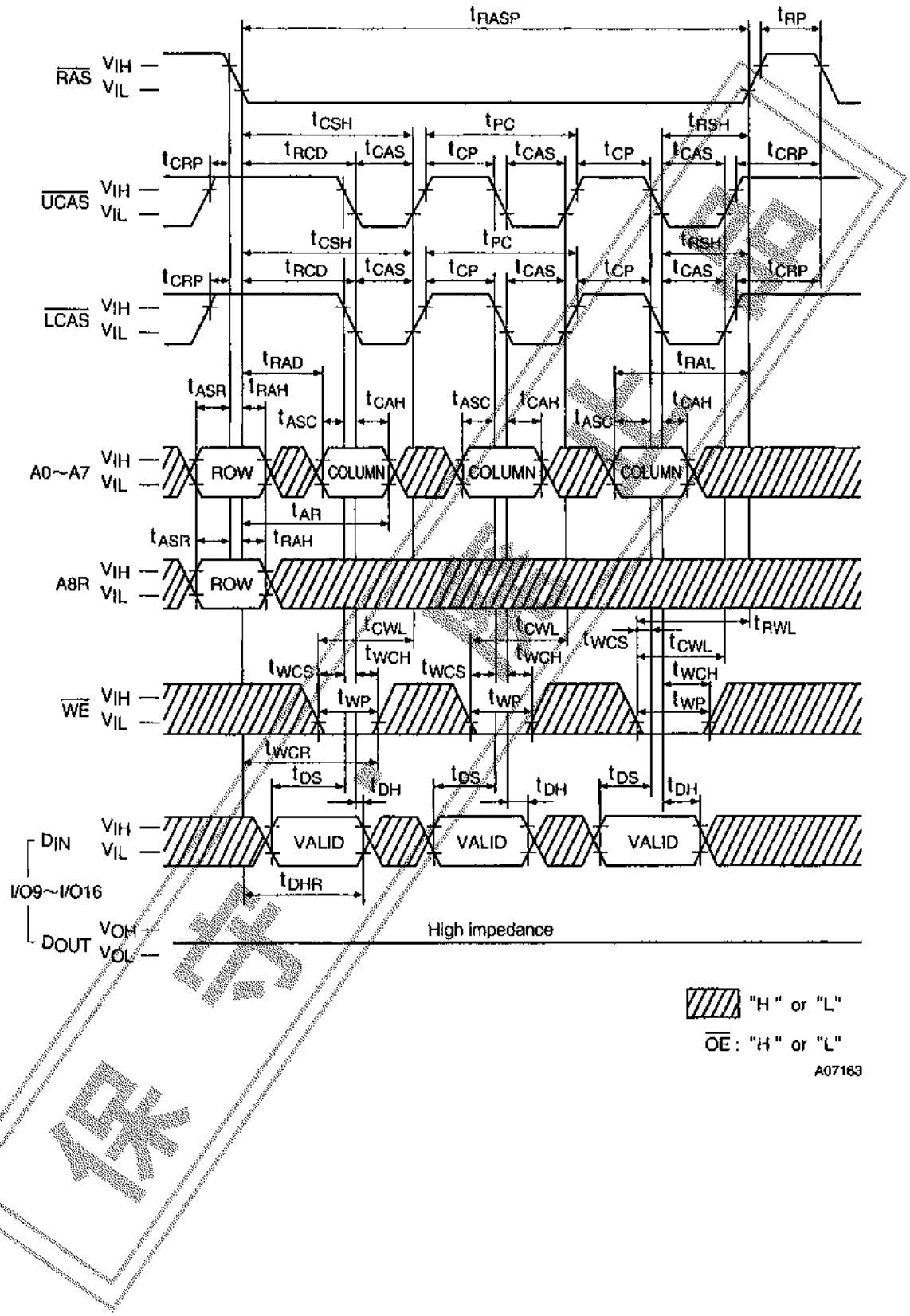
高速ページモードアッパーバイトリードサイクル



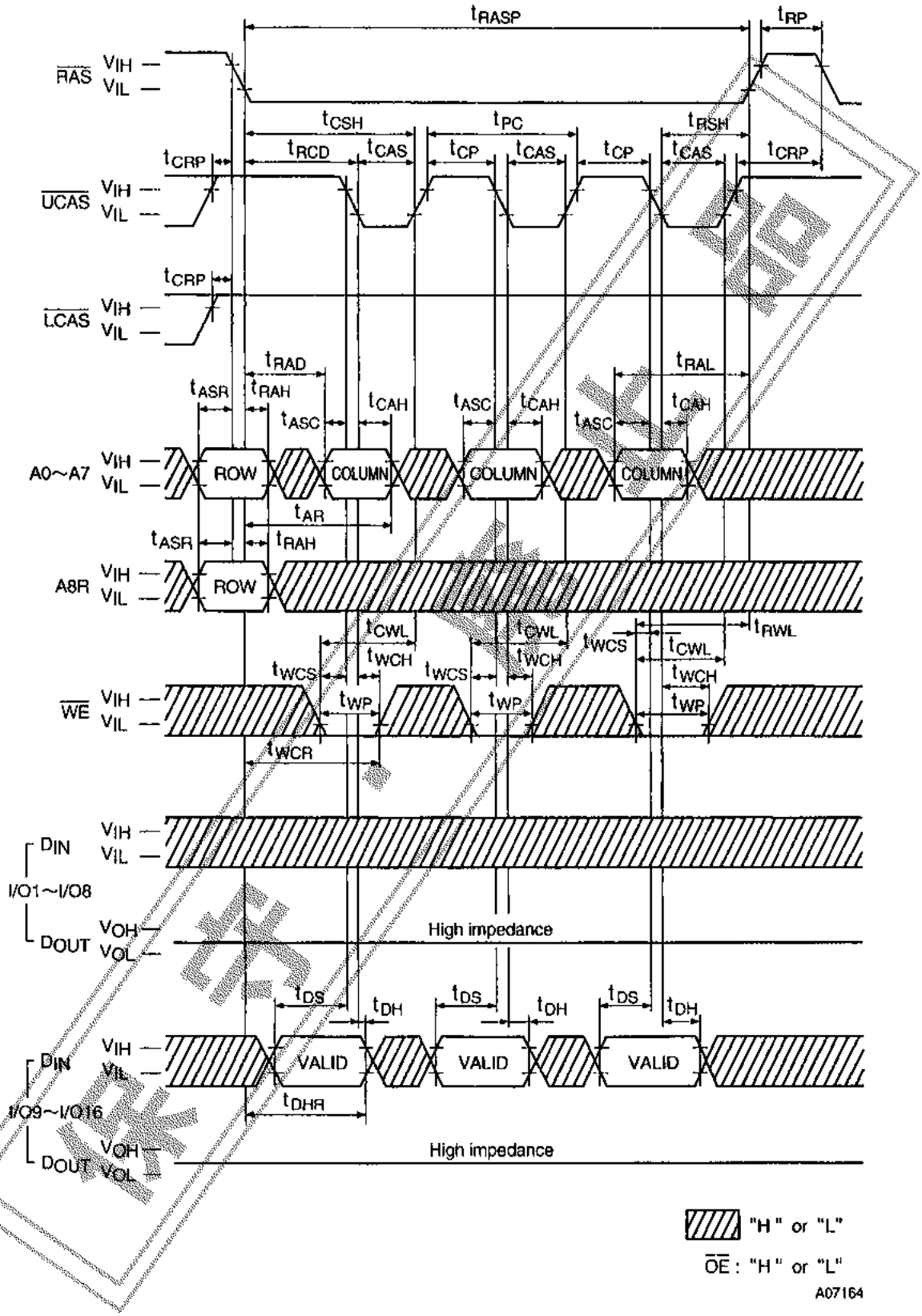
高速ページモードロワーバイトリードサイクル



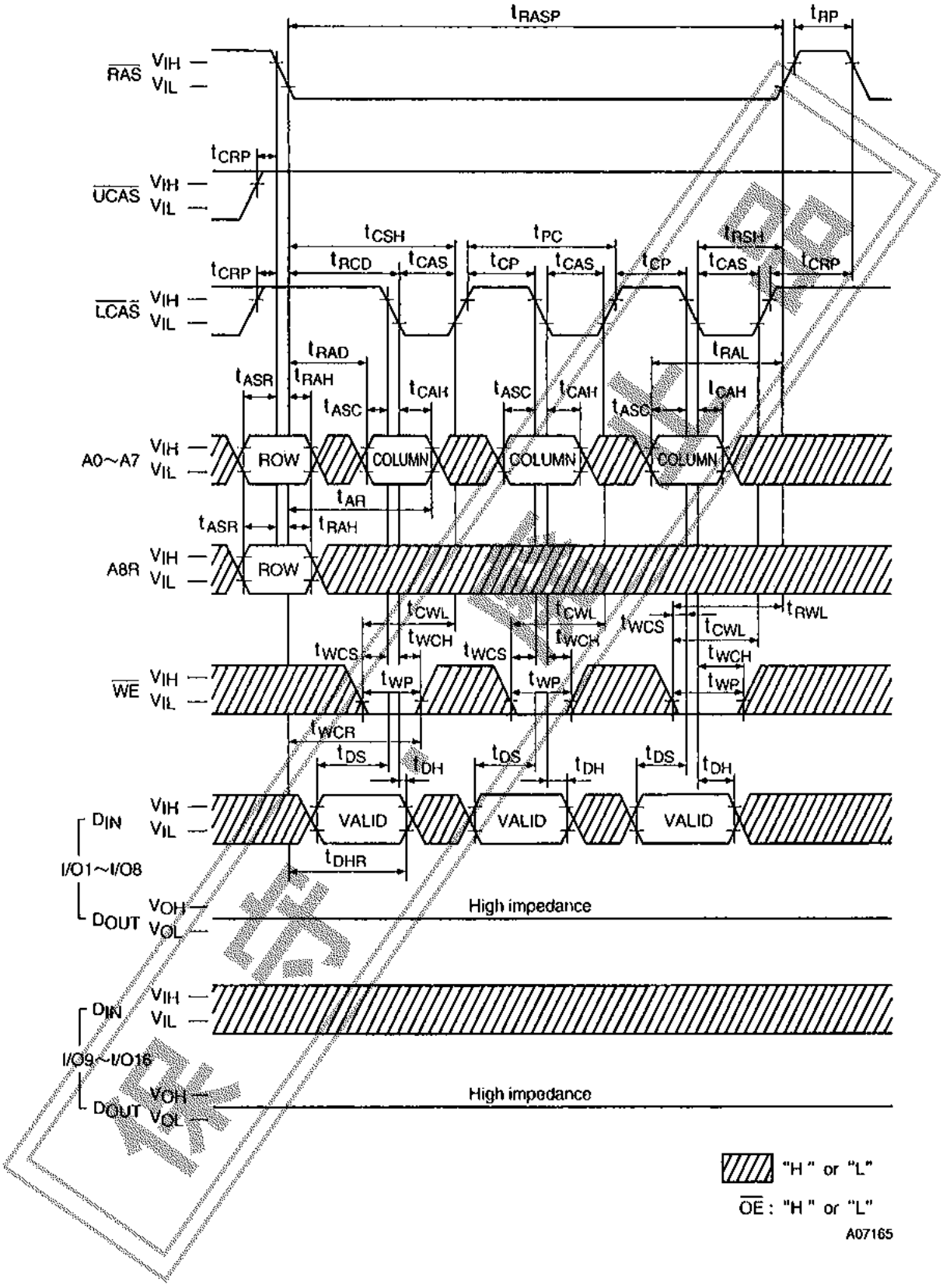
高速ページモードアーリライトサイクル



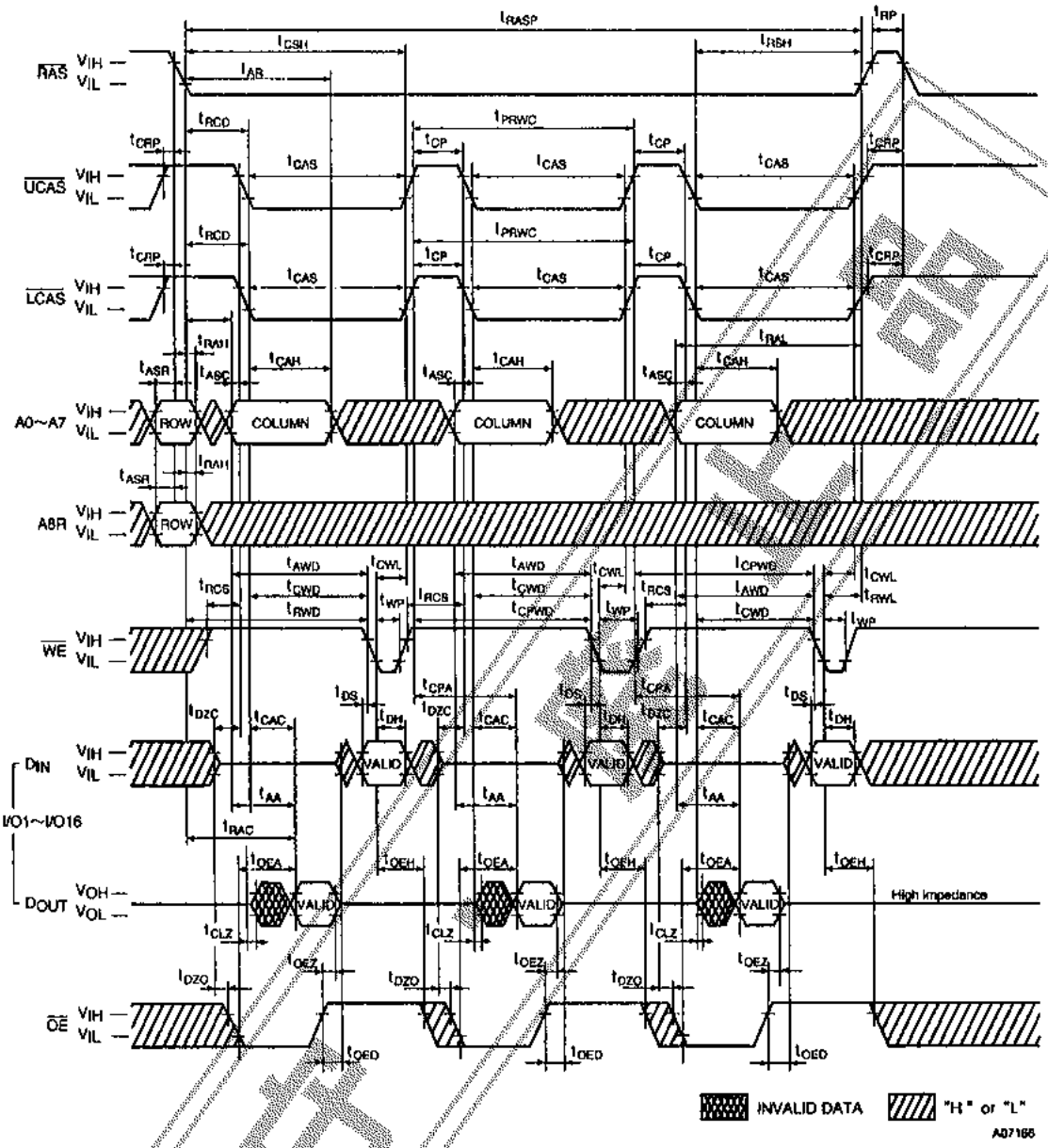
高速ページモードアッパーバイトアーリライトサイクル



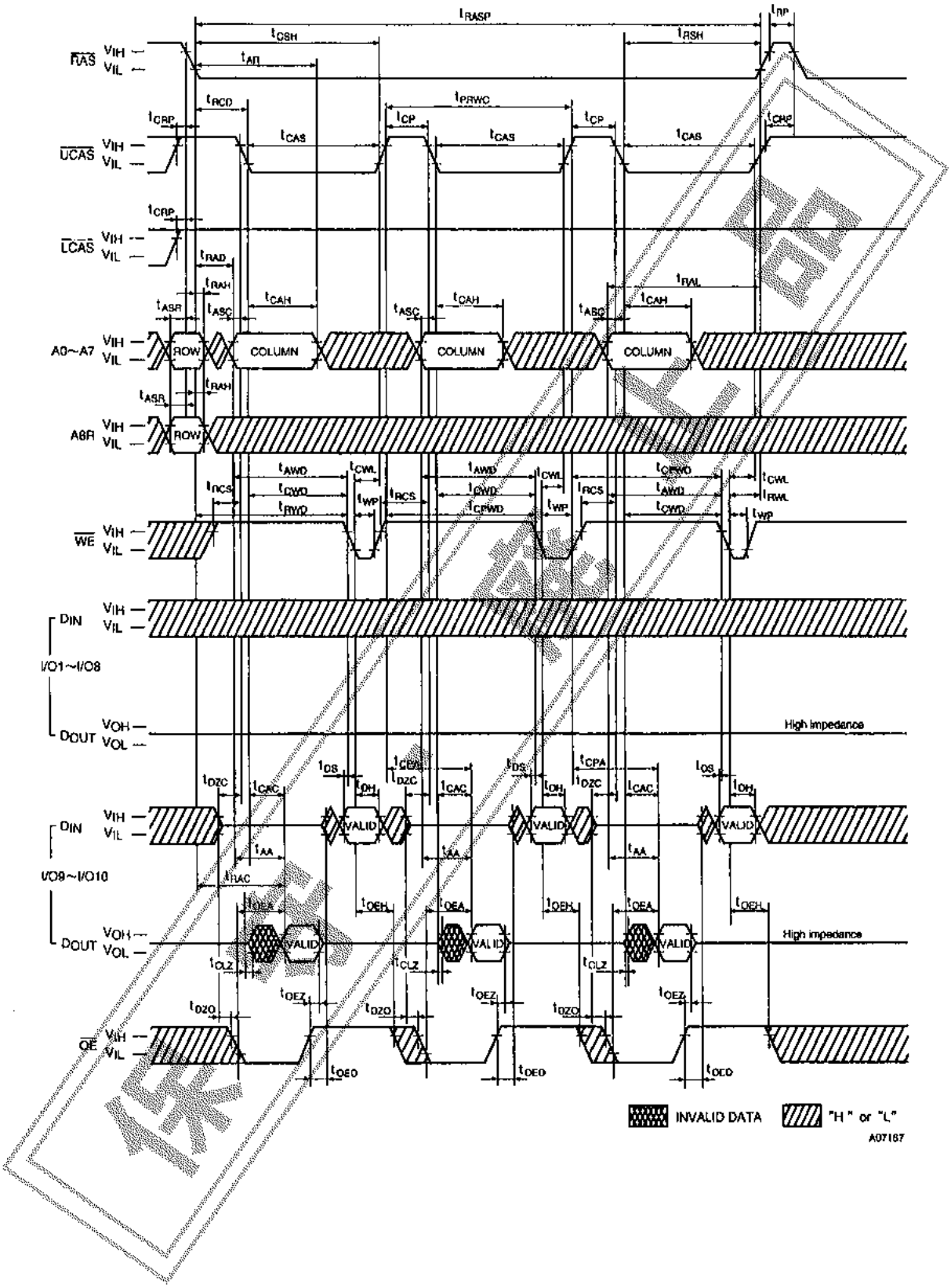
高速ページモードロワーバイトアーリライトサイクル



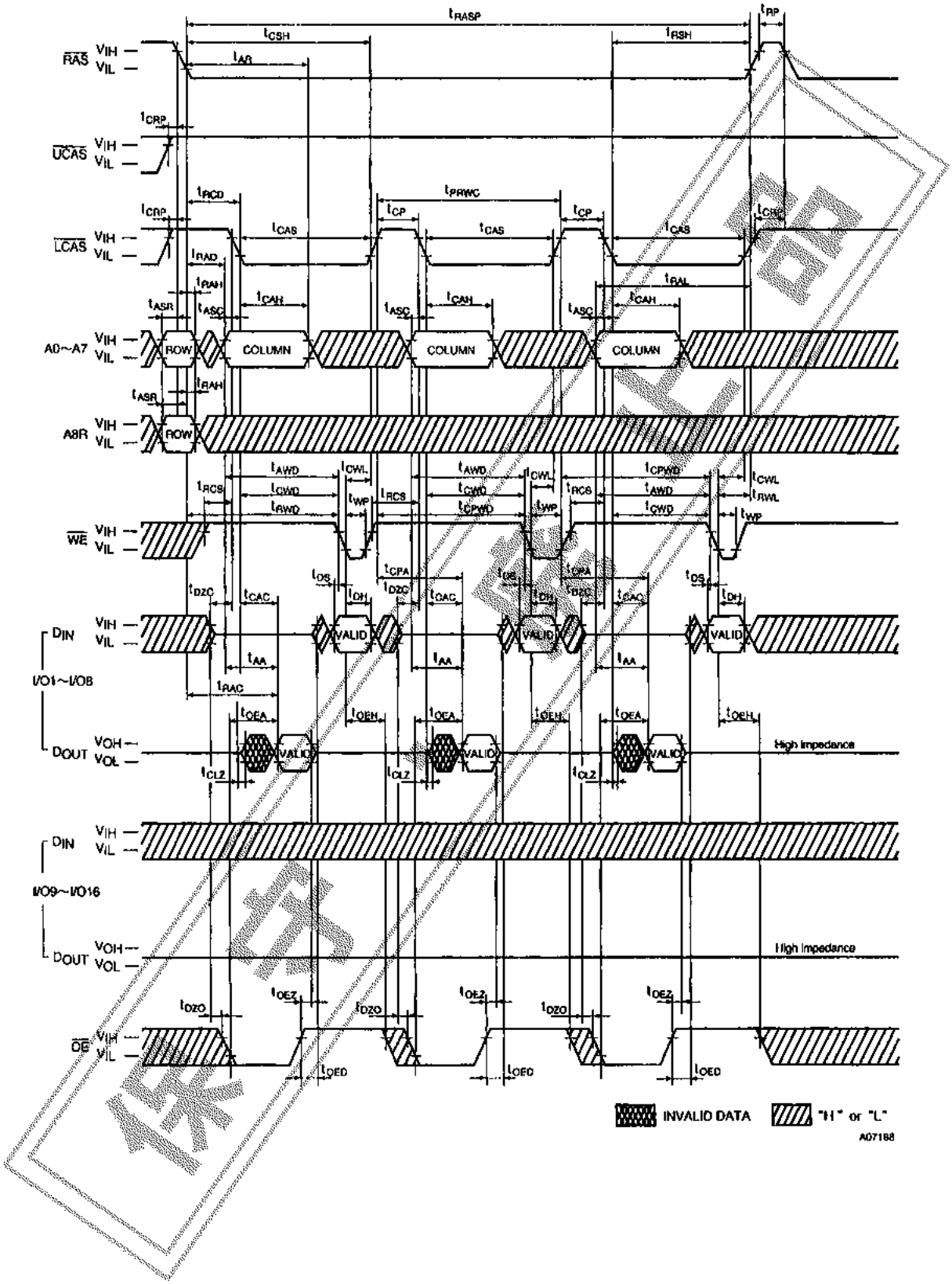
高速ページモードリードモディファイライトサイクル



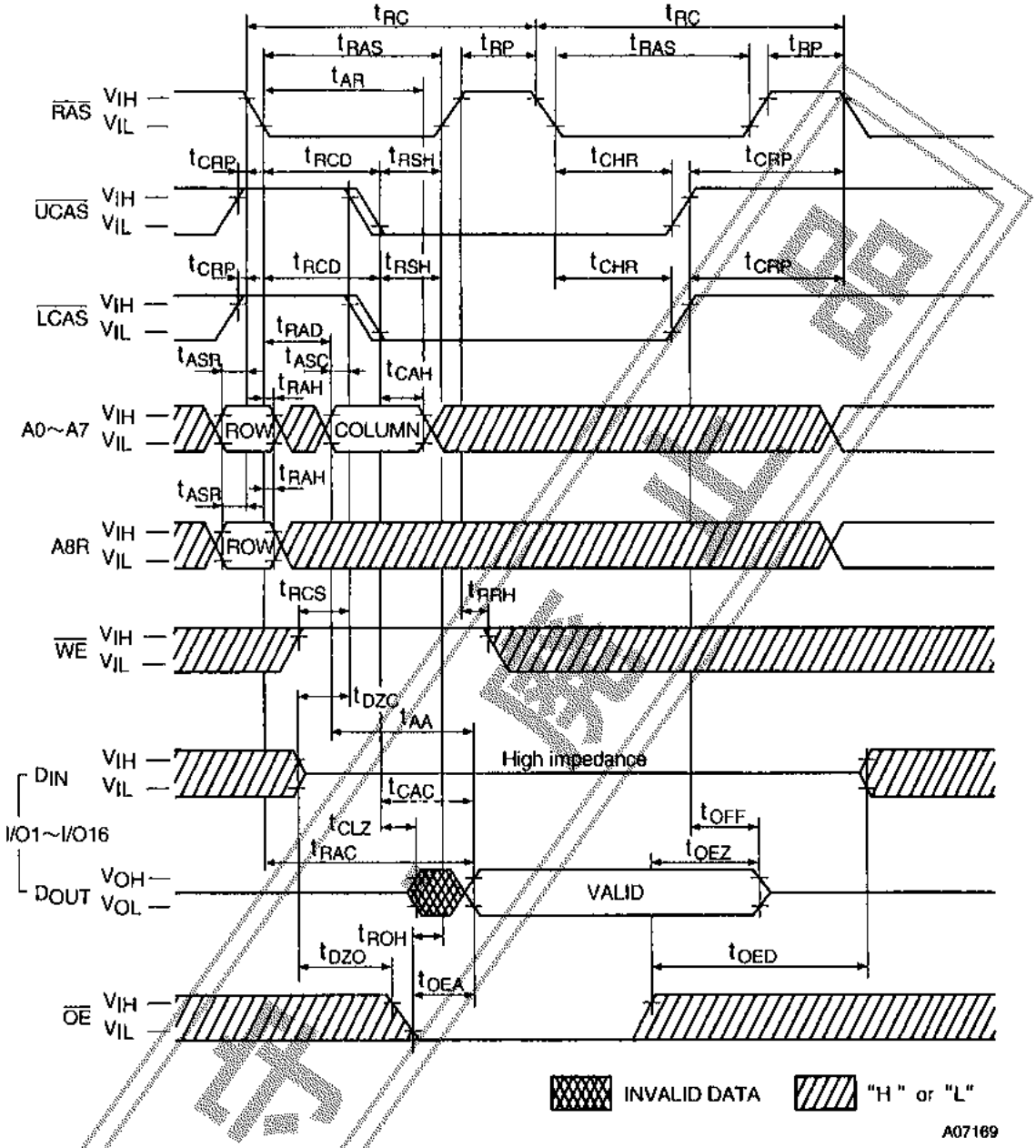
高速ページモードアッパーバイトリードモディファイライトサイクル



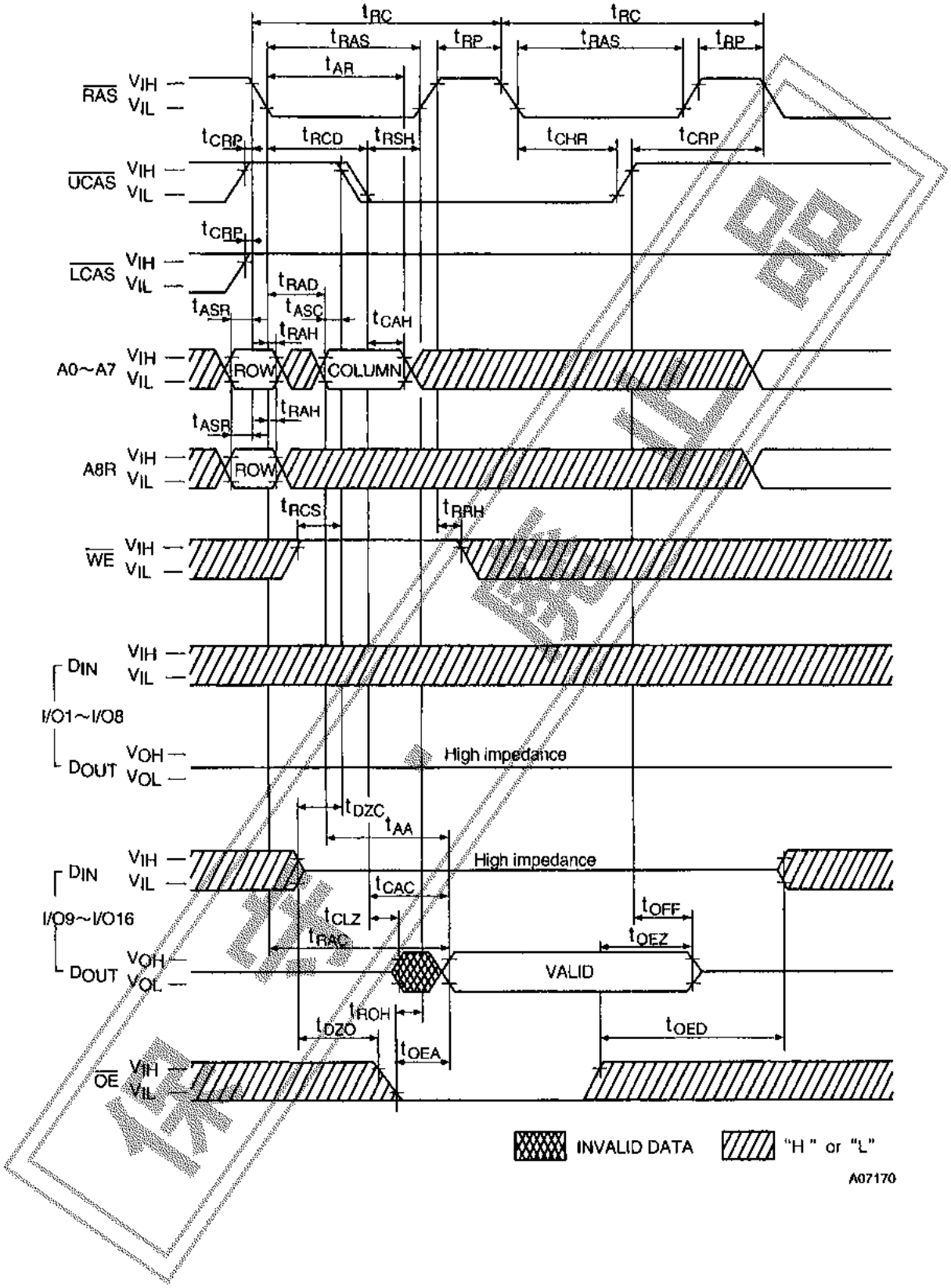
高速ページモードロワーバイトモディファイライトサイクル



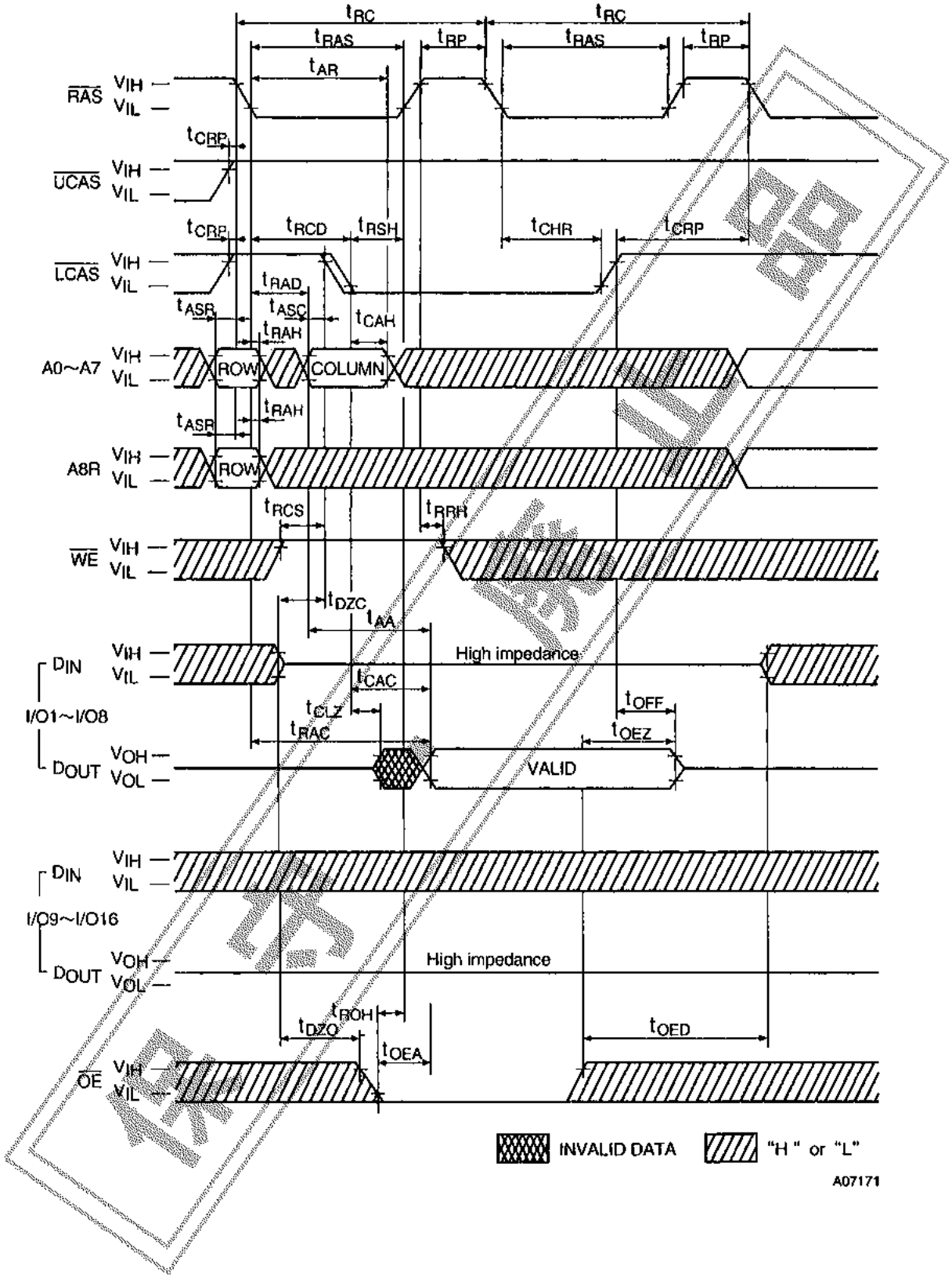
ヒドンリフレッシュサイクル



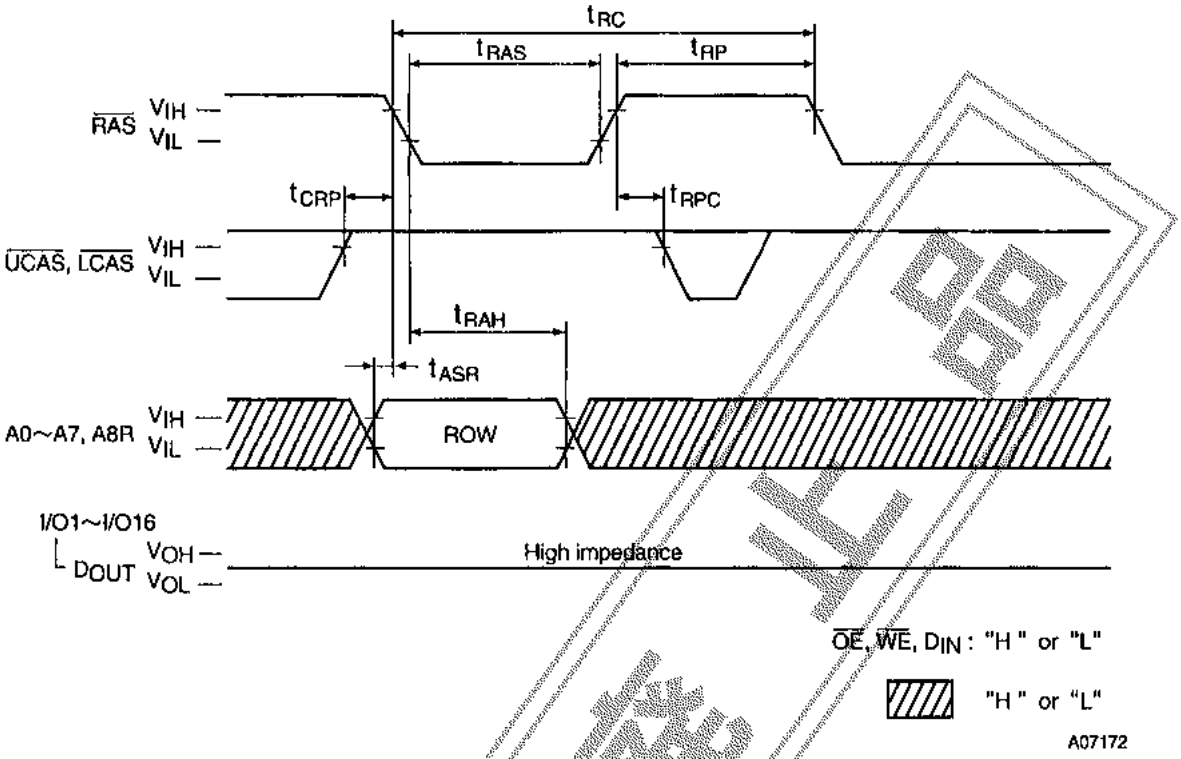
アッパーバイトヒドンリフレッシュサイクル



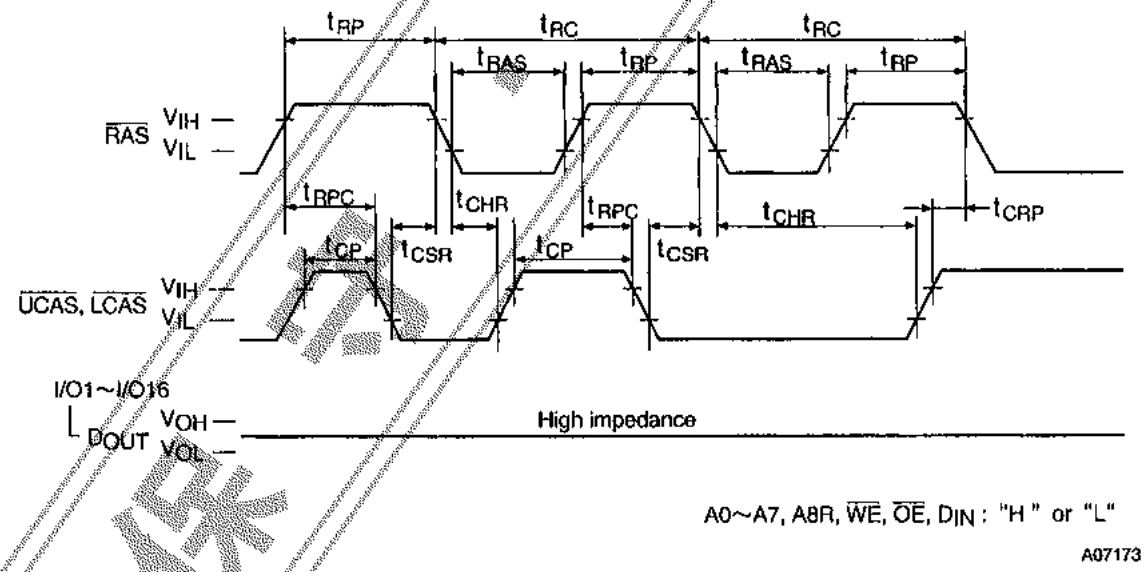
ロワーバイトヒドンリフレッシュサイクル



$\overline{RAS}$オンリーリフレッシュサイクル

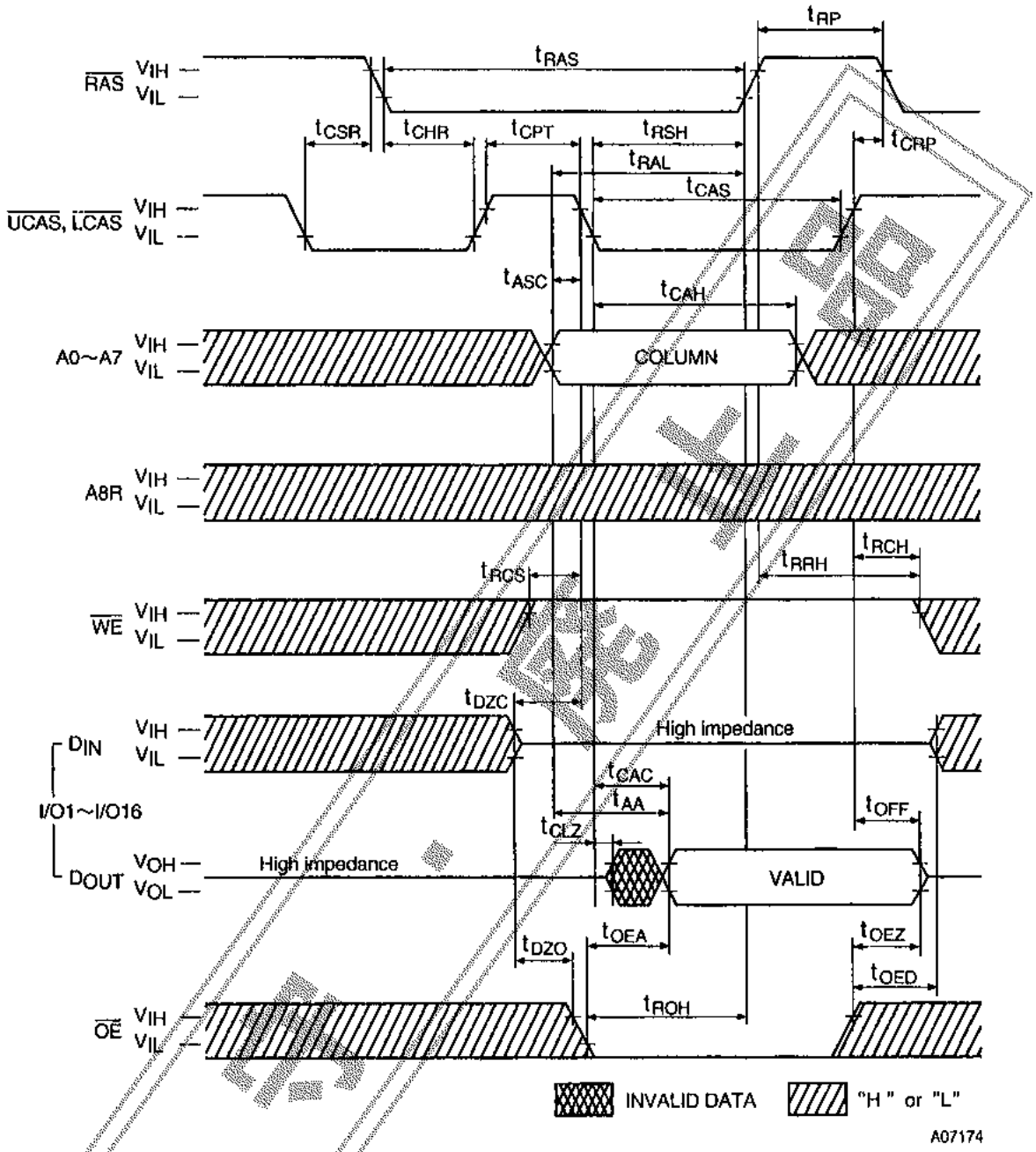


$\overline{CAS}$ビフォア$\overline{RAS}$リフレッシュサイクル

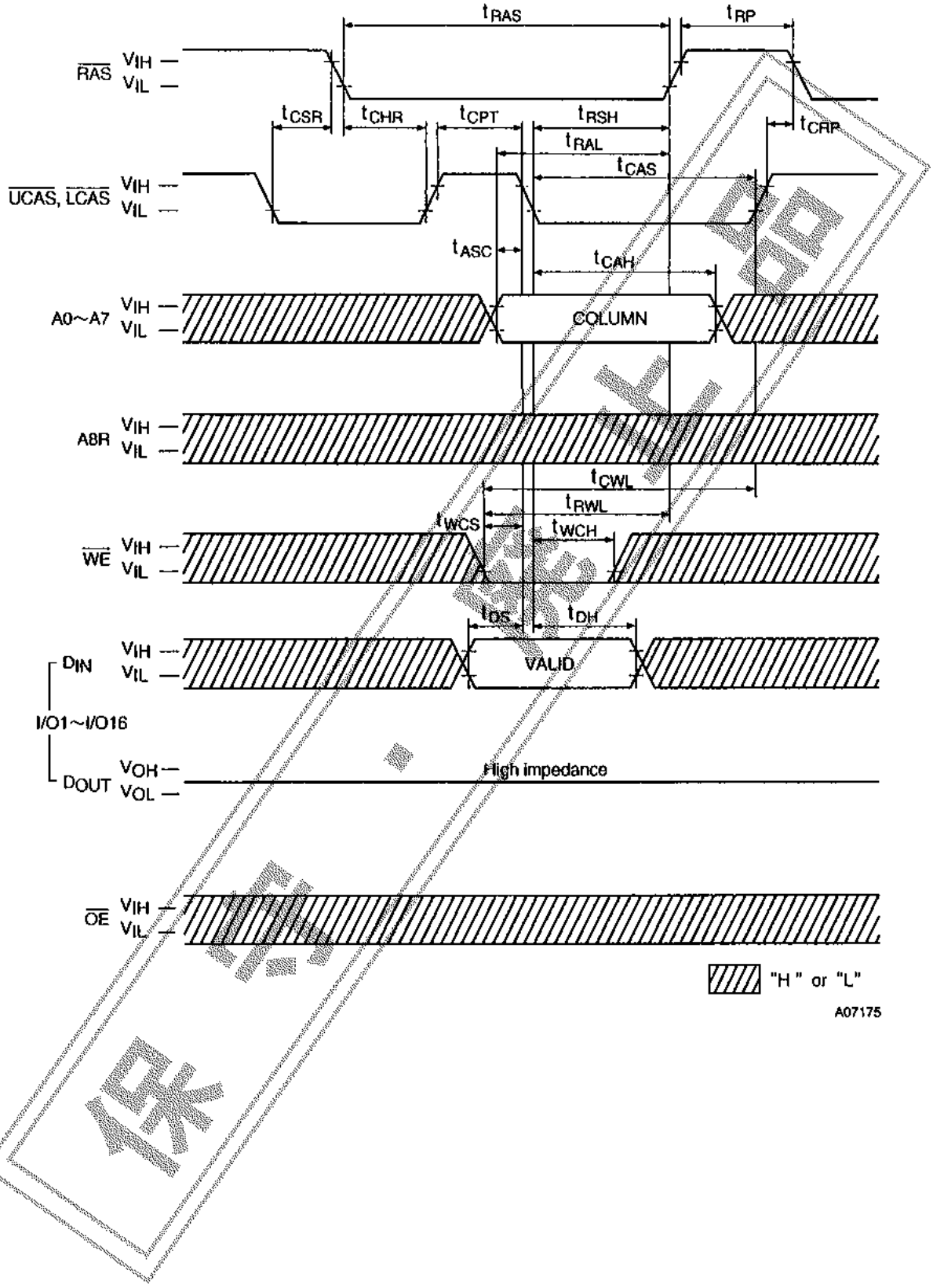


保証外 廃止品

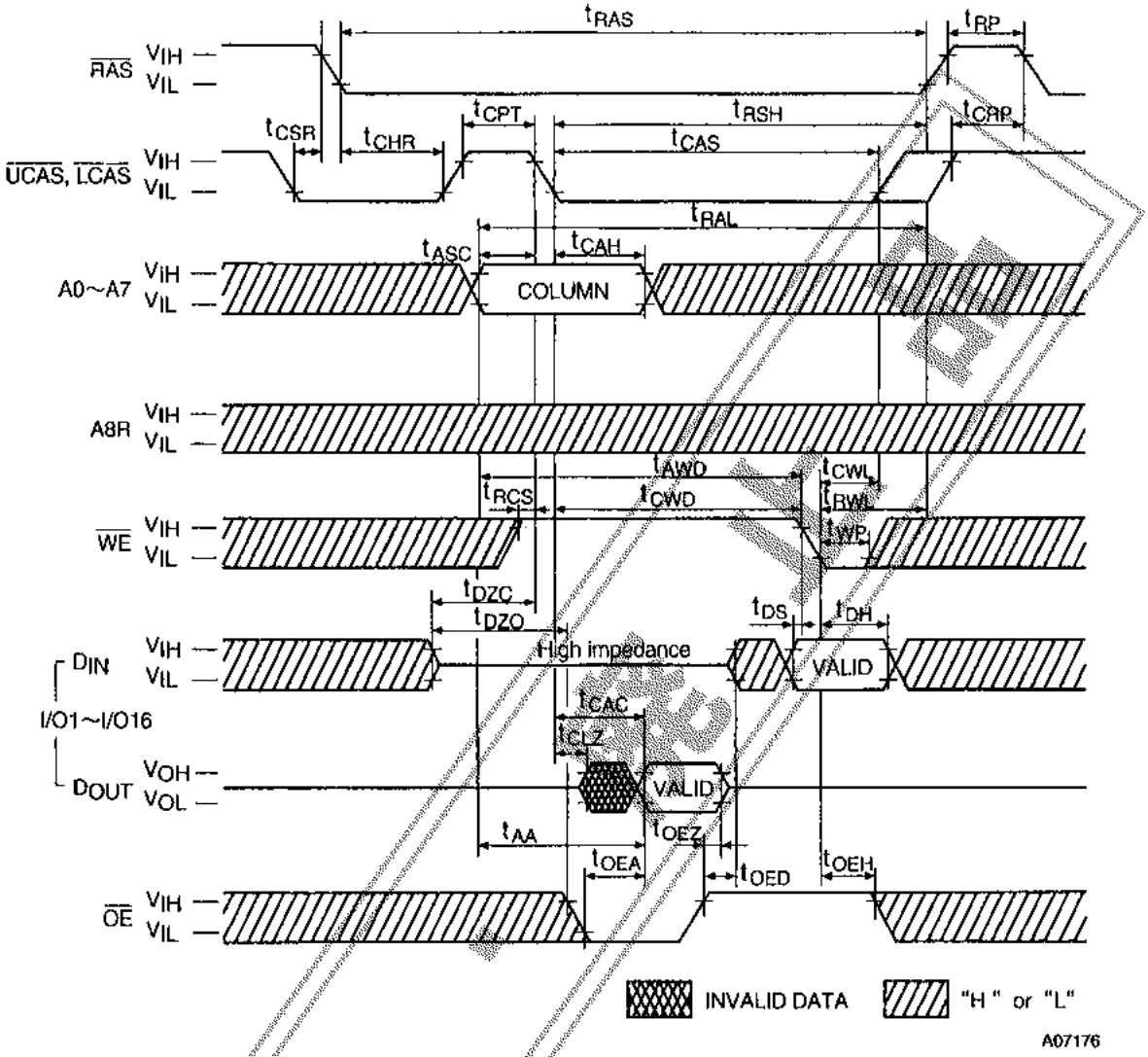
$\overline{CAS}$ビフォア$\overline{RAS}$リフレッシュカウンタテストサイクル(リード)



$\overline{CAS}$ビフォア$\overline{RAS}$リフレッシュカウンタテストサイクル(ライト)



$\overline{CAS}$ビフォア$\overline{RAS}$リフレッシュカウンタテストサイクル(リードモディファイライト)



■この資料の情報(掲載回路および回路定数を含む)は一例を示すもので、量産セットとしての設計を保証するものではありません。
また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第3者の工業所有権その他の権利の実施に対する保証を行うものではありません。
■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。
■本書記載の製品が、外国為替および外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
■弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
■本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。