

構造名 シリコンモノリシック集積回路
製品名 デジタルスチルカメラ用 5CHスイッチングレギュレータコントローラ

形名 **BD9733KN**

外形寸法図 図-1 プラスチックモールド

端子配置図 図-2

ブロック図 図-3

応用回路図 図-4, 5

機能

- 電源電圧1.5V以上で起動
- スwitchングレギュレータを構成するうえで必要な、三角波発振器・基準電圧・PWMコンパレータ・CMOSタイプドライバ・短絡保護回路を1チップに内蔵した、5チャンネルのコントロールICです。
- 過負荷時の出力遮断回路(タイマーラッチ式)内蔵
- チャンネル4は基準電圧を外部設定可能。
- チャンネル1, 4, 5は独立でオン・オフコントロール可能
- デッドタイムコントロールを全チャンネルに装備
- QFN-48パッケージ(0.4mmピッチ)

絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
最大印加電源電圧	VBAT, VCC, PVCC1, PVCC2	-0.3~12	V
最大印加入力電圧	VIN1 (*1)	-0.3~17	V
	VIN2 (*2)	-0.3~12	V
	VIN3 (*3)	-9.0~VREGA	V
許容損失	Pd	500(*4)	mW
		760(*5)	mW
動作温度範囲	Topr	-25~+85	°C
保存温度範囲	Tstg	-55~+125	°C

(*1)PG1 47ピン(*2)PG2,4, SWOUT 46,13,3ピン(*3)PG3 45ピン

(*4)IC単体時。Ta=25°C以上で使用する場合は、5.0mW/°Cで軽減。

(*5)PCB(70mm×70mm、厚さ1.6mmガラスエポキシ)基板実装時。

Ta=25°C以上で使用する場合は、7.6mW/°Cで軽減。

推奨動作範囲

項目	記号	最大	単位
電源電圧	VBAT	1.5 ~ 11	V
	VCC, PVCC1	2.5 ~ 11	V
	PVCC2	2.5 ~ 11	V

注)PVCC1とVCCは同電位で使用してください。

使用上の注意

応用回路例は推奨すべきものと確信しておりますが、ご使用にあたっては更に特性のご確認を十分に願います。

外付回路定数を変更してご使用になる時は、静特性のみならず過渡特性も含め外付部品及び当社ICのバラツキ等を考慮して十分なマージンを見て決定してください。

また、特許権に関しましては当社では十分な確認は出来ておりませんので御了承ください。

本製品は、一般的な電子機器への使用を意図しています。

極めて高度な信頼性が要求され、その製品の故障や誤動作が直接人命に関わるような機器・装置へのご使用を検討される際は、事前に弊社営業窓口までご相談願います。

本仕様に掲載しております応用回路等は製品の特性及び性能を引き出す上で正確かつ信頼できるものと確信しております。

ただしその使用に起因する回路上及び工業所有権に関する諸問題につきましては当社は一切その責任を負いません。

DESIGN 大 2002.8.23 山	CHECK 星 02.8.23 野	APPROVAL 泰 02.8.23 野	DATE: '02/8/23	SPECIFICATION No.: TSZ02201-BD9733KN-1-1
			REV. A	ROHM CO., LTD.

○電気的特性 (特に指定のない限り Ta=25°C, VBAT=3V, VCC=5V, RT=11kohm, CT=180pF, STB1~5=3V)

項目	記号	目標値			単位	条件	測定回路
		最小	標準	最大			
【基準電圧部】							
出力電圧	Vref	0.99	1.0	1.01	V	Iref=1mA	1
ラインレギュレーション	DVLi	—	4.0	12.5	mV	Vcc=3.0V~9.5V	1
ロードレギュレーション	DVLo	—	1.0	7.5	mV	Iref=0.1mA~1mA	1
短絡時出力電流	Ios	4	16	—	mA	Vref=0V	1
【内部レギュレータ】							
出力電圧 REGA	VREGA	2.4	2.5	2.6	V	Ireg=1mA	1
【低電圧入力誤動作防止回路部】							
スレッシュホールド電圧 1	Vst1	2.3	2.4	2.5	V	VCC モニター	2
ヒステリシス幅 1	ΔVst1	—	200	—	mV		2
スレッシュホールド電圧 2	Vst2	—	2.0	—	V	VREGA モニター	2
ヒステリシス幅 2	ΔVst2	—	50	—	mV		2
【起動回路部】							
発振周波数	Fstart	50	120	220	kHz		2
動作開始 VBAT 電圧	Vst1	—	1.1	1.5	V	VBAT 端子モニター	2
【スロースタート部】							
スロースタート 充電電流	Iss	1.1	2.2	3.3	μA	Vss=0V	2
【短絡保護回路部】							
タイマースタート スレッシュホールド電圧	Vtc	2.1	2.2	2.3	V	FB 端子モニター	3
SCP 端子流出電流	Iscp	0.5	1.0	1.5	μA	VSCP=0.1V	3
SCP 端子検出電圧	Vtsc	0.45	0.50	0.55	V		3
待機時電圧	Vssc	—	22	170	mV		3
【三角波発振器】							
発振周波数	fosc1	450	500	550	kHz	RT=11kohm, CT=180pF	2
周波数変動	Df	—	1	5	%	VCC=3.0V~9.5V	2
RT 端子電圧	VRT	0.78	1.00	1.22	V		2
【エラーアンプ】							
出力電圧 L	VOL	—	—	0.3	V	INV=2V	2
出力電圧 H	VOH	VREGA- 0.3	—	—	V	INV=0V	2
出力シンク電流	IOI	200	700	—	μA	FB=1.0V, VINV=1.1V	2
出力ソース電流	IOO	40	80	—	μA	FB=1.0V, VINV=0.9V	2

◎耐放射線設計はしていません。

○電気的特性 (特に指定のない限り Ta=25°C, VBAT=3V, VCC=5V, RT=11kohm, CT=180pF, STB1~5=3V)

項目	記号	目標値			単位	条件	測定回路	
		最小	標準	最大				
【PWMコンパレータ】								
入力スレッショルド電圧	Vt0	—	1.49	—	V	V1:DUTY0%	2	
	Vt100	—	1.95	—	V	V1:DUTY100%	2	
MAX DUTY1,4,5	Dmax1	77	85	93	%	VINV=0.9V, VSCP=0V	2	
MAX DUTY2 (昇圧時)	Dmax2	77	85	93	%	VINV=0.9V, VSCP=0V, UDSEL=0V	2	
【出力段】								
駆動時出力電圧H	VSATH	VCC-0.3	VCC-0.1	—	V	Io=10mA	2	
駆動時出力電圧L	VSATL	—	0.1	0.3	V	Io=-10mA	2	
【昇降圧切り換えスイッチ部】								
UDSEL2 端子 制御電圧	降圧	VUDDO	2.0	—	11	V		2
	昇圧	VUDUP	-0.3	—	0.3	V		2
コントロール端子 ¹ の抵抗	RUDSEL2	250	400	700	kΩ		1	
【パワーグッド部・パワーオンスイッチ部】								
PONCNT 端子 制御電圧	ON	VPGON	2.0	—	11	V		3
	OFF	VPGOFF	-0.3	—	0.3	V		3
コントロール端子 ¹ の抵抗	RCTRL	250	400	700	kΩ		1	
パワーグッド検出電圧	VTHPG4	0.72	0.8	0.88	V	検出電圧 Low→High	3	
検出解除ヒステリシス幅	ΔVTLPG4	100	200	300	mV		3	
DELAY 端子検出電圧	VTHDE	1.8	2.0	2.2	V	検出電圧 Low→High	3	
検出解除ヒステリシス幅	ΔVTHDE	100	200	300	mV		3	
PG1	駆動時出力電圧	VSAT1	—	1.6	3.2	V	IO=500uA, PONCNT=3.0V	3
	OFF 時リーク電流	ILEAK1	—	0	5	μA	VPG=5V PONCNT=0V	3
PG2	駆動時出力電圧	VSAT2	—	0.1	0.3	V	IO=100uA, PONCNT=3.0V	3
	OFF 時リーク電流	ILEAK2	—	0	5	μA	VPG=5V PONCNT=0V	3
PG3	駆動時出力電圧	VSAT3	—	0.1	0.3	V	IO=100uA, PONCNT=3.0V	3
	OFF 時リーク電流	ILEAK3	—	0	5	μA	VPG=0V PONCNT=0V	3

◎耐放射線設計はしていません。

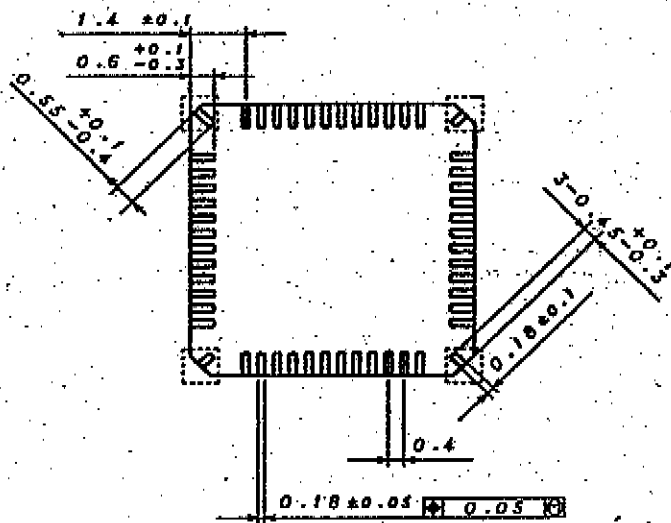
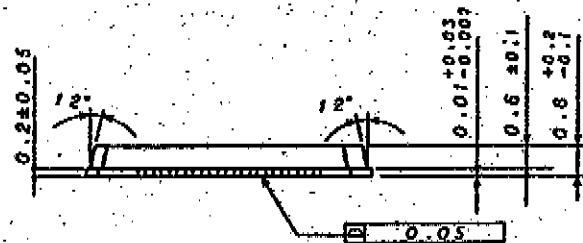
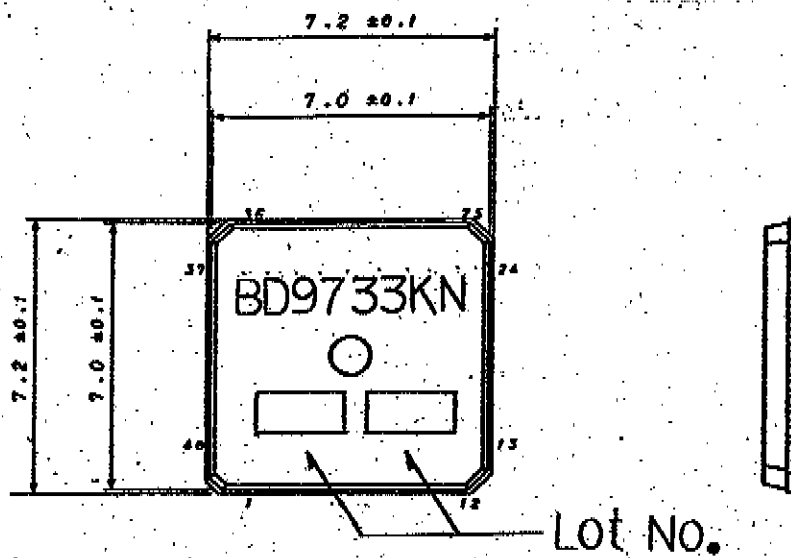
○電気的特性 (特に指定のない限り Ta=25°C, VBAT=3V, VCC=5V, RT=11kohm, CT=180pF, STB1~5=3V)

項目	記号	目標値			単位	条件	測定回路	
		最小	標準	最大				
【パワーグッド部・パワーオンスイッチ部】								
PG4	駆動時出力電圧	VSAT4	—	0.1	0.3	V	I _o =100uA, VIN3=1.1V	3
	OFF時リーク電流	ILEAK4	—	0	5	μA	VPG=5.0V STB23=0V	3
DELAY	駆動時出力電圧	VSATD	—	0.1	0.3	V	I _o =100uA, INV3=0V	3
【帰還抵抗スイッチ部】								
SWOUT	駆動時出力電圧	VSAT5	—	0.1	0.3	V	I _{out} =100uA, STB23=3.0V	3
	OFF時リーク電流	ILEAK5	—	0	5	μA	V _{sout} =5.0V STB23=0V	3
【STB1~5】								
STB端子制御電圧1	動作	VSTBH1	2.0	—	11	V	STB23	1
	非動作	VSTBL1	-0.3	—	0.3	V		
STB端子間の抵抗1		RSTB1	250	400	700	kΩ	STB23	1
STB端子制御電圧2	動作	VSTBH2	2.0	—	11	V	STB1, 4, 5	1
	非動作	VSTBL2	-0.3	—	0.3	V		1
STB端子間の抵抗2		RSTB2	250	400	700	kΩ	STB1, 4, 5	1
【回路電流】								
スタンバイ時回路電流		ISTB	—	—	5	μA	STB1~5=0V	1
スタートアップ時回路電流 (VBAT1, 2端子流入電流)		IST	—	11	26	mA	VBAT=3V, VCC=0V	1
動作時回路電流1 (VBAT1, 2端子流入電流)		I _{cc1}	—	130	400	μA	VFB=0V, VBAT=3V VCC=5V	1
動作時回路電流2 (VCC, PVCC1, 2端子流入電流)		I _{cc2}	—	5	10	mA	VFB=0V, VBAT=3V VCC=5V	1

◎耐放射線設計はしていません。

○推奨動作条件

項目	記号	目標値			単位	条件
		最小	標準	最大		
電源電圧	VBAT	1.5	—	11	V	
電源電圧	VCC	2.5	—	11	V	
発振周波数	fosc	0.1	—	1	MHz	
ドライバ出力電流	IOUT	—	—	30	mA	
ドライバピーク電流	I _{peak}	—	—	200	mA	
OSCタイミング抵抗	RT	10	—	30	kΩ	
OSCタイミング容量	CT	100	—	10000	pF	
DELAY端子時定数設定抵抗	RDELAY	100	—	400	kΩ	
PG1端子シンク電流	IPG1	—	—	1	mA	
PG2, 4端子シンク電流	IPG2, IPG4	—	—	800	μA	
PG3端子ソース電流	IPG3	—	—	1	mA	
SWOUT端子シンク電流	ISWOUT	—	—	300	μA	



注) 点線部は実装を推奨しておりません

プラスチックモールド
(UNIT: mm)

図-1 外形寸法図

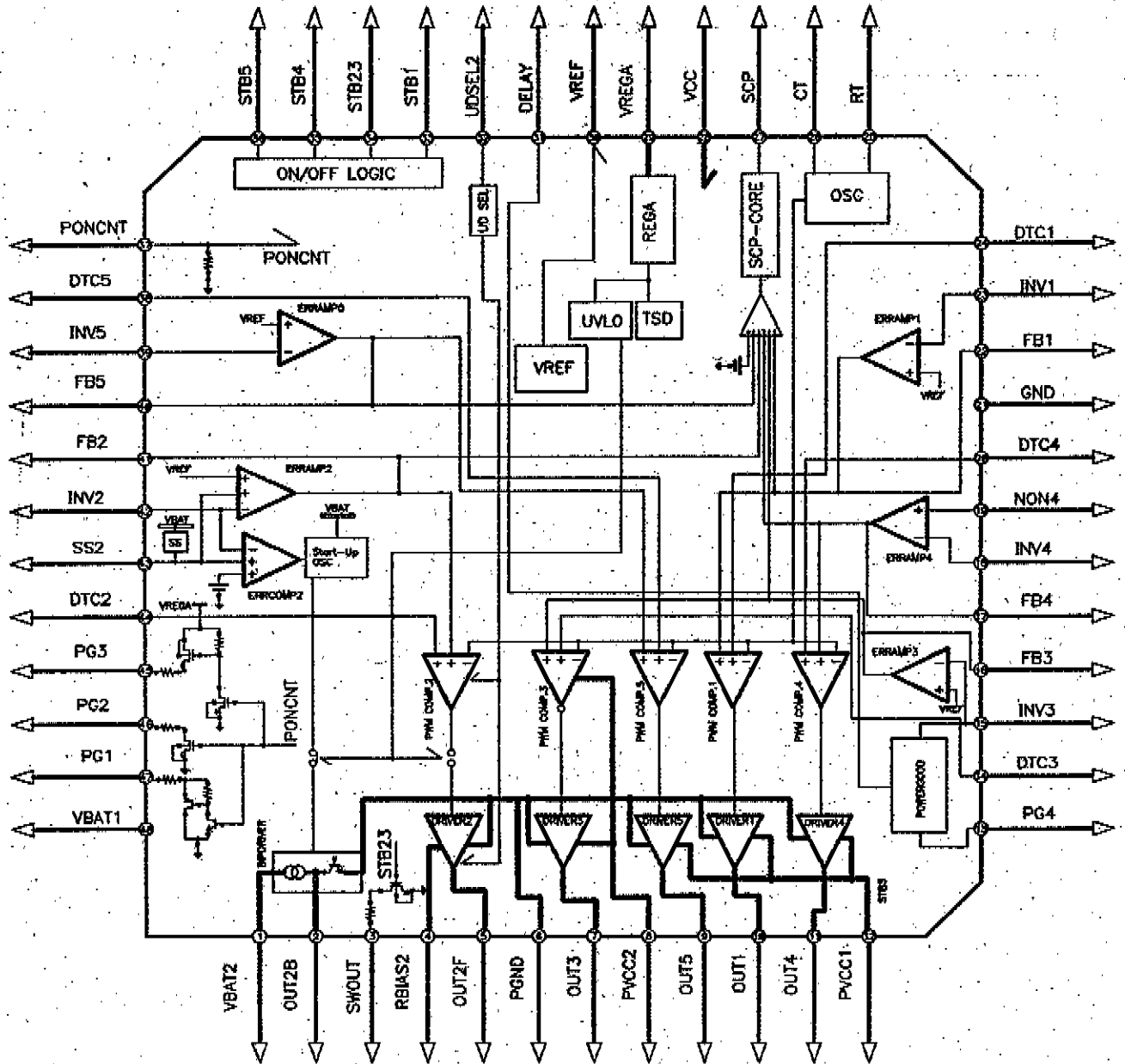


图-2 端子配置图

○端子説明

端子番号	端子名	入力/出力	機能	備考
48	VBAT1	-	バッテリー電圧入力	
1	VBAT2	-	バッテリー電圧入力(ドライバー部)	
28	VCC	-	電源入力	
12	PVCC 1	-	出力段電源入力(CH1,2,4,5)	
8	PVCC 2	-	出力段電源入力(CH3)	
6	PGND	-	出力段接地(CH1,2,3,4,5)	
21	GND	-	接地	
29	VREGA	0	REGA 出力	2.5V 出力
30	VREF	0	基準電圧出力	1.0V 出力
10,7,11,9	OUT 1,3,4,5	0	パワートランジスタ接続	
2	OUT2B	0	2chパワートランジスタ接続	起動用 BipTr 接続端子
5	OUT2F	0	2chパワートランジスタ接続	
4	RBIAS 2	-	ベース電流設定抵抗接続 (Bipトランジスタ駆動時)	
24,44,14 20,38	DTC 1,2,3, 4,5	I	デットタイムコントロール (内部分割抵抗内蔵)	
22,41,16 17,40	FB 1,2,3, 4,5	0	エラーアンプ出力	
23,42,15 18,39	INV 1,2,3, 4,5	I	エラーアンプ反転入力	
19	NON4	I	エラーアンプ正転入力	CH4のみ
43	SS2	-	起動チャンネル用 スタートコンデンサ接続端子	約 2 μ A の定電流で 充電
25	RT	-	三角波タイミング抵抗接続	1V 出力 10k Ω ~30k Ω に設定
26	CT	-	三角波タイミングコンデンサ接続	100pF~10000pF に設定
27	SCP	-	タイマーラッチ用デिलタイム設定コンデンサ接続	1 μ A の定電流で 0.5V まで充電
37	PONCNT	I	パワーオンコントロール入力	
47,46,45	PG 1,2,3	0	パワーオンスイッチ出力	
13	PG4	0	パワーグッドスイッチ出力	
3	SWOUT	0	帰還抵抗スイッチ出力	
32	UDSEL2	I	昇降圧切り換えスイッチ入力 H:降圧 L:昇圧	
33,34, 35,36	STB 1,2,3 4,5	I	CH1~CH5 ON/OFF スイッチ High 時動作	All Low で スタンバイ状態
31	DELAY	-	パワーグッド時定数設定端子	抵抗, コンデンサ接続

○各端子説明

Pin No.	端子名	入/出力	説明	端子等価回路図	備考
1	VBAT2	-	バッテリー電圧入力 (ドライブ部)		
2	OUT2B	0	2ch パワートランジスタ ベース接続端子		
3	SWOUT	0	帰還抵抗スイッチ出力		
46	PG2	0	パワーオンスイッチ出力		
13	PG4	0	パワーグッドスイッチ出力		
47	PG1	0	パワーオンスイッチ出力		
45	PG3	0	パワーオンスイッチ出力		

Pin No.	端子名	入/出力	説明	端子等価回路図	備考
4 5 6	RBIAS2 OUT2F PGND	- 0 -	ベース電流設定抵抗接続 2ch パワートランジスタ ゲート or ベース接続端子 出力段接地		
7 8	OUT3 PVCC2	0 -	パワートランジスタゲート 接続端子 出力段電源入力 (CH3)		
9 10 11 12	OUT5 OUT1 OUT4 PVCC1	0 0 0 -	パワートランジスタゲート 接続端子 パワートランジスタゲート 接続端子 パワートランジスタゲート 接続端子 出力段電源入力 (CH1,2,4,5)		

Pin No	端子名	入力/出力	説明	端子等価回路図	備考
14 24 44 20 38	DTC3 DTC1 DTC2 DTC4 DTC5	I I I I I	デッドタイムコントロール		
15 23 39	INV3 INV1 INV5	I I I	エラーアンプ反転入力		
42	INV2	I	エラーアンプ反転入力		
43	SS2	-	起動チャンネル用 スロースタート コンデンサ接続端子		
18 19	INV4 NON4	I I	エラーアンプ反転入力 エラーアンプ正転入力		

Pin .No	端子名	入力/出力	説明	端子等価回路図	備考
16 22 41 17 40	FB3 FB1 FB2 FB4 FB5	0 0 0 0 0	エラーアンプ出力		
25	RT	—	三角波タイミング抵抗接続		
26	CT	—	三角波タイミングコンデンサ接地		
27	SCP	—	タイマーラッチ用ディレイタイム設定コンデンサ接続		

Pin No	端子名	入力/出力	説明	端子等価回路図	備考
29	VREGA	0	REGA 出力		
30	VREF	0	基準電圧出力		
31	DELAY	-	パワーグット時 定数設定端子		
32	UDSEL2	I	昇降圧切り換えスイッチ H: 降圧, L: 昇圧		

Pin No	端子名	入力/出力	説明	端子等価回路図	備考
33	STB1	I	CH1~5 ON/OFF スイッチ High 時動作		
34	STB23	I			
35	STB4	I			
36	STB5	I			
37	PONCNT	I			

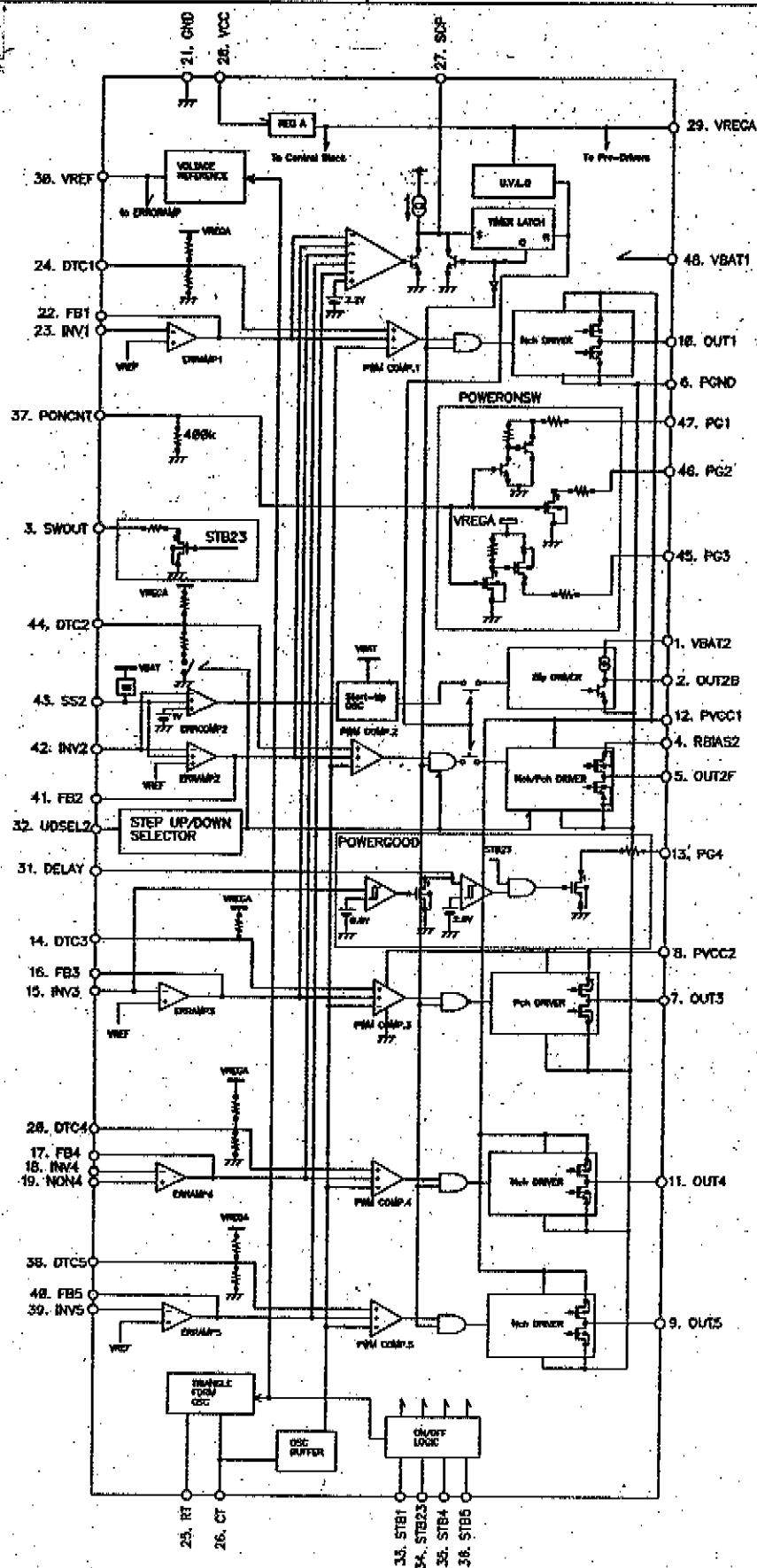


図-3 ブロック図

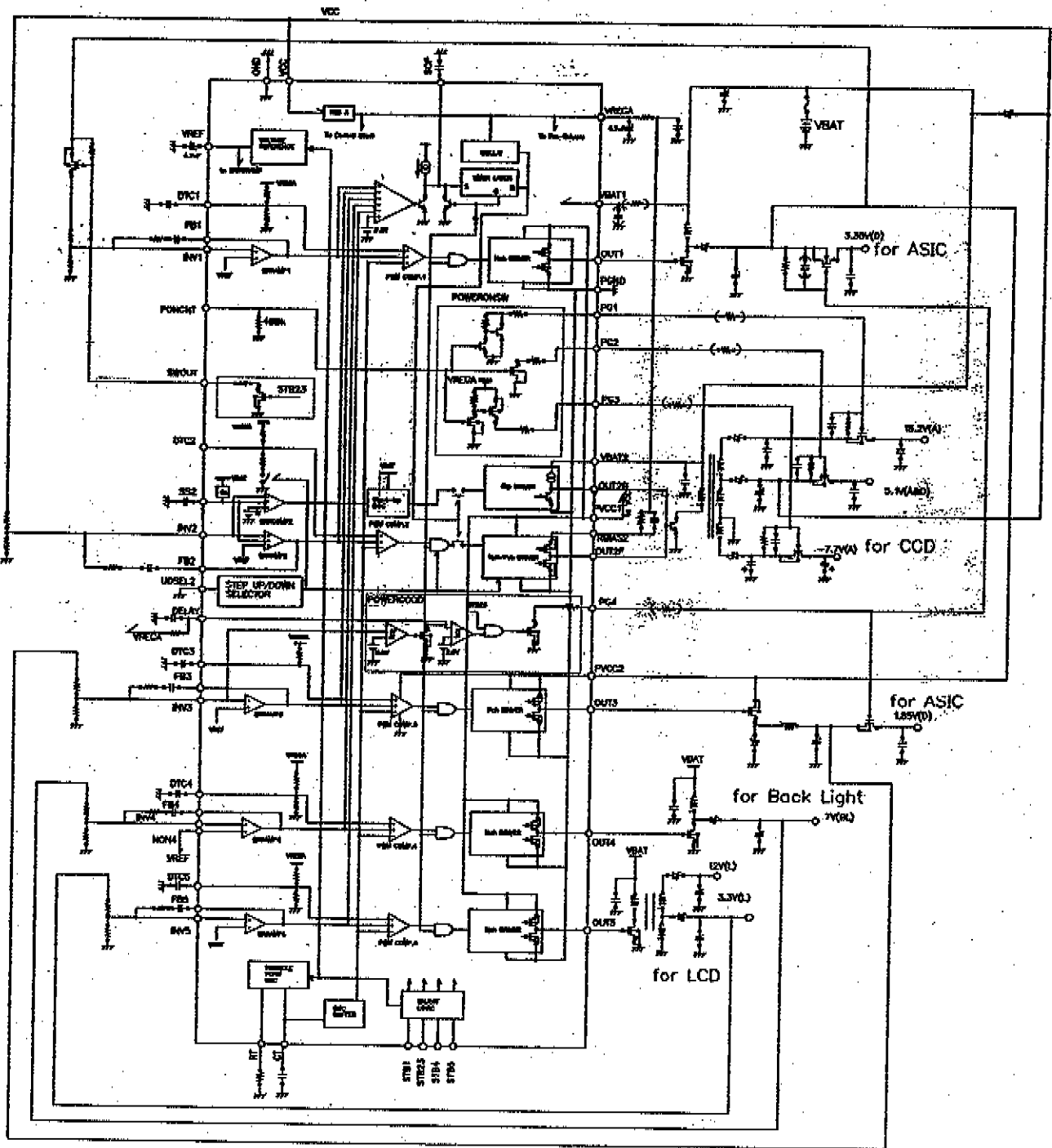


図-4 応用回路図1 (参考)
(ニッケル水素2セル用)

※ 使用上の注意

応用回路図の例は推奨すべきものと確信しておりますが、ご使用にあたっては特性の確認を十分お願いします。

その他外付け回路定数を変更してご使用になるときは静特性のみならず、過渡特性も含め外付け部品および当社ICのバラツキ等を考慮して十分なマージンを見て決定して下さい。

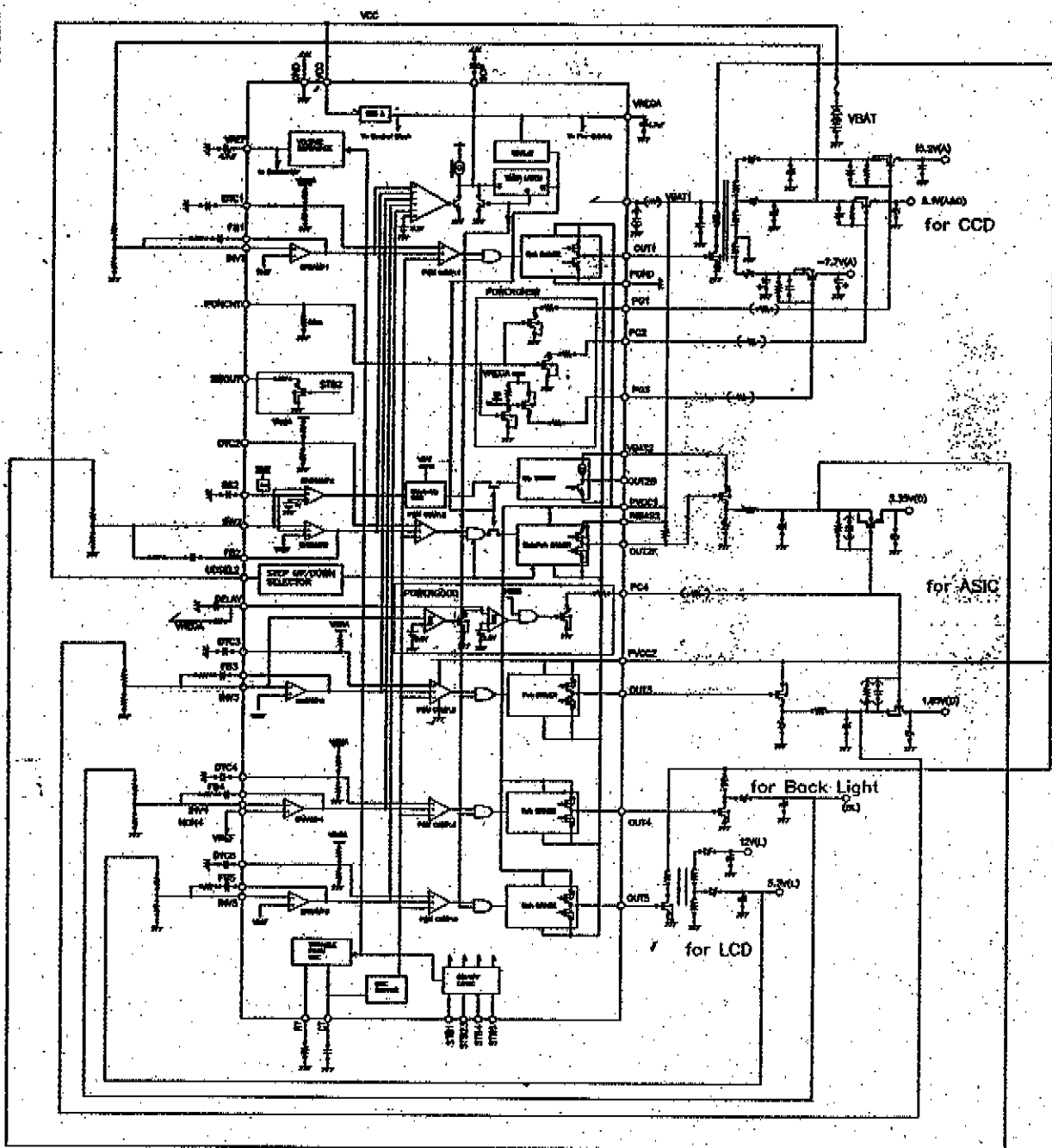


図-5 応用回路図2 (参考)
(リチウム1セル用)

※ 使用上の注意

応用回路図の例は推奨すべきものと確信しておりますが、ご使用にあたっては特性の確認を十分お願いします。

その他外付け回路定数を変更してご使用になるときは静特性のみならず、過渡特性も含め外付け部品および当社ICのバラツキ等を考慮して十分なマージンを見て決定して下さい。

○ブロック説明

1. VOLTAGE REFERENCE(VREF)

出力電圧 1.0V の基準電圧源です。
VREF 端子(30pin)より外部へ出力されます。
外付け発振止めコンデンサは 1.0 μ F を推奨します。

2. REGA

出力電圧 2.5V のレギュレーターです。
REGA は内部ブロックの電源として使用されます。
また、VREGA 端子の(29pin)より外部へ出力されます。
外付け発振止めコンデンサは 4.7 μ F を推奨します。

3. SCP,TimerLatch

タイマーラッチ式の短絡保護回路です。
エラーアンプの FB 端子(22pin, 41pin, 16pin, 17pin, 40pin)の電圧を監視し、
いずれか 1ch でも 2.2V 以上になるとタイマー回路が動作して、SCP 端子(27pin)に接続された
コンデンサを約 1 μ A の電流で充電します。
コンデンサの電圧が約 0.5V に達すると、ラッチ回路が動作して、降圧チャンネルの
出力端子を High レベルに固定し、昇圧チャンネルの出力端子を
Low レベルに固定します。
同時に DTC 端子(24pin, 44pin, 14pin, 20pin, 38pin)を Low レベルに固定します。
ラッチ回路をリセットするには、すべての STB 端子を一旦 OFF にしたのち、再度 ON して下さい。
もしくは電源電圧を再投入してください。
短絡検出時間の設定方法については 25 ページを参照してください。

4. U.V.L.O

低電圧誤動作防止回路です。
電源電圧の立ち上がり時、および電源電圧低下時の内部回路の誤動作を防止します。
VCC が約 2.4V 以下で動作します。
U.V.L.O が動作した状態では、降圧チャンネルの出力端子を High レベルに固定し、
昇圧チャンネルの出力端子を Low レベルに固定します。
同時に DTC 端子(24pin, 44pin, 14pin, 20pin, 38pin)を Low レベルに固定します。

5. TRIANGLE FORM OSC, OSC BUFFER

三角波発振器とバッファアンプです。

RT 端子(25pin)に外付け抵抗を、CT 端子(26pin)に外付けコンデンサを接続することで、三角波を発生します。

抵抗値および容量値を変えることで周波数を設定できます。設定方法は 25 ページを参照してください。

6. ERROR AMP

出力電圧を検出し、PWM 制御信号を出力する誤差増幅器です。

ch4 は非反転入力端子が独立ピン(19pin)となっており、外部より任意の電圧値を印加することが可能です。

ch1, ch2, ch3, ch5 の非反転入力端子は IC 内部で VREF 端子(30pin)に接続されています。

7. ERROR COMP

起動時出力電圧を検出し、起動回路部を制御するコンパレータです。

また SS2 端子-GND 間にコンデンサを接続することで、スロースタート制御を行うことができます。設定方法は 28 ページを参照して下さい。

8. PWM COMP

PWM コンパレータは入力電圧に応じて出力電圧をコントロールする、電圧-パルス幅変換機です。三角波と誤差増幅器出力電圧を比較して、パルスの幅を制御し、ドライバーへ出力します。

降圧チャンネル(ch3, ch2 の降圧モード)においては、三角波より誤差増幅器出力が高い期間にドライバより Low レベルを出力し、外付け TR を ON させます。

昇圧チャンネル(ch1, ch2 の昇圧モード, ch4, ch5)においては、三角波より誤差増幅器出力が高い期間にドライバより High レベルを出力し、外付け TR を ON させます。

最大 ON デューティは、内部で約 85% に設定されていますが(ch3 のみ 100%)さらに DTC 端子(24pin, 44pin, 14pin, 20pin, 38pin)に印加する電圧値により任意のデューティに設定することができます。

設定方法は 26 ページを参照してください。

また、DTC 端子-GND 間にスロースタート用コンデンサを接続することで、電源投入時の立ち上がり時間を制御することができます。

9. Start UP OSC

電源電圧 1.5V で動作する起動用発振器です。
発振周波数は VBAT=3.0V で約 120kHz です。
本発振器は VCC が約 2.6V 以上、もしくは SS 端子 (43pin) が約 1.0V 以上となると動作を停止します。(28 ページタイムチャート参照)

10. BIP-DRIVER

起動時外付け NPN TR を駆動するための出力回路です。
電源電圧を本回路にて昇圧し、昇圧された電圧を VCC として取り込み、
本 IC を動作させます。VCC が約 2.6V 以上になると動作を停止し、メインの PWM 制御された
ブロックに切り替わります。

11. Pch DRIVER/Nch DRIVER

FET TR を直接駆動可能な CMOS インバーター型出力回路です。
Nch DRIVER の電源端子 PVCC1(12pin)はメインブロックの電源端子 VCC(28pin)と共通としてくだ
さい。

12. Nch/Pch DRIVER, STEP UP/DOWN SELECTOR

降圧モードと昇圧モードを切り換え可能な CMOS インバーター型出力回路です。
UDSEL2 端子(32pin)に 2V 以上の電圧を印加すると降圧モード、オープンもしくは 0V 印加で
昇圧モードとなります。起動回路を使用する場合は昇圧モードに設定します。
昇圧モードではバイポーラ TR と FET TR のどちらでも駆動可能です。
バイポーラ TR を駆動する場合にはベース電流設定用抵抗とピーク電流設定用コンデンサを
RBIAS2 端子(4pin)に接続して下さい。設定方法は 26 ページを参照して下さい。

13. ON/OFF LOGIC

STB 端子(33pin, 34pin, 35pin, 36pin)に印加する電圧で、各チャンネルの ON/OFF をコントロールで
きます。ch1, ch4, ch5 は独立でコントロールでき、ch2, ch3 は同時にコントロールできます。
2.0V 以上の電圧を印加すると ON、オープンもしくは 0V 印加で OFF となります。
さらに、すべてのチャンネルを OFF すると、IC 全体がスタンバイ状態となります。
各端子は約 400k Ω のプルダウン抵抗が内蔵されています。

14. POWER GOOD

ディレイ機能付きのスイッチ回路です。(主に 3.3V 系、1.8V 系のタイミング制御用)
ch3 の出力に同期したスイッチ回路を構成できます。

PG4 端子は NMOS オープンドレインの出力形式になっています。

DELAY 端子には時定数設定用の抵抗とコンデンサを接続して下さい。

INV3 端子電圧が約 0.8V 以上になると DELAY 端子に接続されたコンデンサに充電開始され、
DELAY 端子が約 2.0V 以上になると PG4 端子が ON となります。設定方法は 39 ページを
参照して下さい。

31

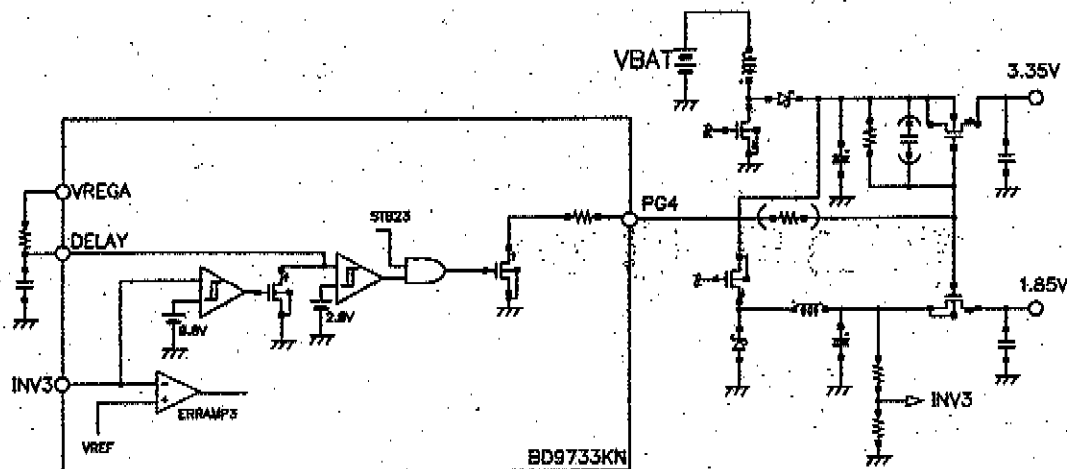


図-6 POWER GOOD 部 内部等価回路図

15. POWER ON SW

3 出力のスイッチ端子です。

CCD モジュール等に使用する 3 出力電圧 (例、+15.2V, +5.1V, -7.7V) のシーケンスをコントロールするスイッチを構成できます。

PG1 端子は NPN オープンコレクタ (エミッタフォロア)、

PG2 端子は NMOS オープンドレイン、

PG3 端子は PMOS オープンドレインの出力形式になっています。

PONCNT 端子 (37pin) で ON/OFF をコントロールでき、2V 以上の電圧を印加すると ON、オープンもしくは 0V 印加で OFF となります。

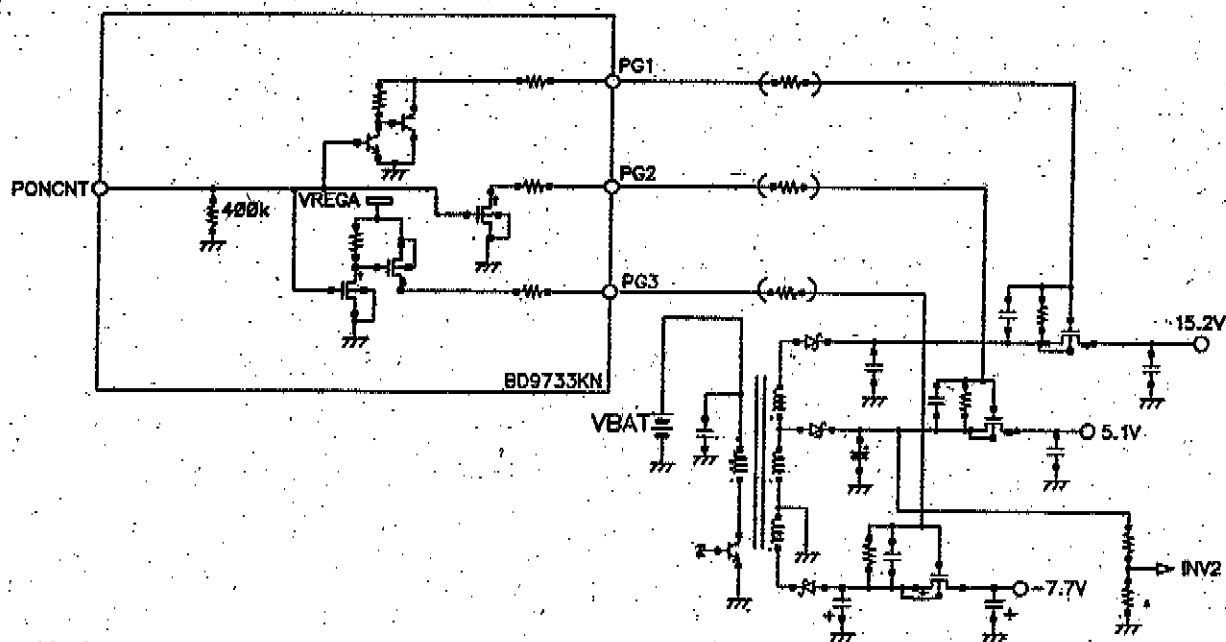


図-7 POWER ON SW 部内部等価回路図

○測定回路図

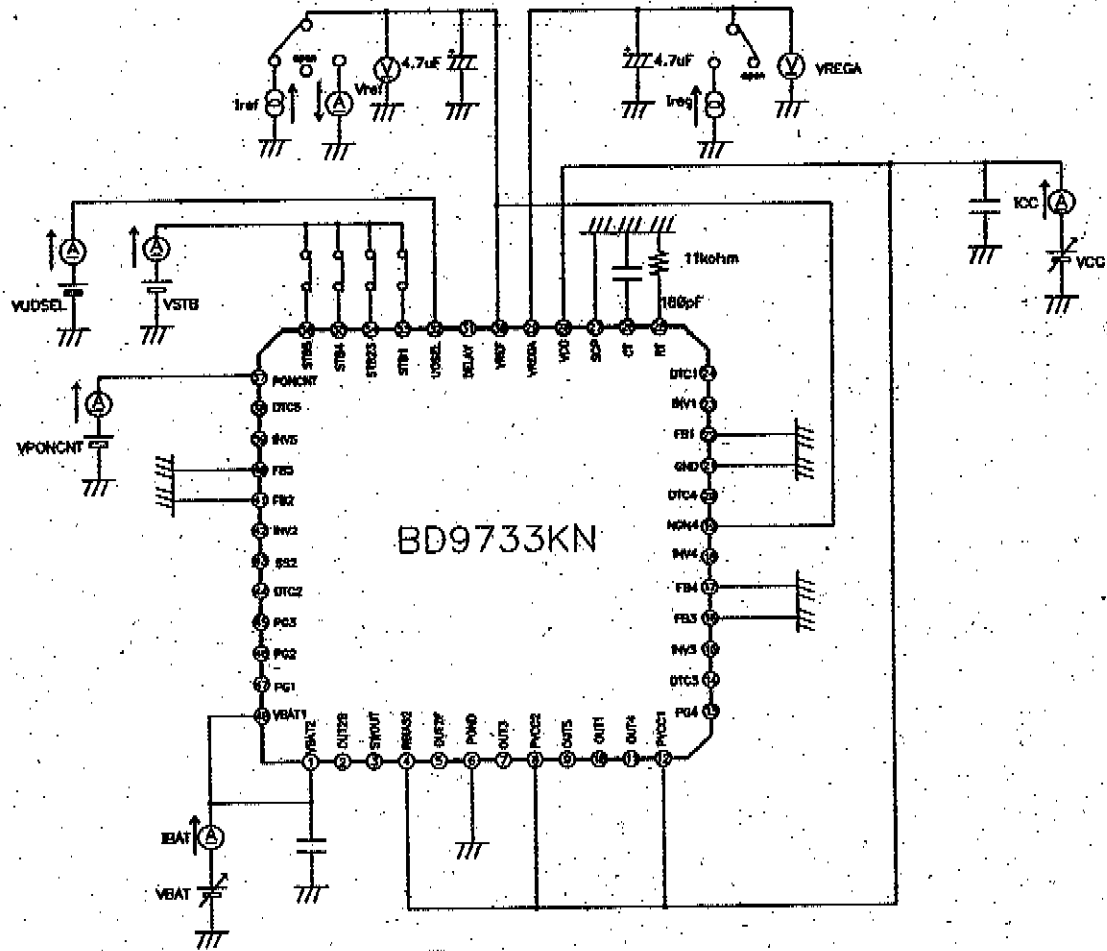


図-8 測定回路図1

○測定回路図

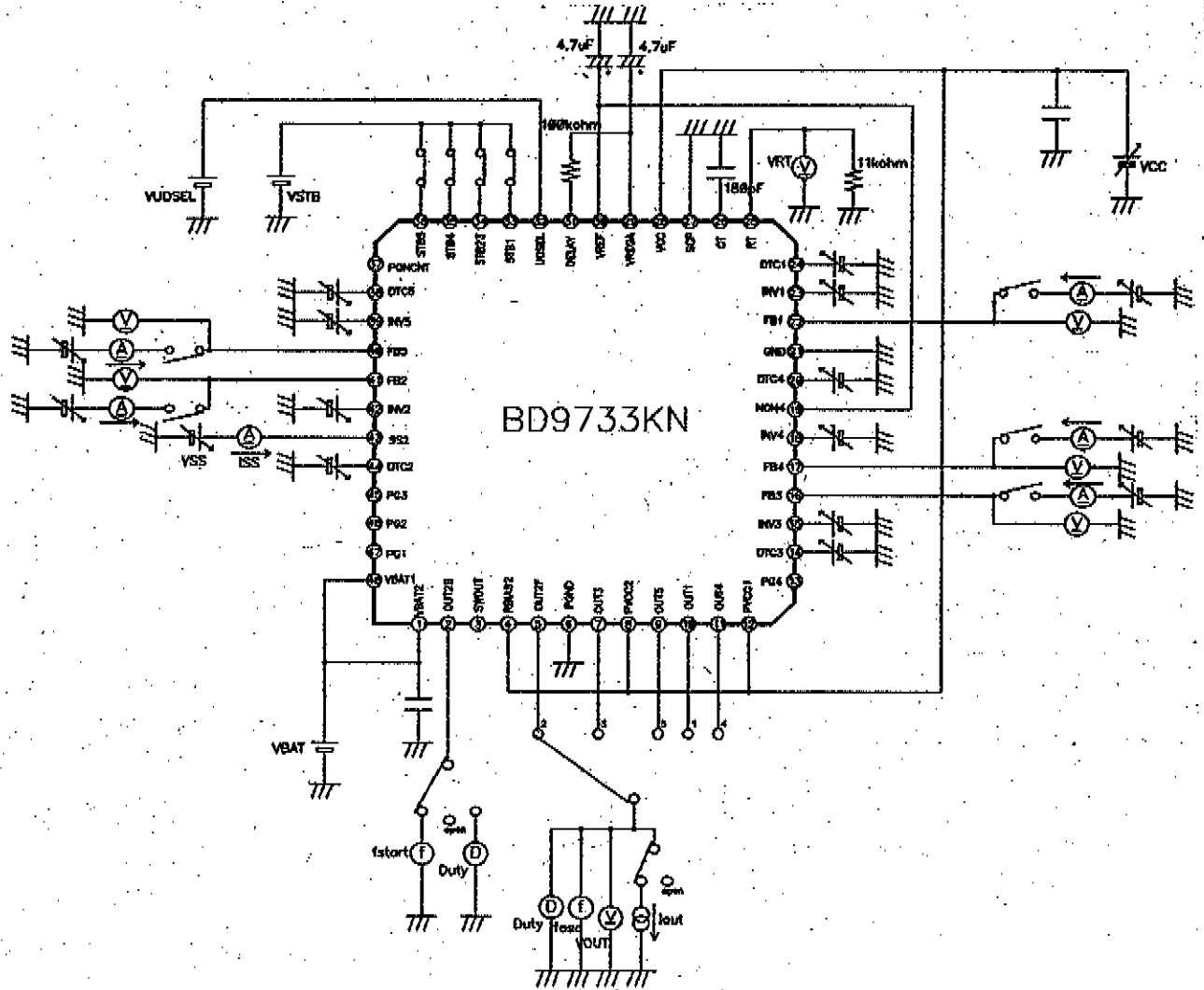


図-9 測定回路図2

○ 測定回路図

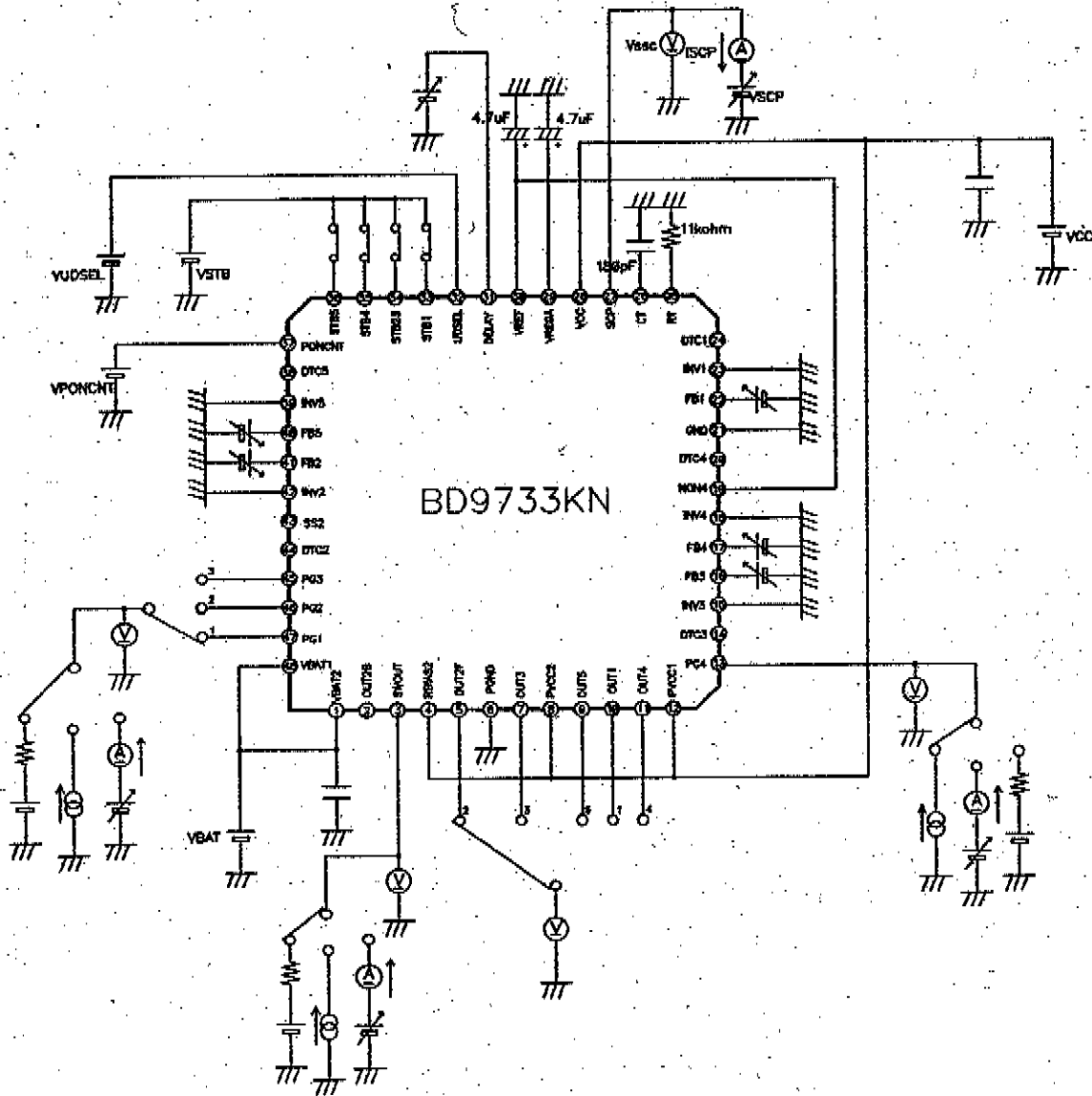


図-10 測定回路図3

○ 設計情報

1. 短絡保護検出時間設定について

SCP 端子(27pin)に接続するコンデンサの容量で、検出時間を設定できます。

$$\text{検出時間[sec]} = C_{scp} \times V_{tsc} / I_{scp}$$

(C_{scp} : コンデンサ容量, V_{tsc} : SCP 端子検出電圧, I_{scp} : SCP 端子流出電流)

例) $C_{scp} = 1 \mu\text{F}$ 時

$$\text{検出時間} = 1 \times 10^{-6} \times 0.5 / \{1 \times 10^{-6}\} = 0.5\text{s} = 500\text{ms}$$

2. 発振周波数設定について

RT 端子(25pin)に接続する抵抗値と、CT 端子(26pin)に接続する容量値で、発振周波数を設定できます。

$$\text{発振周波数} = V_{RT} / (CT \times RT) \text{ [単位:Hz]}$$

(V_{RT} : RT 端子電圧(TYP=1.0V), CT : OSC タイミング*容量, RT : OSC タイミング*抵抗)

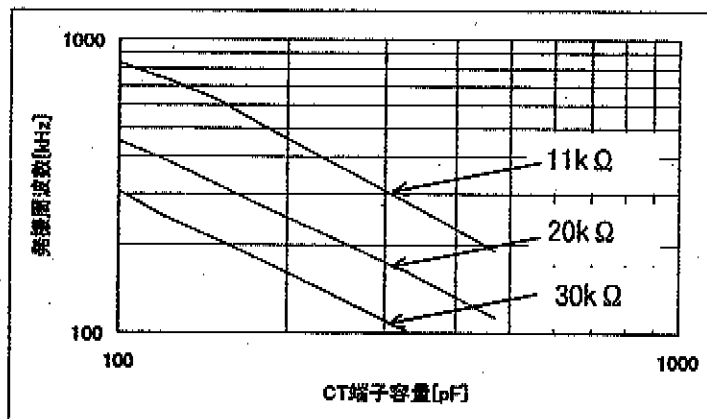


図-1 1 発振周波数-CT 端子容量(設定例)

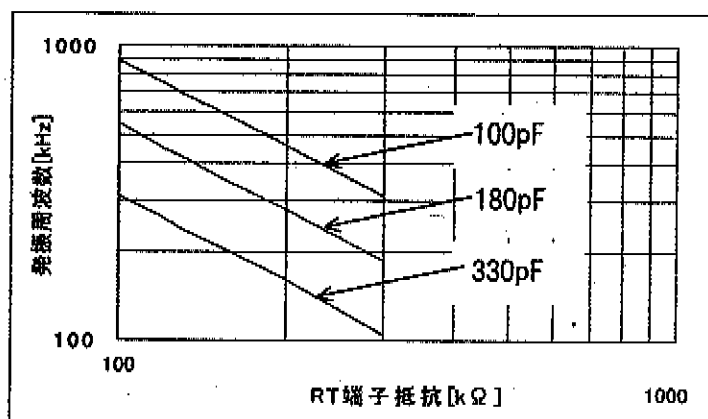


図-1 2 発振周波数-RT 端子容量(設定例)

3. MAX DUTY の設定方法について

DTC 電圧は内部の R1, R2 から決定されています。
昇圧 ch は R1, R2 の抵抗分割、降圧 ch は R1 でプルアップされています。

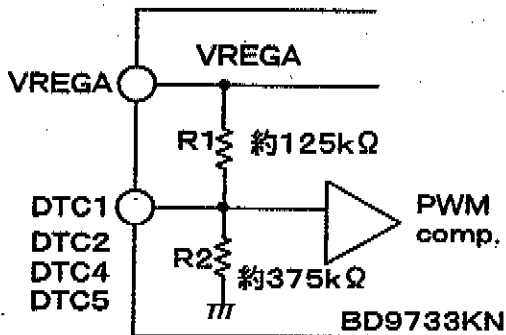


図-13 昇圧 CH の DTC 端子

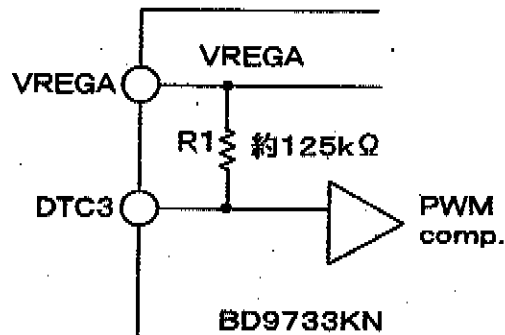


図-14 降圧 CH の DTC 端子

- DTC 電圧を変更される場合、R1, R2 のどちらかにパラレルに抵抗を接続することで設定出来ますが、内部抵抗と外付け抵抗の相対バラツキが大きくなります。そこで、内部の R1 (125kΩ), R2 (375kΩ) より 1~2 桁小さい抵抗値を R1, R2 それぞれに接続すると、バラツキを低減することが出来ます。

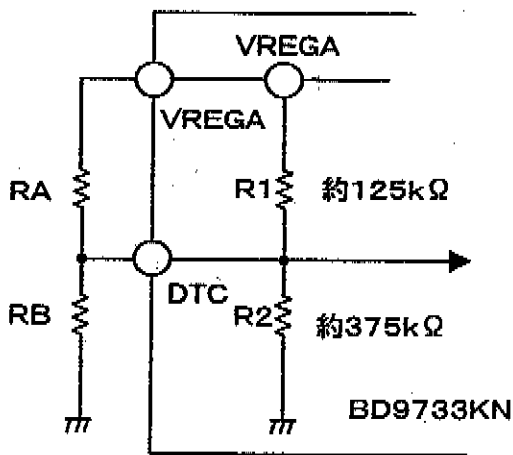


図-15 DTC 外部設定用回路

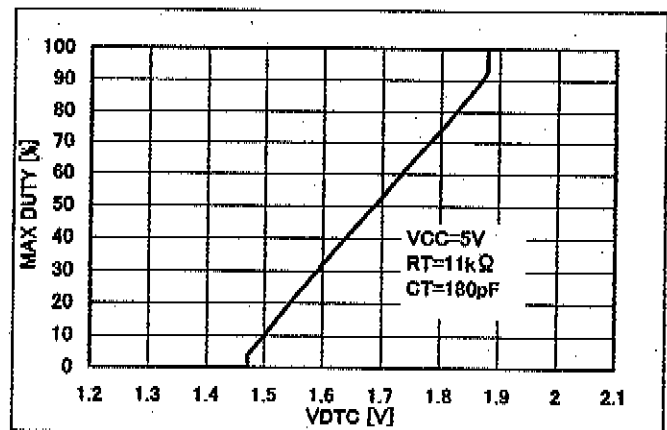


図-16 MAXDUTY-DTC 電圧(設定例)

4. 外付け TR 駆動方法について

(1) バイポーラ TR を駆動する場合

昇圧チャンネル(ch2)の RBIAS2 端子-VREGA 端子間もしくは RBIAS2 端子-VCC 間に、抵抗とコンデンサを並列に接続して下さい。

(抵抗値および容量値については特性グラフを参考に設定して下さい。)

VREGA 端子を使用した場合は、ベース電流は電源電圧によらず一定となります。

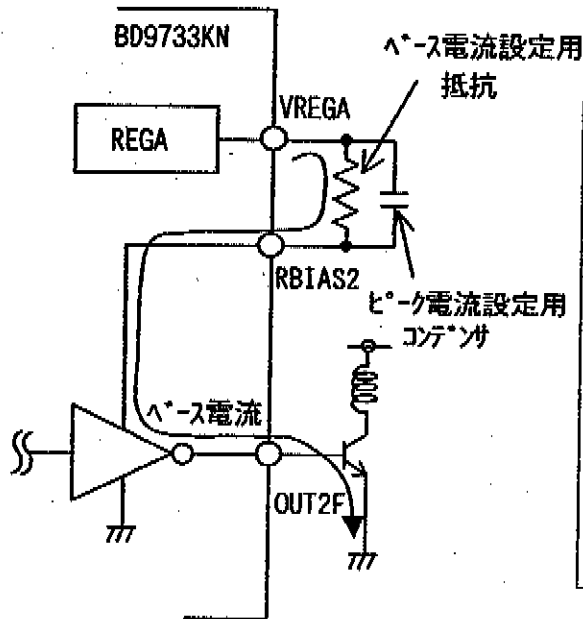


図-17 ベース電流設定方法 (起動)

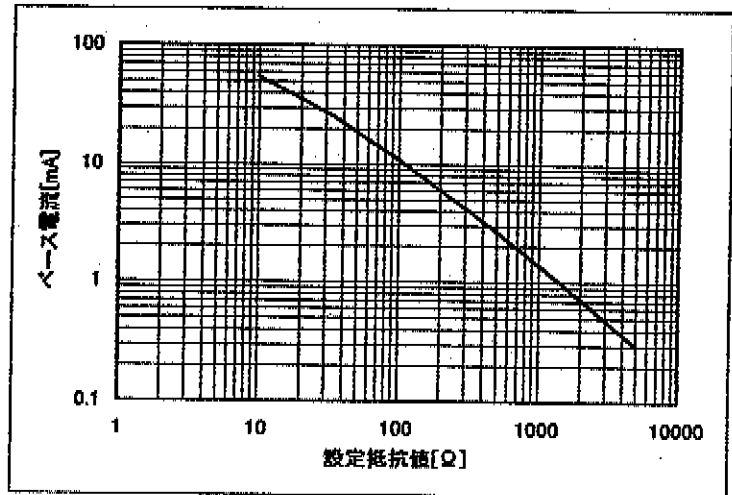


図-18 ベース電流-設定用抵抗値 (設定例)

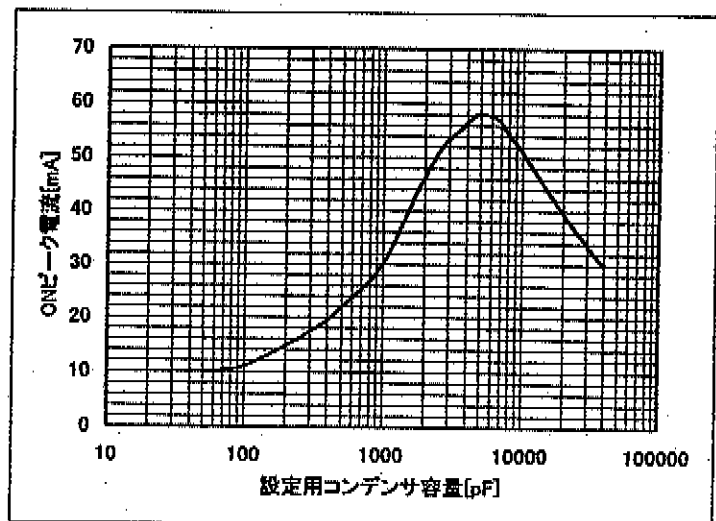


図-19 ONピーク電流-設定用コンデンサ容量 (設定例)

(2) MOS TR を駆動する場合

RBIAS2 端子に同電位の電源電圧を入力してください。

5. 起動chのスロースタート動作について

起動chのスロースタートは、SS2端子に接続したコンデンサの容量により制御できます。時間設定は以下の式にて行えます。

$$\text{起動時間 [sec]} = (V_{ss} \div I_{ss}) \times C_{ss}$$

(V_{ss} =ss端子電圧 (=0.7V), I_{ss} =スロースタート充電電流 (=約2.0 μ A)
 C_{ss} =コンデンサ容量)

例) $C_{ss}=0.01\mu\text{F}$ 時
 起動時間 = $0.7 \div (2.0 \times 10^{-6}) \times (0.01 \times 10^{-6})$
 = 3.5msec

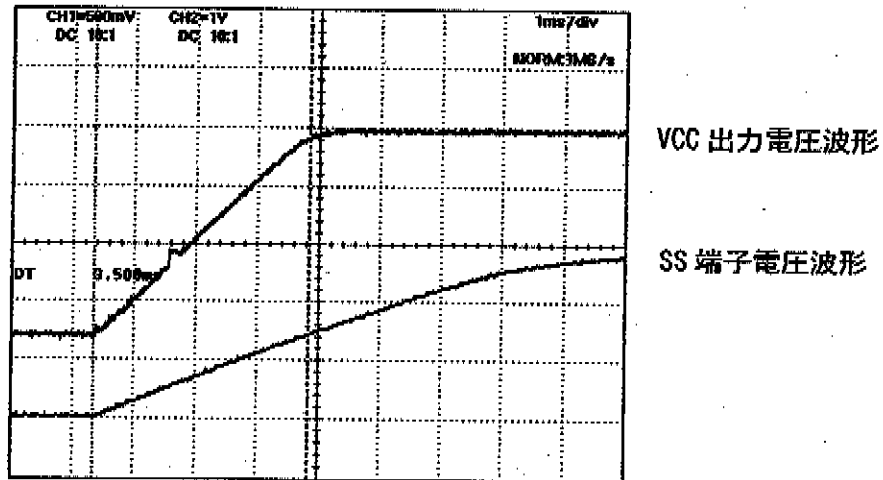


図-20 起動波形 (参考データ)

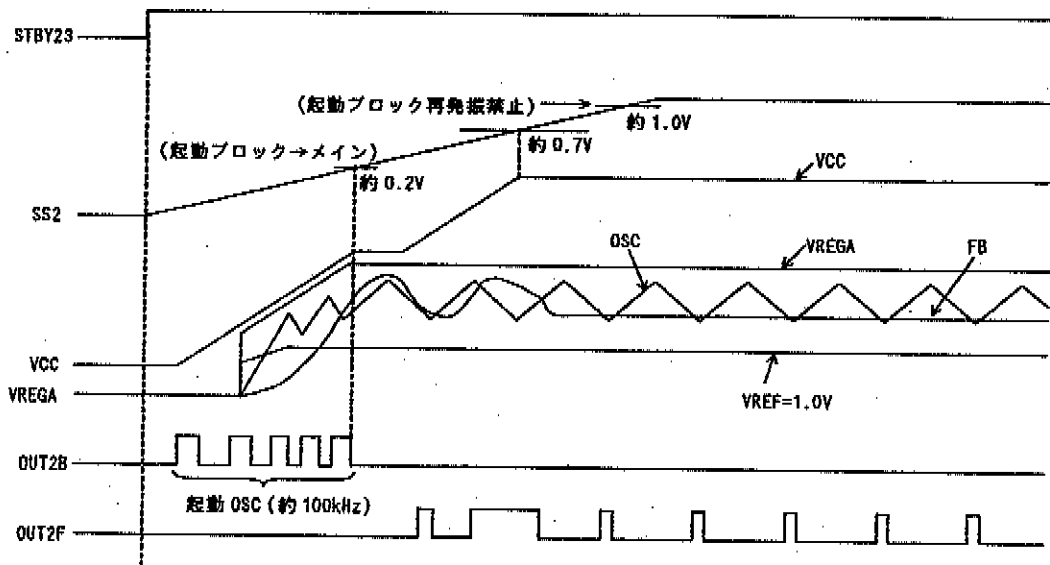


図-21 タイミングチャート

○電気的特性曲線1 (参考)

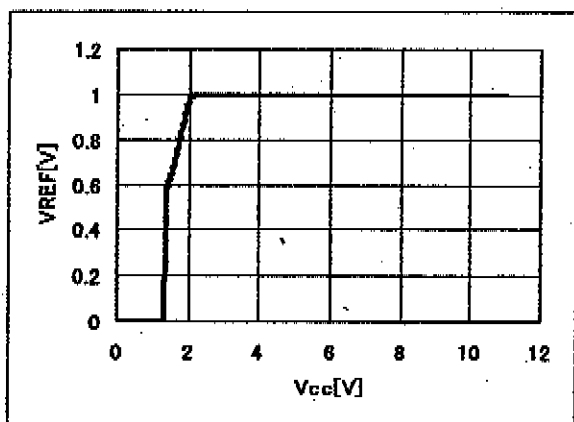


図-2-2 基準電圧-電源電圧

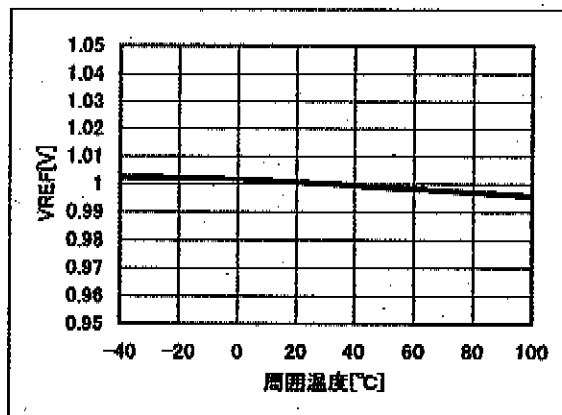


図-2-3 基準電圧-周囲温度

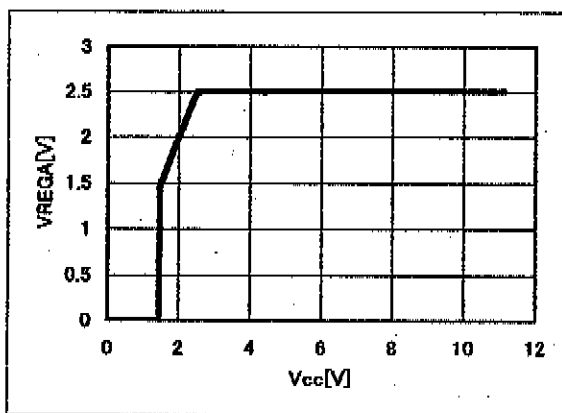


図-2-4 REGA 出力電圧-電源電圧

○電気的特性曲線2 (参考)

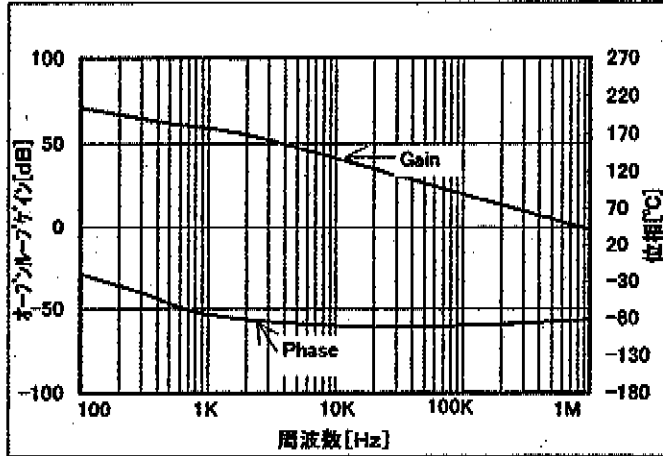


図-25 I₇-7⁷°利得/位相-周波数特性

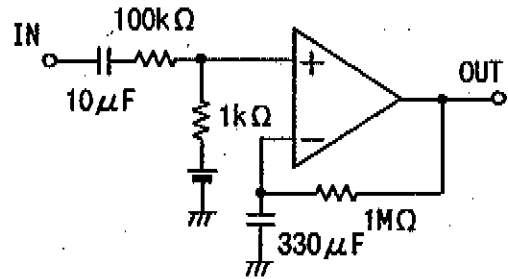


図-26 測定回路図

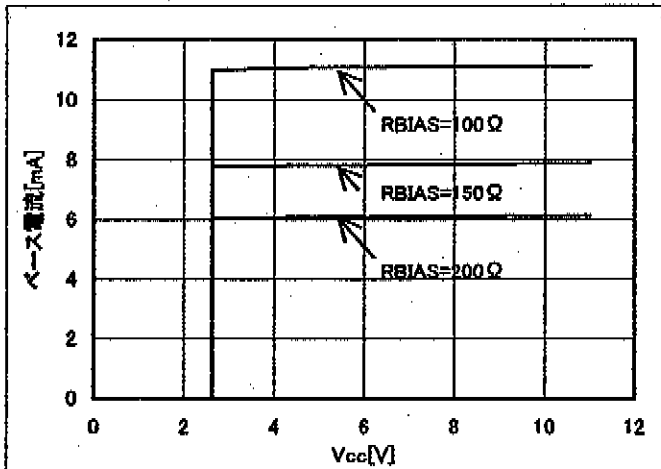


図-27 I₇-7⁷°電流設定値-電源電圧 (CH2, 昇圧)

6. POWER GOODのディレイ時間設定について

INV3端子が0.8Vに達してからPG4端子がONするまでのディレイ時間は、DELAY端子-VREGA端子間に接続する抵抗と、DELAY端子間に接続するコンデンサ容量で調整することができます。

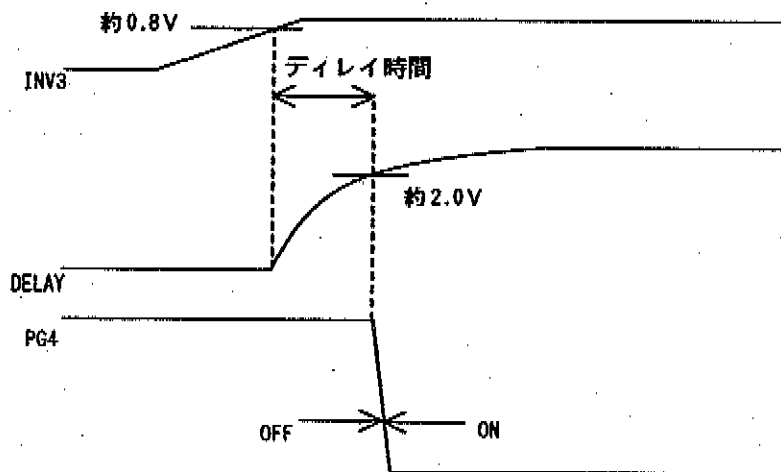


図-28 POWER GOOD タイミングチャート

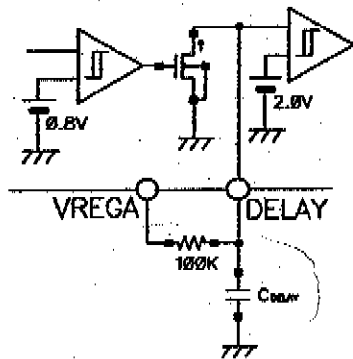


図-29 測定回路図

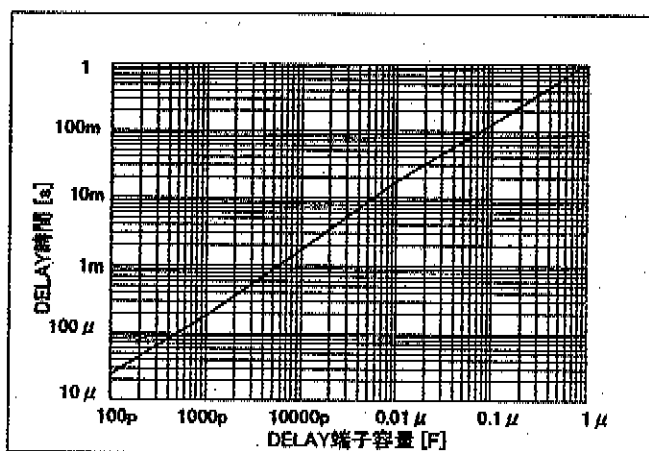


図-30 DELAY時間-DELAY端子容量 (設定例)

※DELAY端子-VREGA間に接続する抵抗は、100kΩ~400kΩを推奨します。

○使用上の注意

1.) 絶対最大定格について

本製品におきましては品質管理には十分注意を払っておりますが、印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は劣化または破壊に至る可能性があります。またショートモードもしくはオープンモード等破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズ等物理的な安全対策を施して頂けるようご検討をお願いします。

2.) GND電位について

GNDピンの電位はいかなる動作状態においても、最低電位になるようにして下さい。また実際に過渡現象を含め、PG4端子、GND端子を除く端子がGND以下の電圧にならないようにして下さい。

3.) 熱設計について

実際の使用状態での許容損失(Pd)を考え、十分マージンを持った熱設計を行って下さい。

4.) ピン間ショートと誤装着について

プリント基板にとりつける際、ICの向きや位置ずれに十分注意して下さい。誤って取り付けた場合、ICが破壊する恐れがあります。また出力間や出力と電源GND間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

5.) 強電磁界中の動作について

強電磁界中でのご使用では、誤動作をする可能性がありますのでご注意ください。

6.) タイミング容量(CCT)について

タイミング容量(CCT)で容量の小さいコンデンサを使用する時は基板の容量などを十分考慮して設定して下さい。

7.) 共通インピーダンスについて

電源及びGNDの配線は、共通のインピーダンスを下げる、リップルを出来るだけ小さくする(配線を出来るだけ太く短くする、L、Cによりリップルを落とす)等、十分な配慮を行って下さい。

8.) STB端子電圧について

各チャンネルをスタンバイ状態にする場合は、STB端子電圧を0.3V以下に、動作状態にする場合は、2.0V以上に設定して下さい。

STB端子電圧を0.3V以上2.0V以下に固定または遷移時間を長くしないでください。誤動作もしくは故障の原因となります。

9.) MAXDUTY設定について

高い周波数で使用する場合、MAXDUTY制限がきかなくなる場合がありますので、外部にてマージンをもった設定を行って下さい。

○IC端子入力について

本ICはモノリシックICであり、各素子間に素子分離の為のP⁺アイソレーションと、P基板を有しています。このP層と各素子のN層とでP-N接合が形成され、各種の寄生素子が構成されます。

例えば、図-31のように、抵抗とトランジスタが端子と接続されている場合、

- 抵抗では、GND > (端子A) の時、トランジスタ (NPN) ではGND > (端子B) の時、P-N接合が寄生ダイオードとして動作します。
- また、トランジスタ (NPN) では、GND > (端子B) の時、前述の寄生ダイオードと近接する他の素子のN層によって寄生のNPNトランジスタが動作します。

ICの構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子にGND (P基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意して下さい。

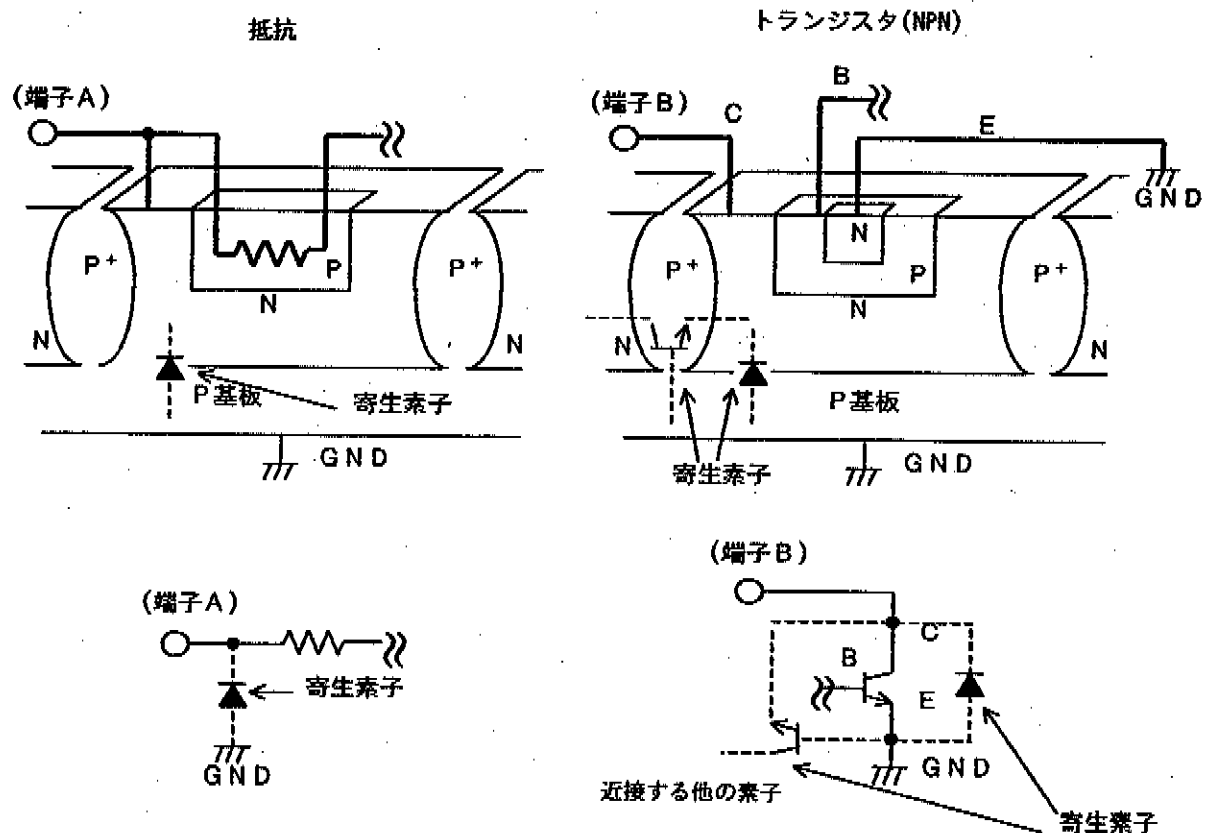


図-31 バイポーラICの簡易構造例