

SANYO**三洋半導体開発ニュース**

No.※4827

22094

LC36512ML-70/85/10/12CMOS LSI
非同期型シリコンゲート**製品規格****65536ワード×8ビットCMOSスタティックRAM****概要**

LC36512ML-70/85/10/12は、65536ワード×8ビット構成の非同期型シリコンゲートCMOSスタティックRAMである。

デバイスの選択/非選択コントロール用の2つのチップイネーブル端子CE1, CE2および出力コントロール用の出力イネーブル端子OEを有し、高速、低消費電力という特長がある。

このため、高速、ローパワー、バッテリバックアップを必要とするシステムに最適であり、メモリ容量の拡張も容易である。

特長 ・アクセス時間

70ns (max): LC36512ML-70
85ns (max): LC36512ML-85
100ns (max): LC36512ML-10
120ns (max): LC36512ML-12

・低消費電力

スタンバイ時 4 μ A (max)/Ta = 25°C
10 μ A (max)/Ta = 0~+40°C
50 μ A (max)/Ta = 0~+70°C
データ保持時 2 μ A (max)/Ta = 25°C
5 μ A (max)/Ta = 0~+40°C
25 μ A (max)/Ta = 0~+70°C
動作時 (DC) 15mA (max)

・5V単一電源: 5V $\pm$ 10%

・データ保持電源電圧: 2.0~5.5V

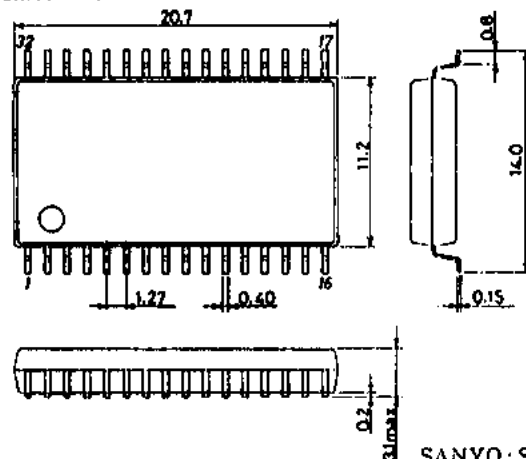
・クロック不要 (完全スタティック回路)

・全入出力レベルTTLコンパチブル

・入出力共通ピン 出力3ステート

・パッケージ

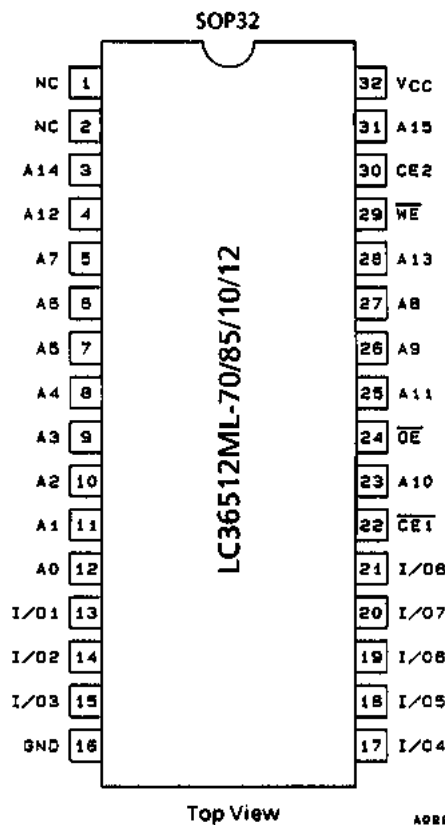
SOP32ピン プラスチックパッケージ (525mil): LC36512ML

外形図 3205
(unit: mm)

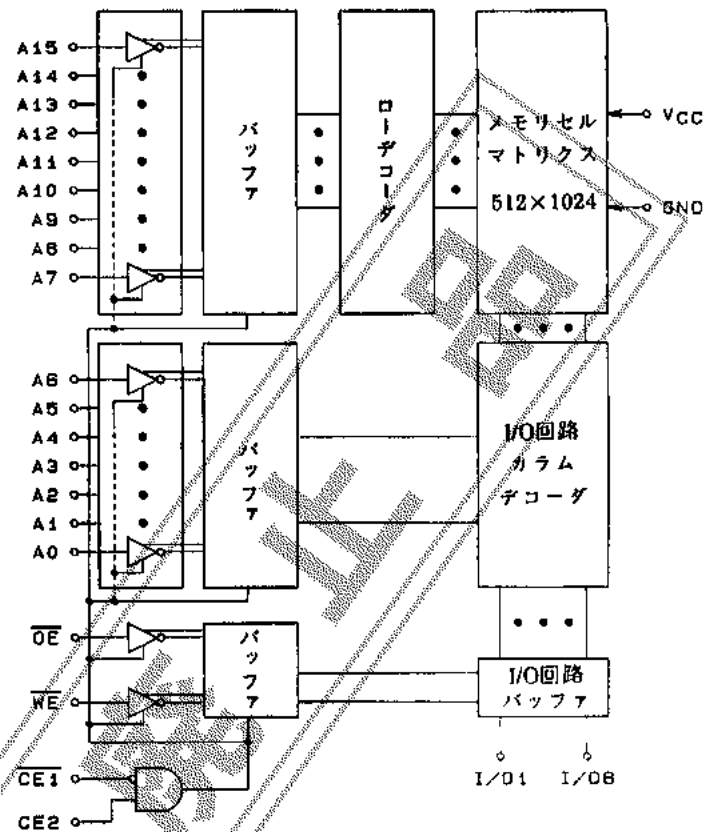
SANYO: SOP32

*これらの仕様は、改良などのため変更することがあります。

ピン配置図



ブロック図



A02264

ピン名称

A0~A15	アドレス入力
$\overline{WE}$	リードライト制御入力
$\overline{OE}$	アウトプットイネーブル入力
$\overline{CE1}$, CE2	チップイネーブル入力
I/O1~I/O8	データ入出力
VCC, GND	電源端子

機能表

モード	$\overline{CE1}$	CE2	$\overline{OE}$	$\overline{WE}$	I/O	電源電流
リードサイクル	L	H	L	H	データ出力	I_{CCA}
ライトサイクル	L	H	X	L	データ入力	I_{CCA}
出力デイスエーブル	L	H	H	H	高インピーダンス	I_{CCA}
非選択	H	X	X	X	高インピーダンス	I_{CCS}
	X	L	X	X	高インピーダンス	I_{CCS}

X: H or L

絶対最大定格 / $T_a = 25^\circ\text{C}$

項目	記号	条件	定格値	unit
最大電源電圧	$V_{CC\max}$		7.0	V
入力端子電圧	V_{IN}		$-0.5 \sim V_{CC} + 0.5$	V
I/O端子電圧	V_{IO}		$-0.5 \sim V_{CC} + 0.5$	V
許容消費電力	$P_{d\max}$		0.7	W
動作周囲温度	T_{opg}		$0 \sim +70$	$^\circ\text{C}$
保存周囲温度	T_{stg}		$-55 \sim +150$	$^\circ\text{C}$

* パルス幅50ns以下の場合、 -3.0V DC許容動作範囲 / $T_a = 0 \sim +70^\circ\text{C}$

項目	記号	min	typ	max	unit
電源電圧	V_{CC}	4.5	5.0	5.5	V
入力「H」レベル電圧	V_{IH}	2.2		$V_{CC} + 0.3$	V
入力「L」レベル電圧	V_{IL}	-0.3^*		$+0.8$	V

* パルス幅50ns以下の場合、 -3.0V DC電気的特性 / $T_a = 0 \sim +70^\circ\text{C}$, $V_{CC} = 5\text{V} \pm 10\%$

項目	記号	条件	min	typ*	max	unit
入力リーク電流	I_{LI}	$V_{IN} = 0 \sim V_{CC}$	-1.0		+1.0	μA
I/Oリーク電流	I_{LO}	$V_{CE1} = V_{IH}$ or $V_{CE2} = V_{IL}$ or $V_{OE} = V_{IH}$ or $V_{WE} = V_{IL}$, $V_{IO} = 0 \sim V_{CC}$	-1.0		+1.0	μA
出力「H」レベル電圧	V_{OH}	$I_{OH} = -1.0\text{mA}$	2.4			V
出力「L」レベル電圧	V_{OL}	$I_{OL} = 2.1\text{mA}$			0.4	V
動作時電源電流 (DC)	I_{CCA1}	$V_{CE1} \geq 0.2\text{V}$, $V_{CE2} \geq V_{CC} - 0.2\text{V}$, $V_{IN} \leq 0.2\text{V}$ or $V_{IN} \leq V_{CC} - 0.2\text{V}$, $I_{IO} = 0\text{mA}$		3	8	mA
	I_{CCA2}	$V_{CE1} = V_{IL}$, $V_{CE2} = V_{IH}$, $V_{IN} = V_{IH}$ or V_{IL} , $I_{IO} = 0\text{mA}$		7	15	mA
動作時平均電源電流	I_{CCA3}	$V_{CE1} = V_{IL}$, $V_{CE2} = V_{IH}$, $I_{IO} = 0\text{mA}$, min cycle	アクセス 時間	70ns	70	mA
				85ns	70	
				100ns	60	
				120ns	55	
スタンバイ時電源電流	I_{CCS1}	{ $V_{CE2} \leq 0.2\text{V}$, or ($V_{CE1} \geq V_{CC} - 0.2\text{V}$, $V_{CE2} \geq V_{CC} - 0.2\text{V}$ or $V_{CE2} \leq 0.2\text{V}$)}	$0 \sim +70^\circ\text{C}$		50	μA
			$0 \sim +40^\circ\text{C}$		10	
			25°C		4	
	I_{CCS2}	$V_{CE2} = V_{IL}$ or $V_{CE1} = V_{IH}$			3	mA

* $V_{CC} = 5\text{V}$, $T_a = 25^\circ\text{C}$ における参考値入出力容量特性 / $T_a = 25^\circ\text{C}$, $f = 1\text{MHz}$

項目	記号	条件	min	typ	max	unit
入出力容量	C_{IO}	$V_{IO} = 0\text{V}$			8	pF
入力容量	C_{IN}	$V_{IN} = 0\text{V}$			6	pF

注) このパラメータは全数測定されたものでなく、サンプル値である。

AC電気的特性 / $T_a = 0 \sim +70^\circ\text{C}$, $V_{CC} = 5\text{V} \pm 10\%$

ACテスト条件

入力パルス電圧レベル	: 0.8V, 2.2V
入力立ち上り、立下り時間	: 5ns
入出力タイミングレベル	: 1.5V
出力負荷	: 1TTLゲート + $C_L = 100\text{pF}$ (100ns/120ns) 1TTLゲート + $C_L = 30\text{pF}$ (70ns/85ns) (スコープ、治具容量を含む)

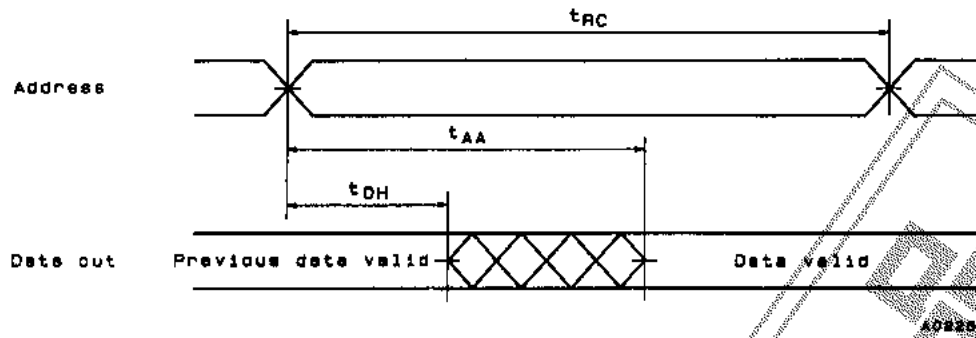
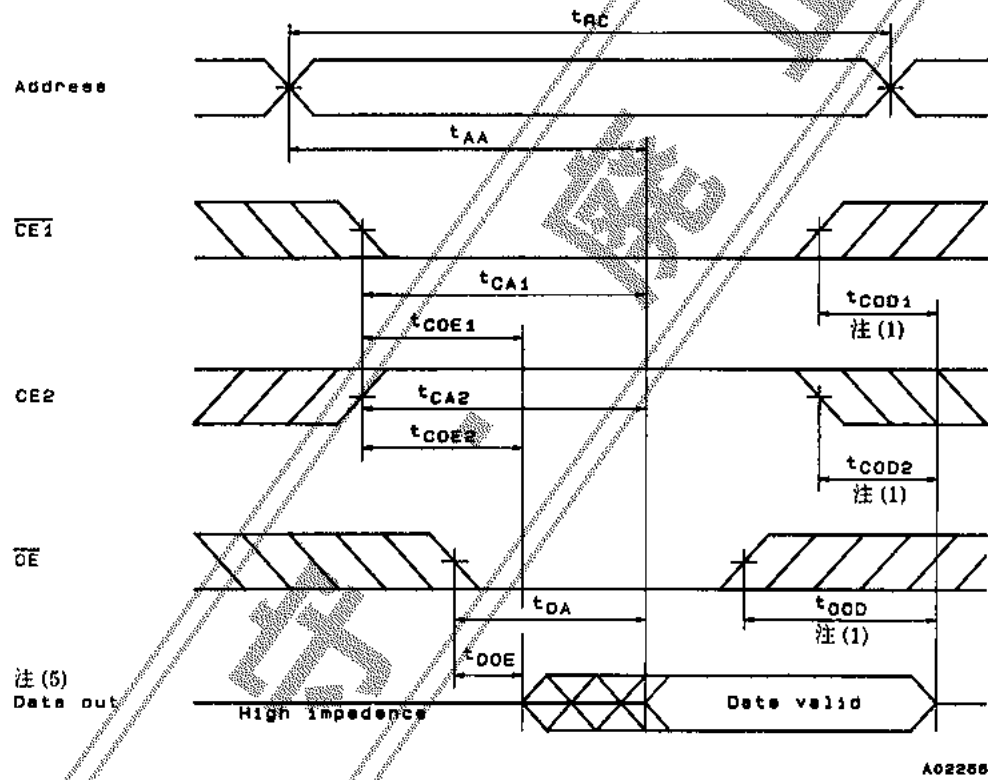
リードサイクル

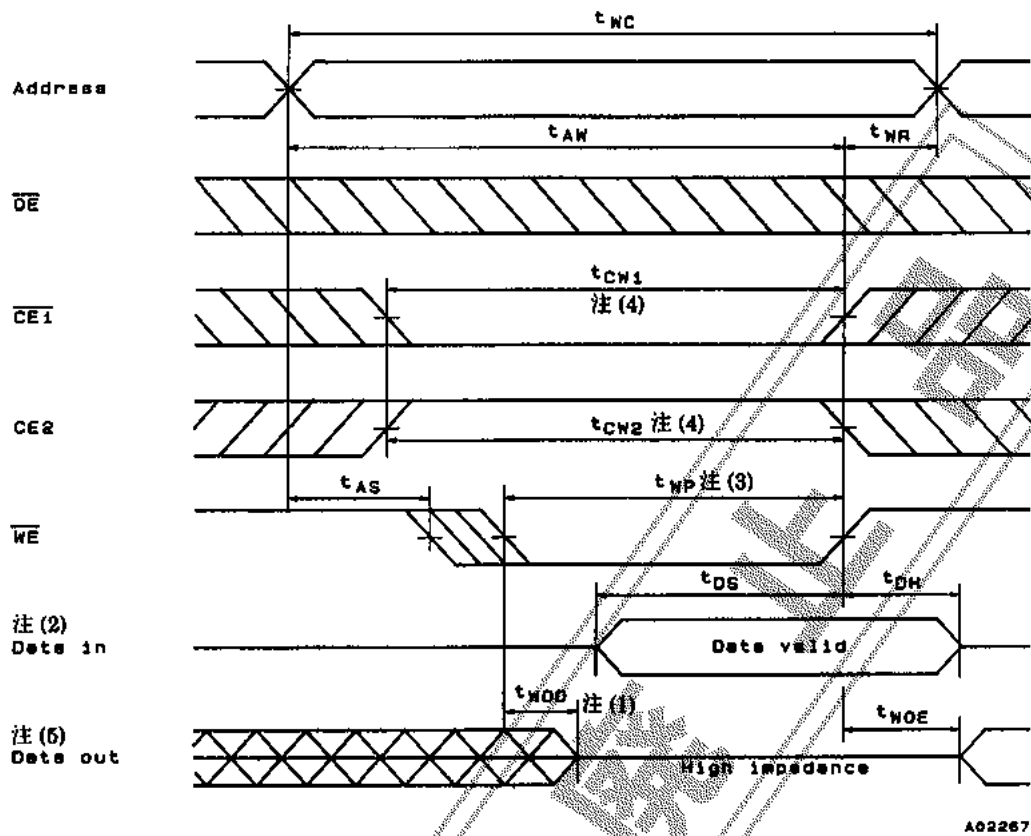
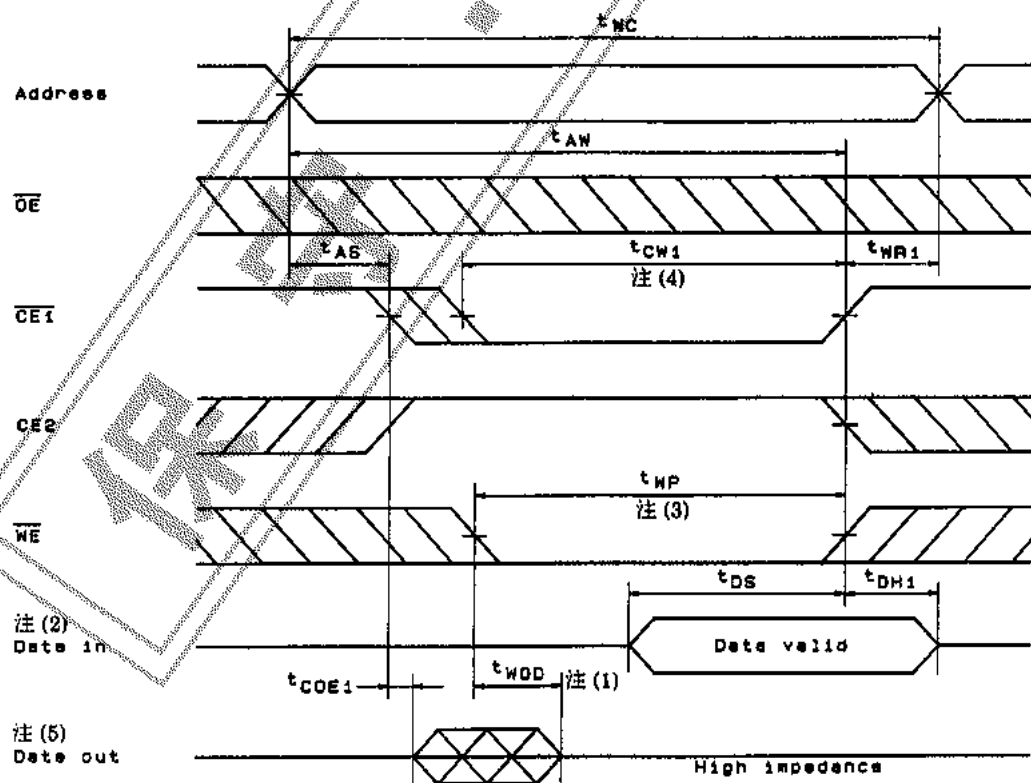
項 目	記号	LC36512ML-70		LC36512ML-85		LC36512ML-10		LC36512ML-12		unit
		min	max	min	max	min	max	min	max	
リードサイクル時間	t_{RC}	70		85		100		120		ns
アドレスアクセス時間	t_{AA}		70		85		100		120	ns
$\overline{CE1}$ アクセス時間	t_{CA1}		70		85		100		120	ns
$CE2$ アクセス時間	t_{CA2}		70		85		100		120	ns
$\overline{OE}$ アクセス時間	t_{OA}		35		45		50		60	ns
出力ホールド時間	t_{OH}	10		10		10		10		ns
$\overline{CE1}$ -出力イネーブル時間	t_{COE1}	5		5		5		5		ns
$CE2$ -出力イネーブル時間	t_{COE2}	5		5		5		5		ns
$\overline{OE}$ -出力イネーブル時間	t_{OOE}	5		5		5		5		ns
$\overline{CE1}$ -出力ディスエーブル時間	t_{COD1}	0	25	0	30	0	35	0	40	ns
$CE2$ -出力ディスエーブル時間	t_{COD2}	0	25	0	30	0	35	0	40	ns
$\overline{OE}$ -出力ディスエーブル時間	t_{OOD}	0	25	0	30	0	35	0	40	ns

ライトサイクル

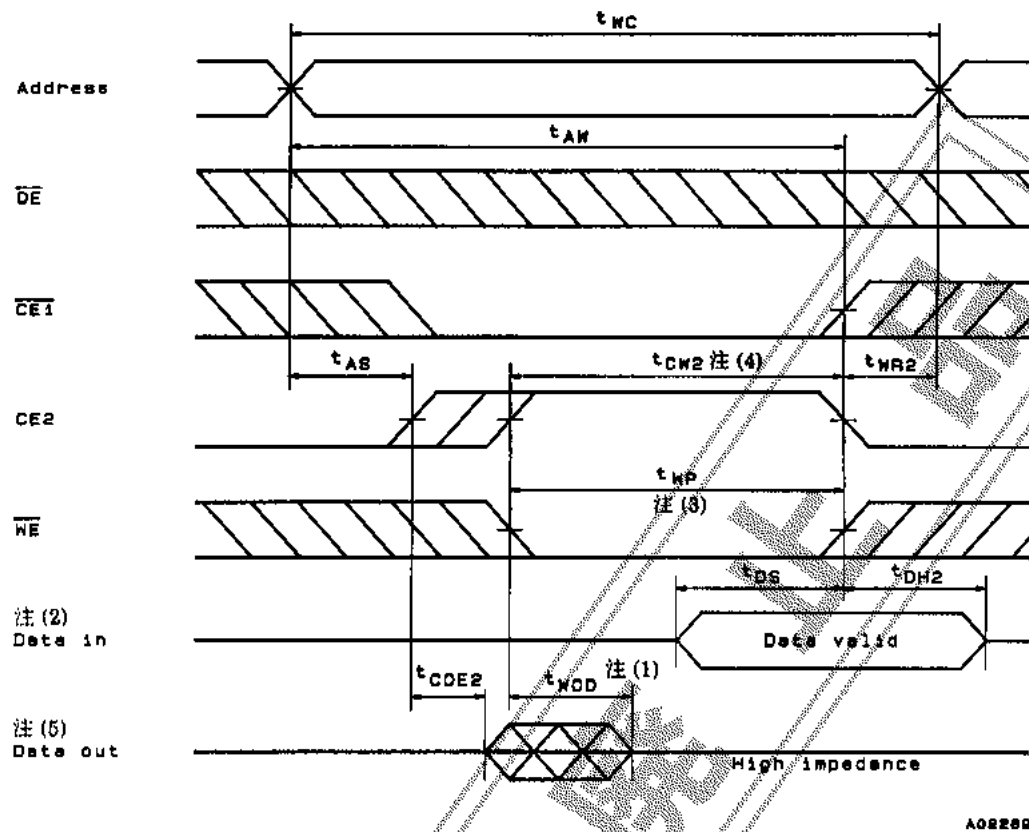
項 目	記号	LC36512ML-70		LC36512ML-85		LC36512ML-10		LC36512ML-12		unit
		min	max	min	max	min	max	min	max	
ライトサイクル時間	t_{WC}	70		85		100		120		ns
アドレス確定時間	t_{AW}	60		70		70		85		ns
アドレスセットアップ時間	t_{AS}	0		0		0		0		ns
ライトパルス幅	t_{WP}	50		55		70		80		ns
$\overline{CE1}$ セットアップ時間	t_{CW1}	60		70		70		85		ns
$CE2$ セットアップ時間	t_{CW2}	60		70		70		85		ns
ライトリカバリー時間	t_{WR}	0		0		0		0		ns
$\overline{CE1}$ ライトリカバリー時間	t_{WR1}	0		0		0		0		ns
$CE2$ ライトリカバリー時間	t_{WR2}	0		0		0		0		ns
データセットアップ時間	t_{DS}	25		30		40		50		ns
データホールド時間	t_{DH}	0		0		0		0		ns
$\overline{CE1}$ データホールド時間	t_{DH1}	0		0		0		0		ns
$CE2$ データホールド時間	t_{DH2}	0		0		0		0		ns
$\overline{WE}$ -出力イネーブル時間	t_{WOE}	10		10		10		10		ns
$\overline{WE}$ -出力ディスエーブル時間	t_{WOD}	0	25	0	30	0	30	0	30	ns

タイミング図

リードサイクル (1): $\overline{CE1} = \overline{OE} = V_{IL}$, $CE2 = V_{IH}$, $\overline{WE} = V_{IH}$ リードサイクル (2): $\overline{WE} = V_{IH}$ 

ライトサイクル (1): $\overline{WE}$ コントロール 注 (6)ライトサイクル (2): $\overline{CE1}$ コントロール 注 (6)

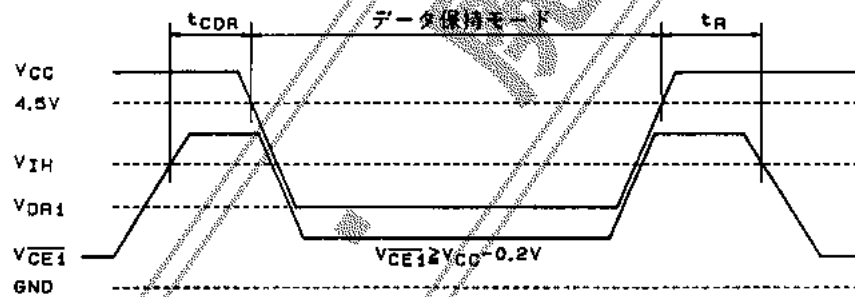
ライトサイクル (3): CE2コントロール 注 (6)



- 注 (1) t_{COD1} , t_{COD2} , t_{OOD} , t_{WOD} は出力が高インピーダンスになるまでの時間で規定され、出力電圧レベルでの判定は行わない。
- (2) Data outが出力状態にあるとき外部から逆位相の信号を印加してはならない。
- (3) t_{WP} は $\overline{CE1}$, $\overline{WE}$ が「L」レベル, $CE2$ が「H」レベルの期間であり、 $\overline{WE}$ の立下りから、 $\overline{CE1}$ または、 $\overline{WE}$ の立上り、あるいは $CE2$ の立下りのいずれか早い方までの時間で、定義される。
- (4) t_{CW1} , t_{CW2} は $\overline{CE1}$, $\overline{WE}$ が「L」レベル, $CE2$ が「H」レベルの期間であり、 $\overline{CE1}$ の立下り、あるいは $CE2$ の立上りから、 $\overline{CE1}$ または、 $\overline{WE}$ の立上り、あるいは $CE2$ の立下りのいずれか早い方までの時間で、定義される。
- (5) $\overline{OE}$ が「H」レベル、 $\overline{CE1}$ が「H」レベル, $CE2$ が「L」レベル、 $\overline{WE}$ が「L」レベルのいずれの状態でもData outは高インピーダンス状態になる。
- (6) ライトサイクル中、 $\overline{OE}$ が「H」レベルの場合、Data outは高インピーダンス状態になる。

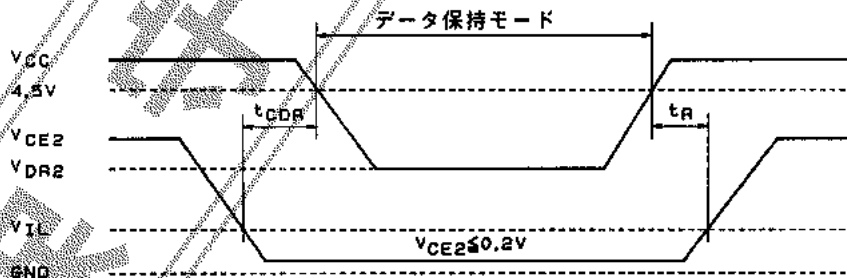
データ保持特性 / Ta = 0 ~ +70°C

項 目	記 号	条 件	min	typ	max	unit
データ保持電源電圧	V _{DR1}	$V_{CE1} \geq V_{CC} - 0.2V$, $V_{CE2} \geq V_{CC} - 0.2V$ or $V_{CE2} \leq 0.2V$	2.0		5.5	V
	V _{DR2}	$V_{CE2} \leq 0.2V$	2.0		5.5	V
データ保持電源電流	I _{CCDR1}	$V_{CC} = 3.0V$ $V_{CE1} \geq V_{CC} - 0.2V$, $V_{CE2} \geq V_{CC} - 0.2V$ or $V_{CE2} \leq 0.2V$	0 ~ +70°C		25	μA
			0 ~ +40°C		5	
			25°C		2	
	I _{CCDR2}	$V_{CC} = 3.0V$ $V_{CE2} \leq 0.2V$	0 ~ +70°C		25	μA
			0 ~ +40°C		5	
			25°C		2	
チップイネーブル セットアップ時間	t _{CDR}		0			ns
チップイネーブル ホールド時間	t _R		t _{RC} *			ns

* t_{RC} = リードサイクル時間データ保持波形 (1): ($\overline{CE1}$ コントロール)

A02270

データ保持波形 (2): (CE2コントロール)



A02271

- この資料の情報(掲載回路および回路定数を含む)は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。
- 本書記載製品が、外国為替および外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に税法に基づく輸出許可が必要です。
- 本書記載の製品は、生命維持装置等、直接人命にかかわるような、極めて高度の信頼性を要する用途に対応する仕様にはなっておりません。その様な場合は、あらかじめ当社販売窓口までご相談ください。