

AN1324 (AN6564), AN1324NS

クワッド演算増幅回路 / Quadruple Operational Amplifiers

■ 概要

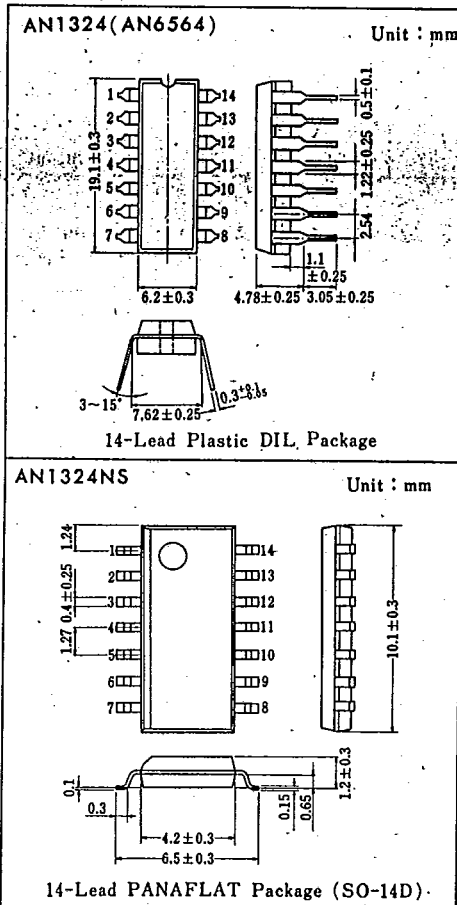
AN1324 (AN6564), AN1324NS は、位相補償回路を内蔵したオペレーショナルアンプで、4 回路を内蔵しています。
動作電源電圧範囲が広く、単電源動作が可能です。
従来のオペアンプと同等の電気特性を有し、ローパワーであり、各種回路への応用に適しています。

■ 特徴

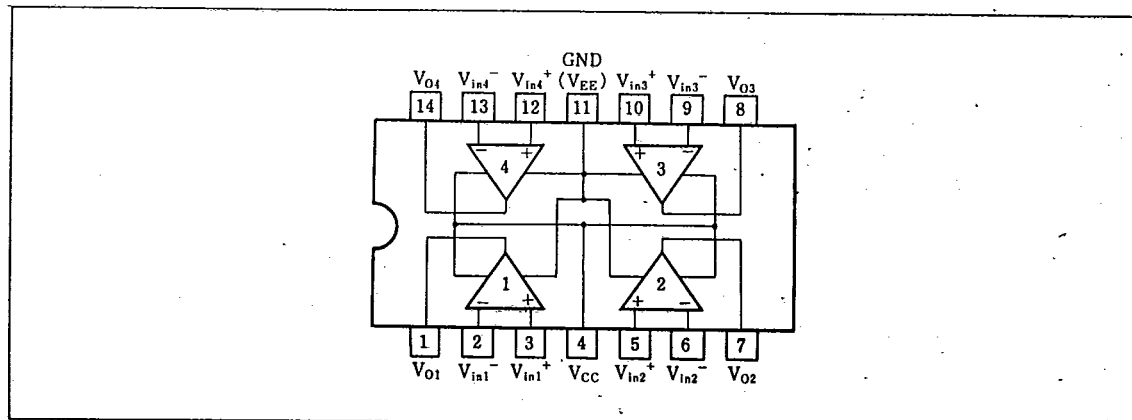
- 位相補償回路内蔵
- 入力電圧範囲が広い: $0V \sim V_{CC} - 1.5V$
- 動作電源電圧範囲が広い: 単電源 $3 \sim 30V$
両電源 $\pm 1.5 \sim 15V$

■ Features

- Built-in phase compensation circuit
- Wide range of common-mode input voltages
 $0V \sim V_{CC} - 1.5V$
- Wide range of operating voltages
Single supply: $3 \sim 30V$
Dual supply: $\pm 1.5 \sim 15V$



■ ブロック図 / Block Diagram



■ 端子名/Pin

T-79-05-40

Pin No.	端子名	Pin Name	Pin No.	端子名	Pin Name
1	Ch.1 出力端子	Ch.1 Output	8	Ch.3 出力端子	Ch.3 Output
2	Ch.1 反転入力端子	Ch.1 Invert Input	9	Ch.3 反転入力端子	Ch.3 Invert Input
3	Ch.1 非反転入力端子	Ch.1 Non Invert Input	10	Ch.3 非反転入力端子	Ch.3 Non Invert Input
4	電源電圧	V _{CC}	11	アース(負電源電圧)	GND(V _{EE})
5	Ch.2 非反転入力端子	Ch.2 Non Invert Input	12	Ch.4 非反転入力端子	Ch.4 Non Invert Input
6	Ch.2 反転入力端子	Ch.2 Invert Input	13	Ch.4 反転入力端子	Ch.4 Invert Input
7	Ch.2 出力端子	Ch.2 Output	14	Ch.4 出力端子	Ch.4 Output

■ 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Item		Symbol	Rating	Unit
電 圧	電源電圧	V _{CC}	32	V
	差動入力電圧	V _{ID}	32	V
	同相入力電圧	V _{ICM}	-0.3~32	V
	出力電圧	V _O	24	V
許容損失	AN6324(AN6564)	P _D	570	mW
	AN1324NS		380	
動作周囲温度		T _{opr}	-20~+75	°C
保存温度	AN1324(AN6564)	T _{stg}	-55~+150	°C
	AN1324NS		-55~+125	

■ 電気的特性/Electrical Characteristics (V_{CC}=5V, Ta=25°C)

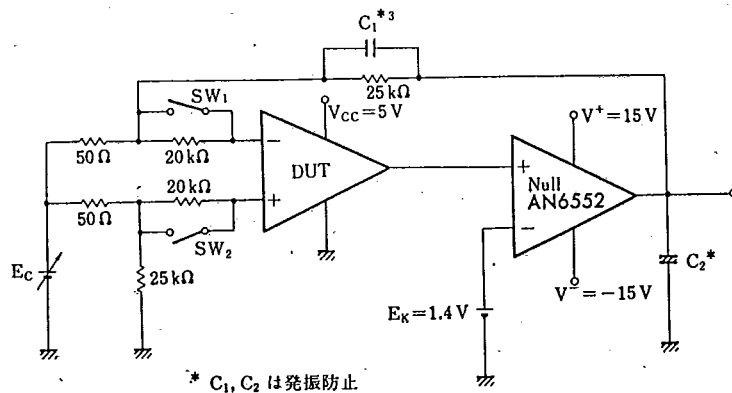
Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
入力オフセット電圧	V _{I(off set)}	1	R _S =50Ω		2	7	mV
入力バイアス電流	I _{Bias}	1				500	nA
入力オフセット電流	I _{IO}	1				50	nA
同相入力電圧範囲	V _{CM}	2		0		V _{CC} -1.5	V
電源電流	I _{CC}	3	R _L =∞			2	mA
電圧利得	G _V	1	R _L ≥2kΩ		100		dB
最大出力電圧	V _{O(max.)}	4	R _L =2kΩ	V _{CC} -1.5			V
同相信号除去比	CMR	1		65	85		dB
電源変動除去比	SVR	1		65	100		dB
チャンネルセパレーション	CS	5	f=1kHz~20kHz		120		dB
出力ソース電流	I _{O(source)}	6	V _{in} ⁺ =1V, V _{in} ⁻ =0V	20	40		mA
出力引込み電流	I _{O(SINK)}	7	V _{in} ⁺ =0V, V _{in} ⁻ =1V	10	20		mA

汎用 IC

AN1324(AN6565), AN324NS

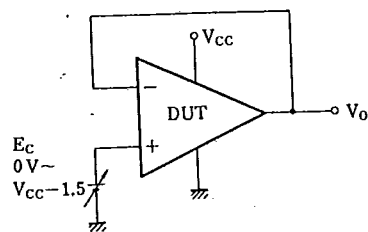
T-79-05-40

Test Circuit 1 ($V_{I(\text{offset})}$, I_{Bias} , I_{IO} , G_V , CMR, SVR)

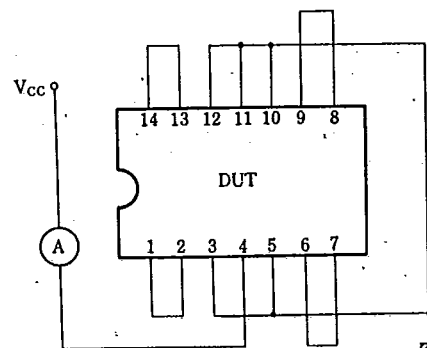


項 目	測 定 条 件
入力オフセット電圧	SW_1, SW_2 ともONにし、 V_{F1} を測定 $V_{I(\text{offset})} = \frac{V_{F1}}{500}$ (V) で与えられる
入力オフセット電流	SW_1, SW_2 ともOFFにし、 V_{F2} を測定 $I_{\text{IO}} = \frac{ V_{F2} - V_{F1} }{10^7}$ (A) で与えられる
入力バイアス電流	SW_1 : ON, SW_2 : OFFにし V_{F3} 測定。 SW_1 : OFF, SW_2 : ONにし V_{F4} 測定 $I_{\text{Bias}} = \frac{ V_{F4} - V_{F3} }{2 \times 10^7}$ (A) で与えられる
電 圧 利 得	SW_1, SW_2 : ON, $E_K = 3.4\text{V}$ とし V_{F5} 測定 $G_V = 20 \log \left(\frac{1000}{V_{F1} - V_{F5}} \right)$ で与えられる *
同相信号除去比	SW_1, SW_2 ともON, $E_C = E_{C1}$ として V_{F6} 測定。 $E_C = E_{C2}$ として V_{F7} 測定 $\text{CMR} = 20 \log \left(500 \times \frac{ E_{C1} - E_{C2} }{V_{F6} - V_{F7}} \right)$
電源変動除去比	SW_1, SW_2 ともON, $E_C = 0\text{V}$, $V_{CC} = V_{C1}$ として V_{F8} 測定。 $V_{CC} = V_{C2}$ として V_{F9} 測定 $\text{SVR} = 20 \log \left(500 \times \frac{ V_{C1} - V_{C2} }{V_{F8} - V_{F9}} \right)$

Test Circuit 2 (V_{CM})



Test Circuit 3 (I_{CC})

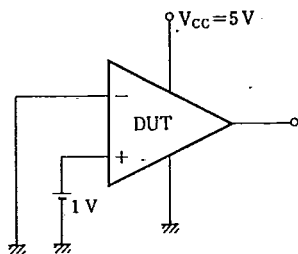


汎用 IC

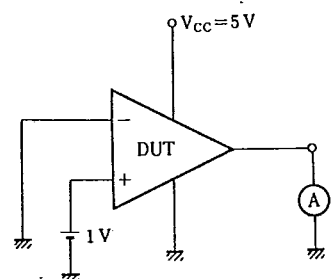
AN1324(AN6564), AN1324NS

T-79-05-40

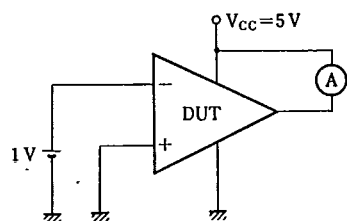
Test Circuit 4 ($V_{O(max)}$)



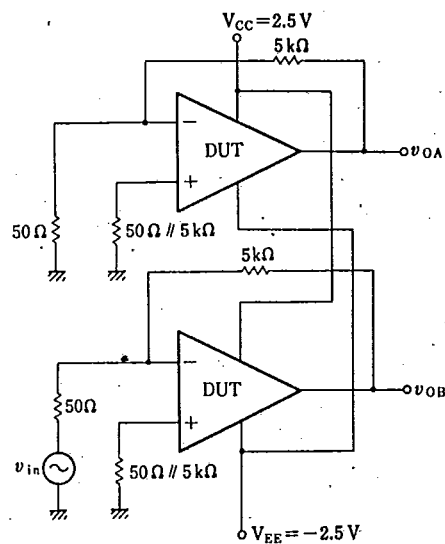
Test Circuit 6 ($I_{O(source)}$)



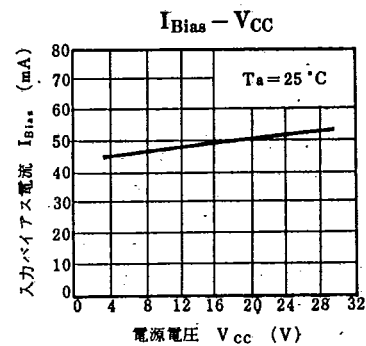
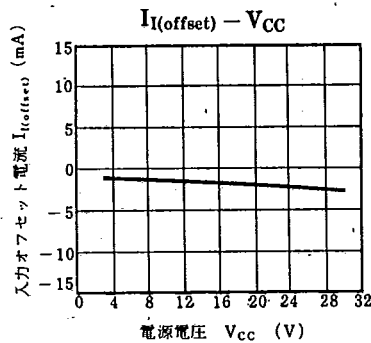
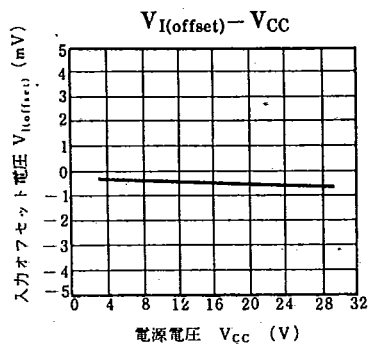
Test Circuit 7 ($I_{O(sink)}$)



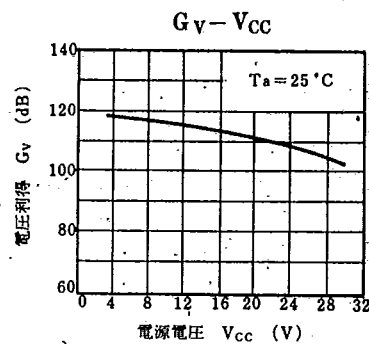
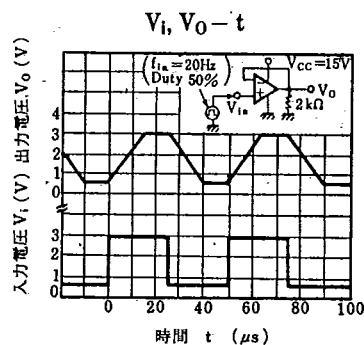
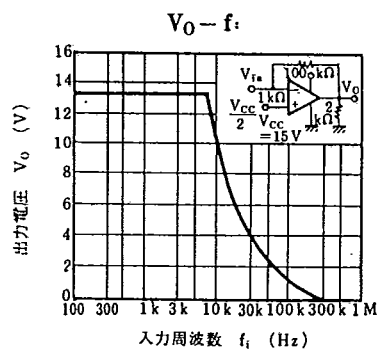
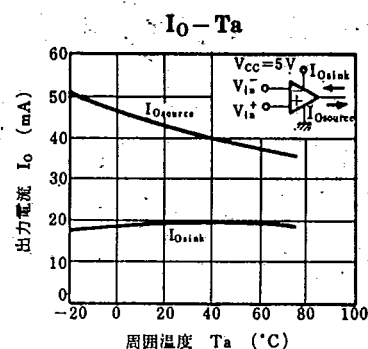
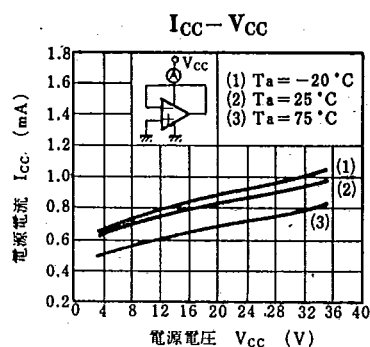
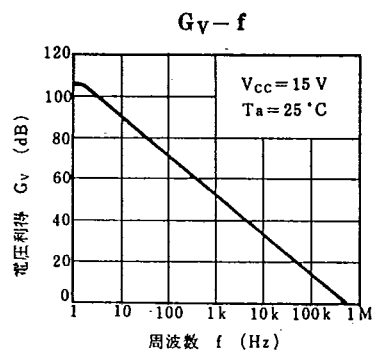
Test Circuit 5 (CS)



$$CS (B \rightarrow A) = 20 \log \left(100 \frac{v_{OB}}{v_{OA}} \right)$$



T-79-05-40



■ 応用回路例 / Application Circuit

