#### モバイルカメラ用 \_\_\_ -ジプロセッサ <sup>-</sup>ィアイメ-

# **BU1594AGS/AKN**

### ●概要

BU1594AGS/AKNは、カメラ付きの二つ折り携帯電話に最適にデザインされたカメラ・LCDインターフェースLSIです。カメラ画像の取り込み、LCDデータの表示を制御し、二つ折りのヒンジ部分の配線を極力少なくできるため、輻射ノイズ対策の面で有利です。また、カメラ画像取り込み、LCD表示JPEG エンコード/デコードをハードウェアで制御するため、CPUの負荷を大幅に低減できます ます。

### ●特長

- 1) カメラ画像入力インターフェースおよび、画像加工機能を内蔵
- 2) カメラ画像と写真フレームの合成機能を
- 内蔵(15フレーム/秒で表示可能) 3) JPEG エンコード/デコード機能を内蔵
- (VGAサイズを15フレーム/秒で圧縮可能) メイン/サブLCDインターフェースを内蔵 (同一バスを切り替えて制御)
- 5) LCDスルー制御モードを内蔵
- 6) 3色LED、白色LED制御用のPWM出力を内蔵
- 7) 発振回路内蔵(ヒンジ部にクロックは通らない)

## ●用途

カメラ付き携帯電話

# ●絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Parameter		Symbol	Limits	Unit
印加電源電圧 1,2		VDDIO1,2	−0.5 <b>~</b> +3.5	V
印加電源電圧 3		VDD	−0.5 <b>~</b> +2.2	V
入力電圧		Vin1,2	-0.5 ~ VDDIO1,2+0.5	V
保存温度範囲		Tstg	−30 <b>~</b> +125	°C
パッケージパワー	FBGA80A	Pd	450*1 , 650*2	mW
	UQFN84	Fü	610*3 , 1200*4	

- \*1 Ta=25'C以上で使用する場合は、1'Cにつき 4.5mWを滅じる。IC単体 \*2 Ta=25'C以上で使用する場合は、1'Cにつき 6.5mWを滅じる。70mm×70mm×1.6mm, ガラスエポキシ基板実装時 \*3 Ta=25'C以上で使用する場合は、1'Cにつき 6.1mWを滅じる。70mm×70mm×1.6mm, ガラスエポキシ基板実装時 \*4 Ta=25'C以上で使用する場合は、1'Cにつき 12.0mWを滅じる。70mm×70mm×1.6mm, ガラスエポキシ基板実装時 \*耐放射線設計はしていません。動作を保証するものではありません。

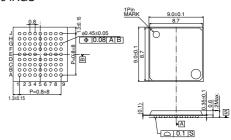
## ●推奨動作条件/Recommended Operating Conditions (Ta=25°C)

Parameter	Symbol	Min.	Тур.	Max.	Unit
印加電源電圧 1(CORE)	VDD	1.70	1.80	1.90	V
印加電源電圧 2(I/O)	VDDIO1	1.70	1.80	3.00	V
印加電源電圧 3(I/O)	VDDIO2	2.70	2.85	3.00	V
入力電圧範囲	VIN-VDDIO1,2	-0.3 -		VDDIO+0.3	V
動作温度範囲	Topr	-20	-	+85	°C

<sup>\*</sup>電源投入は、VDD→VDDIO1→VDDIO2の順番に投入してください。

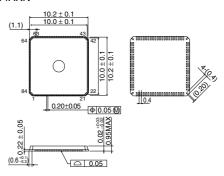
### ●外形寸法図 (単位: mm)

#### BU1594AGS



FBGA80A

#### BU1594AKN



UQFN84

## ●電気的特性/Electrical characteristics (特に指定のない限りTa=25°C, VDD=1.8V, VDDIO=2.85V, GND=0.0V, fin=30.0MHz, fSYS=30.0MHz)

Parameter	Symbol	Min.	Тур.	Max.	Unit	Conditions
入力周波数	f IN	_	_	30.0	MHz	XIN (DUTY50%)
内部動作周波数	f SYS	_	_	30.0	MHz	内部SCLK周波数
動作消費電流	IDD	_	5.5	_	mA	カメラON, LCD表示ONの時 VIEWER動作時
静止消費電流	IDDst	_	_	50	μΑ	サスペンスモード設定時
入力 "H" 電流1	IIH1	-10	_	10	μΑ	VIH=VDDIO
入力 "H" 電流2	IIH2	25	50	100	μΑ	Pull-Down端子、VIH=VDDIO
入力 "H" 電流3	IIH3	-10	_	10	μΑ	Pull-Up端子、VIH=VDDIO
入力 "L" 電流1	IIL1	-10	_	10	μΑ	VIL=GND
入力 "L" 電流2	IIL2	-10	_	10	μΑ	Pull-Down端子、VIL=V <sub>DD</sub> IO
入力 "L" 電流3	IIL3	-100	-50	-25	μΑ	Pull-Up端子、VIL=VpdIO
入力 "H" 電圧1	VIH1	VDDIO ×0.8	_	VDDIO +0.3	V	通常入力(入力端子の入力モードも含む)
入力 "L" 電圧1	VIL1	-0.3	_	VDDIO ×0.2	V	通常入力(入力端子の入力モードも含む)
入力 "H" 電圧2	VIH2	VDDIO ×0.85	_	VDDIO +0.3	V	ヒステリシス入力
入力 "L" 電圧2	VIL2	-0.3	_	VDDIO ×0.15	V	ヒステリシス入力
ヒステリシス電圧幅	Vhys	_	0.9	_	V	ヒステリシス入力(XIN)
出力 "H" 電圧	VOH	VDDIO -0.4	_	VDDIO	V	IOH1=-1.0mA <sub>(DC)</sub> (入出力端子の出力モードも含む)
出力 "L" 電圧	VOL	0.0	_	0.4	V	IOL1=1.0mA(DC) (入出力端子の出力モードも含む)

# ●システムダイアグラム/System Diagram

