



# 暫定仕様書 **AK8135S**

## Multi Clock Generator with VCFS

AK8135S は、VCFS (Voltage Controlled Frequency Synthesizer) 及びPLLを内蔵したクロックジェネレータICです。1つの30.000MHzの水晶振動子から2つのVCFS出力および周波数の異なる高精度のクロックを同時に出力することができます。

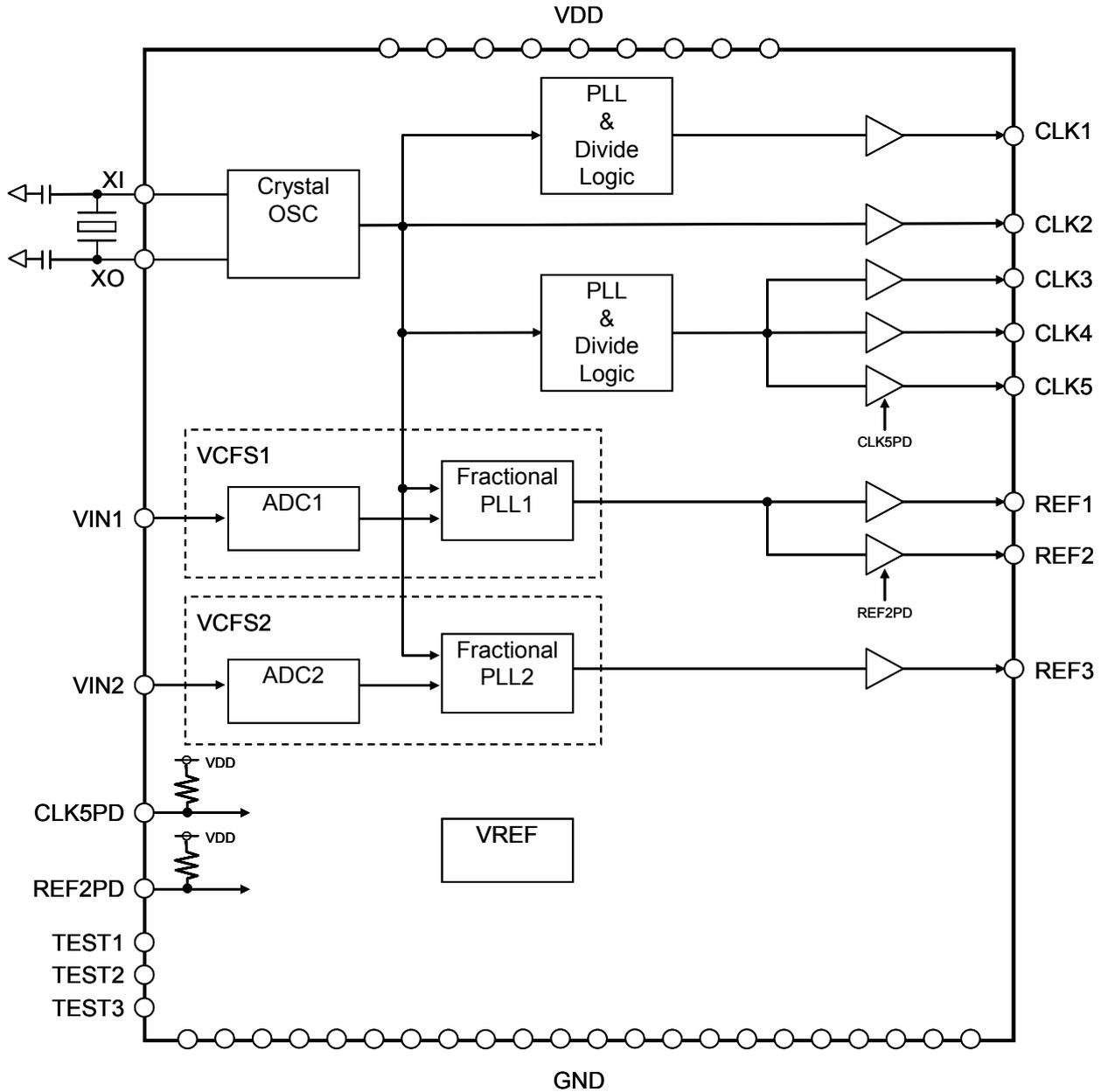
### 特 長

- 電源電圧 : 3.0V - 3.6V
- 低消費電流 : (29) mA typ. (全動作時、出力端子無負荷時)
- マスタクロック : 30.000MHz
- 生成クロック
  - CLK1 : 25.000MHz
  - CLK2 : 30.000MHz
  - CLK3-5 : 33.000MHz
  - REF1-3 : 27.000MHz
- VCFSレンジ
  - VCFS1 :  $\pm 120$ ppm typ.
  - VCFS2 :  $\pm 135$ ppm typ.
- VCFS応答時間 : 31ppm/100msec typ.
- 低ジッタ出力
  - Cycle to Cycle Jitter
    - CLK1 : 33.3ps max. ( $1\sigma$ )
    - CLK2-5 : 50ps typ. ( $1\sigma$ )
  - Period Jitter
    - REF1-3 : 25ps typ. ( $1\sigma$ )
  - Long term Jitter
    - REF1-3 : 66.7ps typ. ( $1\sigma$ )
- パッケージ : 48ピン LQFP (鉛フリー)

### ■用途

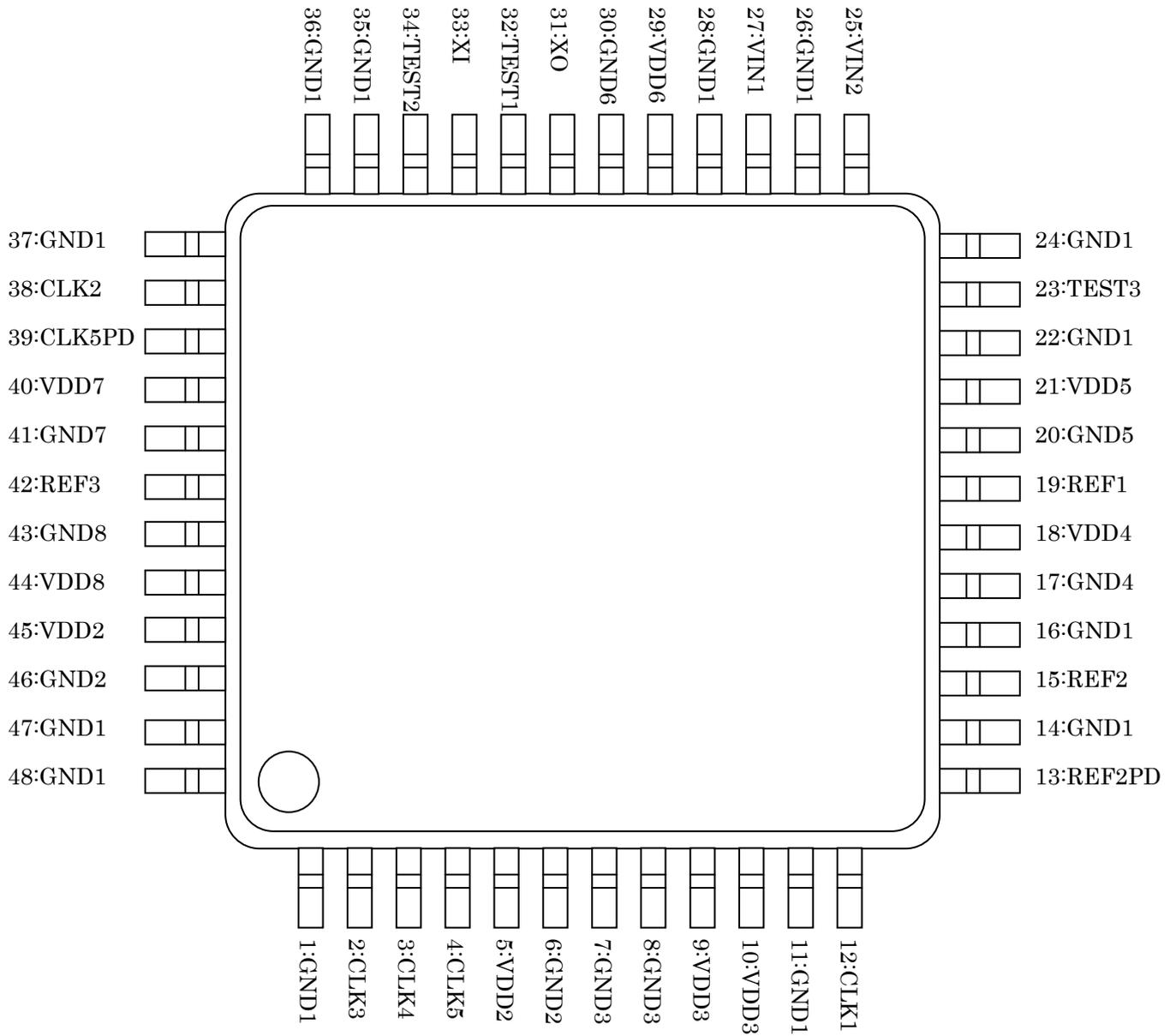
DVD, BD, HDD レコーダ、DTV、STB 等

## 1. ブロック図



## 2. 端子説明

### 2-1) 端子配置図



## 2-2) 端子機能説明

番号	端子名	端子タイプ	説明
1	GND1	PWR	GND端子
2	CLK3	DO	33.000MHz 出力端子
3	CLK4	DO	33.000MHz 出力端子
4	CLK5	DO	CLK5PD="H" のとき、33.000MHz出力端子。 CLK5PD="L" のとき、"L" 出力となります。
5	VDD2	PWR	電源端子
6	GND2	PWR	GND端子
7	GND3	PWR	GND端子
8	GND3	PWR	GND端子
9	VDD3	PWR	電源端子
10	VDD3	PWR	電源端子
11	GND1	PWR	GND端子
12	CLK1	DO	25.000MHz 出力端子
13	REF2PD	DI	パワーダウン設定端子。 REF2PD="H" のとき、REF2 を出力させます。 REF2PD="L" のとき、REF2 を停止させます。 57k $\Omega$ プルアップ。
14	GND1	PWR	GND端子
15	REF2	DO	REF2PD="H" のとき、27.000MHz出力端子 (VCFS1 出力)。 REF2PD="L" のとき、"L" 出力となります。
16	GND1	PWR	GND端子
17	GND4	PWR	GND端子
18	VDD4	PWR	電源端子
19	REF1	DO	27MHz 出力端子 (VCFS1 出力)
20	GND5	PWR	GND端子
21	VDD5	PWR	電源端子
22	GND1	PWR	GND端子
23	TEST3	DI	テスト用端子。GNDに接続してください。
24	GND1	PWR	GND端子
25	VIN2	AI	VCFS2 周波数制御電圧入力端子
26	GND1	PWR	GND端子
27	VIN1	AI	VCFS1 周波数制御電圧入力端子
28	GND1	PWR	GND端子
29	VDD6	PWR	電源端子
30	GND6	PWR	GND端子
31	XO	AO	30.000MHz 水晶振動子接続端子、 外部クロック入力時は開放にしてください。
32	TEST1	DI	テスト用端子。GNDに接続してください。
33	XI	AI	30.000MHz 水晶振動子接続端子 または外部クロック入力端子
34	TEST2	DI	テスト用端子。GNDに接続してください。
35	GND1	PWR	GND端子
36	GND1	PWR	GND端子
37	GND1	PWR	GND端子
38	CLK2	DO	30.000MHz 出力端子
39	CLK5PD	DI	パワーダウン設定端子。 CLK5PD="H" のとき、CLK5 を出力させます。 CLK5PD="L" のとき、CLK5 を停止させます。 57k $\Omega$ プルアップ。
40	VDD7	PWR	電源端子

41	GND7	PWR	GND端子
42	REF3	DO	27MHz 出力端子 (VCFS2 出力)
43	GND8	PWR	GND端子
44	VDD8	PWR	電源端子
45	VDD2	PWR	電源端子
46	GND2	PWR	GND端子
47	GND1	PWR	GND端子
48	GND1	PWR	GND端子

注意： AI=アナログ入力端子、AO=アナログ出力端子、DI=デジタル入力端子、  
DO=デジタル出力端子、PWR=電源端子

### 3. 電気的特性

#### 3-1) 絶対最大定格

項目	記号	MIN	MAX	単位	備考
電源電圧	VDD	-0.3	4.6	V	
グランド・レベル	VSS	0	0	V	
入力端子電圧	VIN	VSS-0.3	VDD+0.3	V	
入力電流	IIN	-10	10	mA	
保存温度	Tstg	-55	130	°C	

注意：この値を超えた条件で使用した場合デバイスを破壊することがあります。  
また、通常の動作は保証されません。

#### 3-2) 動作条件

項目	記号	MIN	TYP	MAX	単位	備考
動作温度	Ta	-20		85	°C	
電源電圧	VDD	3.0	3.3	3.6	V	
出力端子負荷容量	Cp1			15	pF	CLK1-5 REF1-3

\*VDD2-8 は同一の電源を使用し、各電源端子と GND 間に 0.1  $\mu$ F 程度のコンデンサを挿入してください。

#### 3-3) 消費電流

VDD=3.0~3.6V, Ta=-20~85°C

項目	記号	MIN	TYP	MAX	単位	備考
消費電流	IDD		(29)	TBD	mA	*1

\*1 出力端子無負荷時

## 3-4) DC特性

VDD=3.0~3.6V, Ta=-20~85°C

項目	端子	MIN	TYP	MAX	単位	備考
高レベル入力電圧	CLK5PD REF2PD TEST1-3	0.7*VDD			V	
低レベル入力電圧	同上			0.3*VDD	V	
入力リーク電流 1	CLK5PD REF2PD	-134	-58	+1	$\mu$ A	57k $\Omega$ プルアップ
入力リーク電流 2	TEST1-3	-1		+1	$\mu$ A	
入力リーク電流 3	VIN1-2	-3		+3	$\mu$ A	
出力高レベル電圧	CLK1-5 REF1-3	0.8*VDD			V	IOH=-4mA
出力低レベル電圧	同上			0.2*VDD	V	IOL=4mA

## 3-5) AC特性

VDD=3.0~3.6V, Ta=-20~85°C

項目	端子	MIN	TYP	MAX	単位	備考
水晶発振周波数	XI, X0		30.000		MHz	*1
出力周波数精度	CLK1	-30	0	+30	ppm	対 25.000MHz *1
	CLK2	-30	0	+30	ppm	対 30.000MHz *1
	CLK3-5	-30	0	+30	ppm	対 33.000MHz *1
	REF1-3	-30	0	+30	ppm	対 27.000MHz VIN1-2=0.5VDD *1
周波数可変範囲	REF1-2	±90	±120		ppm	27.000MHz 基準 VIN1=0.0V~VDD 単調 *1 *2
	REF3	±105	±135		ppm	27.000MHz 基準 VIN2=0.0V~VDD 単調 *1 *2
VCFS 応答時間	REF1-3		31		ppm/100ms	
C/N	REF1-3		72		dB	範囲：-15~+15kHz 測定条件： RBW=1kHz, VBW=300Hz Cp1=15pF *3 *6
出力 CLK 立ち上がり時間	CLK1-5 REF1-3		1.5	4.0	ns	0.2VDD->0.8VDD Cp1=15pF *3 *6
出力 CLK 立ち下がり時間	同上		1.5	4.0	ns	0.8VDD->0.2VDD Cp1=15pF *3 *6
サイクル to サイクルジッタ (1σ)	CLK1			33.3	ps	Cp1=15pF *3 *4 *6
	CLK2-5		50		ps	Cp1=15pF *3 *4 *6
ピリオドジッタ(1σ)	REF1-3		25	TBD	ps	Cp1=15pF *3 *4 *6
ロングタームジッタ (1000 サイクル、1σ)	REF1-3		66.7	TBD	ps	Cp1=15pF *3 *4 *6
出力 デューティサイクル	CLK2	42	50	58	%	Cp1=15pF *6
	CLK1, 3-5 REF1-3	45	50	55	%	Cp1=15pF *3 *6
出力ロック時間	CLK1-5 REF1-3		1		ms	Cp1=15pF *5 *6

\*1：水晶振動子発振周波数精度は除きます。

\*2：AK8135S 発振精度±30ppm を含みます。

\*3：設計値です。

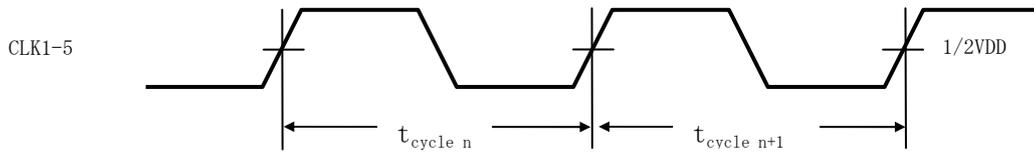
\*4：10000 回サンプル

\*5：電源が VDD に達した後、クロック出力が所定周波数の+/-0.1%に達するまでの時間

\*6：備考欄 Cp1 は出力端子負荷容量の記号です。

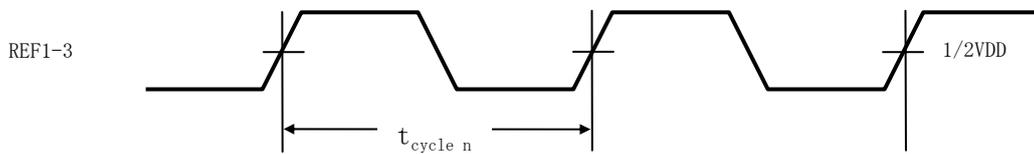
#### 4. ジッターの定義

1. Cycle to cycle jitter: The variation in cycle time of a single between adjacent cycles, over a random sample of adjacent cycle pairs.



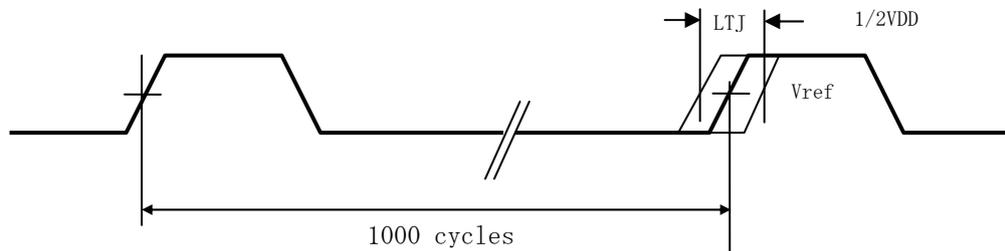
$Jit_{cycle} = (t_{cycle\ n} - t_{cycle\ n+1})$  : where  $t_{cycle\ n}$  and  $t_{cycle\ n+1}$  are any two adjacent cycles measured on controlled edges.

2. Period jitter: The deviation in cycle time of a signal with respect to the ideal period over a random sample of cycles. pairs.



$Jit_{period} = t_{cycle\ n} - 1 / f_0$  : where  $f_0$  is the nominal output frequency and  $t_{cycle\ n}$  is any cycle within the sample measured on controlled edges

3. Long Term jitter:



1000Cycles after oscilloscope trigger.

## 5. 機能説明

AK8135S の VCFS (Voltage Controlled Frequency Synthesizer) は図4-1 で示されるように AD 変換器と高分解能 PLL で構成されます。VIN1 端子及び VIN2 端子への入力電圧により VCFS1 出力周波数 (REF1、REF2) 及び VCFS2 出力周波数 (REF3) を約0.25ppm ステップで独立に制御することができます。

VIN1、VIN2 入力電圧を AD 変換するサンプリング周波数は  $f_s=4.88\text{kHz}$  です。VIN1 端子、VIN2 端子へ入力される周波数制御信号は、外部 LPF により PWM 信号が平滑化された DC 信号であることを前提としています。

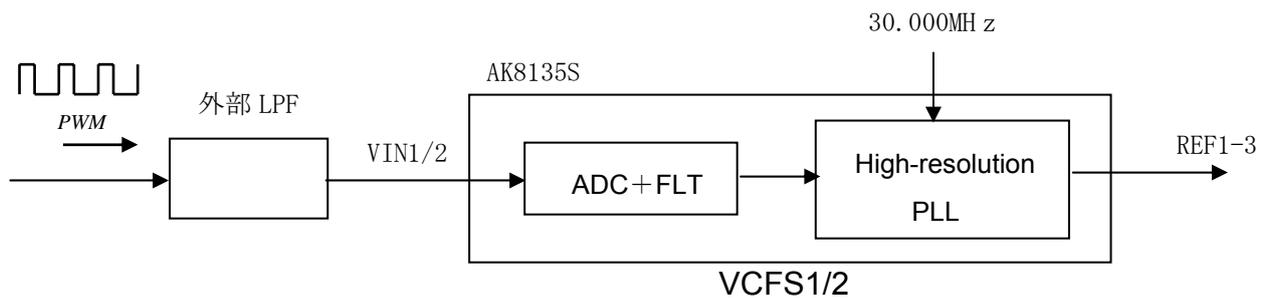


図 4 - 1

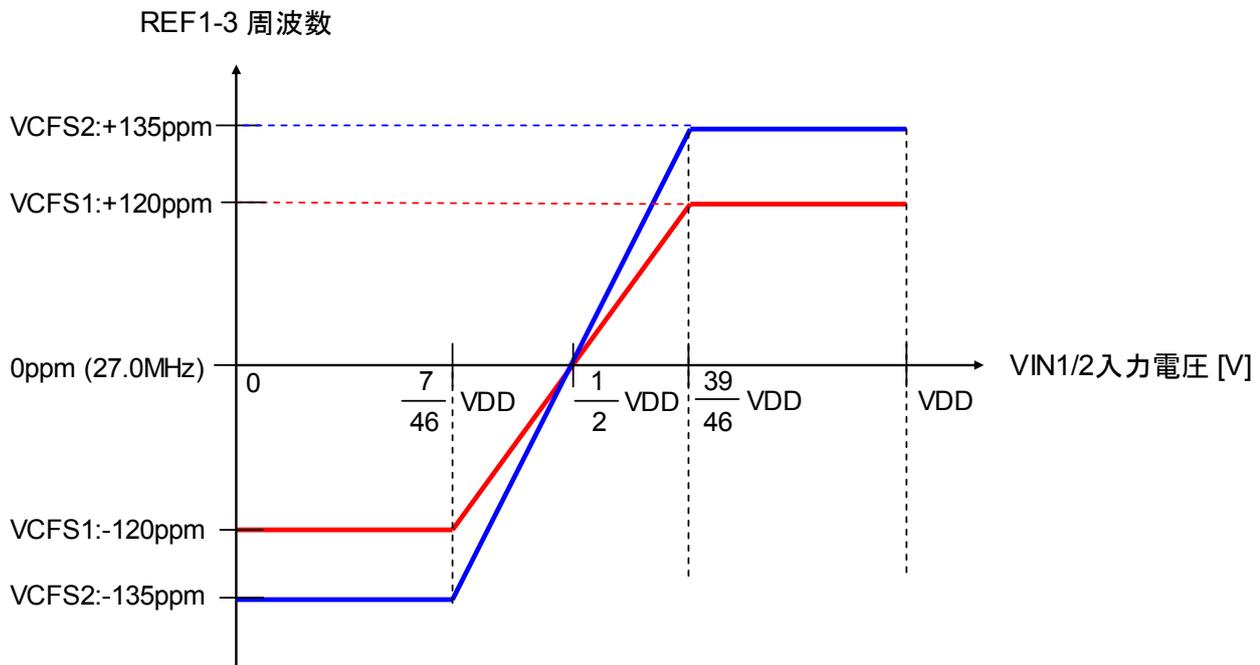
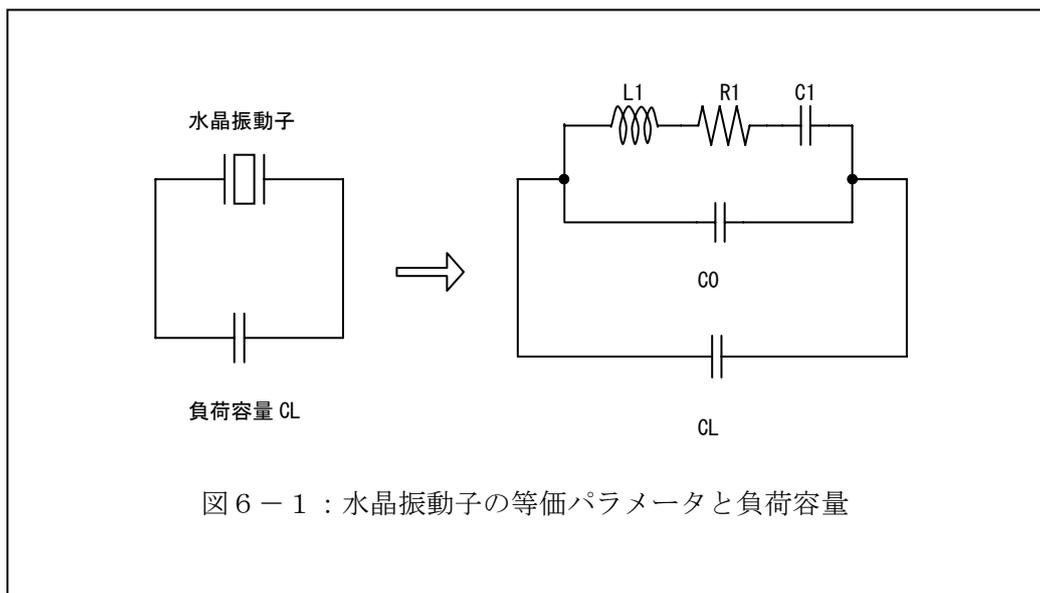


図 4 - 2

## 6. 対応水晶振動子

日本電波工業社製 NX3225GA

項目	記号	MIN	TYP	MAX	単位	備考
公称周波数	f0		30.000		MHz	CL=8pF
等価抵抗	R1		16	50	Ω	
並列容量	C0		0.84		pF	±30%
等価直列容量	C1		3.53		fF	±30%
等価直列インダクタンス	L1		8.00		mH	±30%
励振レベル			10	200	uW	



7. 外部回路接続例

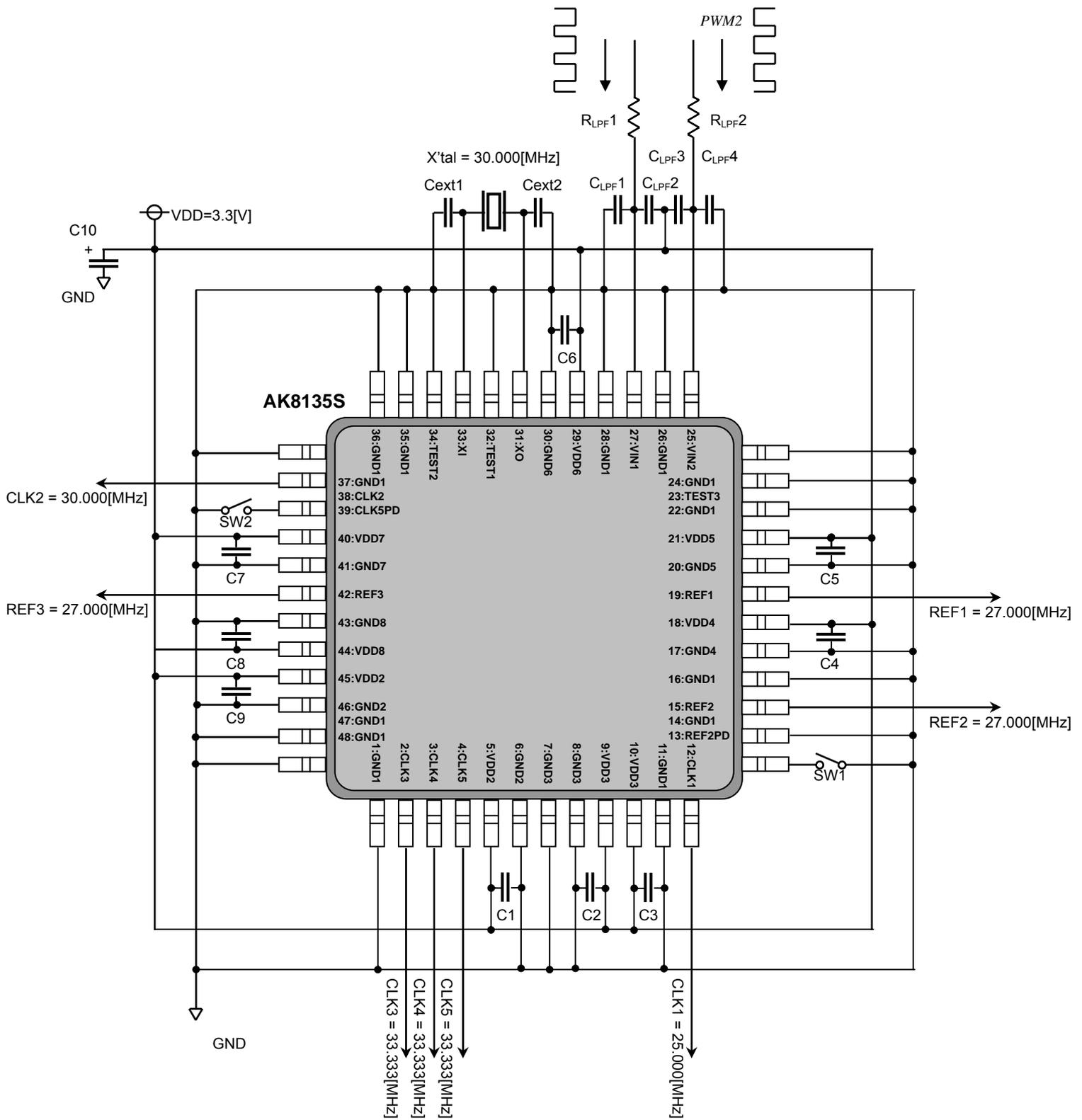


図 7 - 1 : AK8135C 外部回路接続例

C1, C2, C3, C4, C5, C6, C7, C8, C9 : バイパスコンデンサ 0.1 $\mu$ F

C10 : 電解コンデンサ

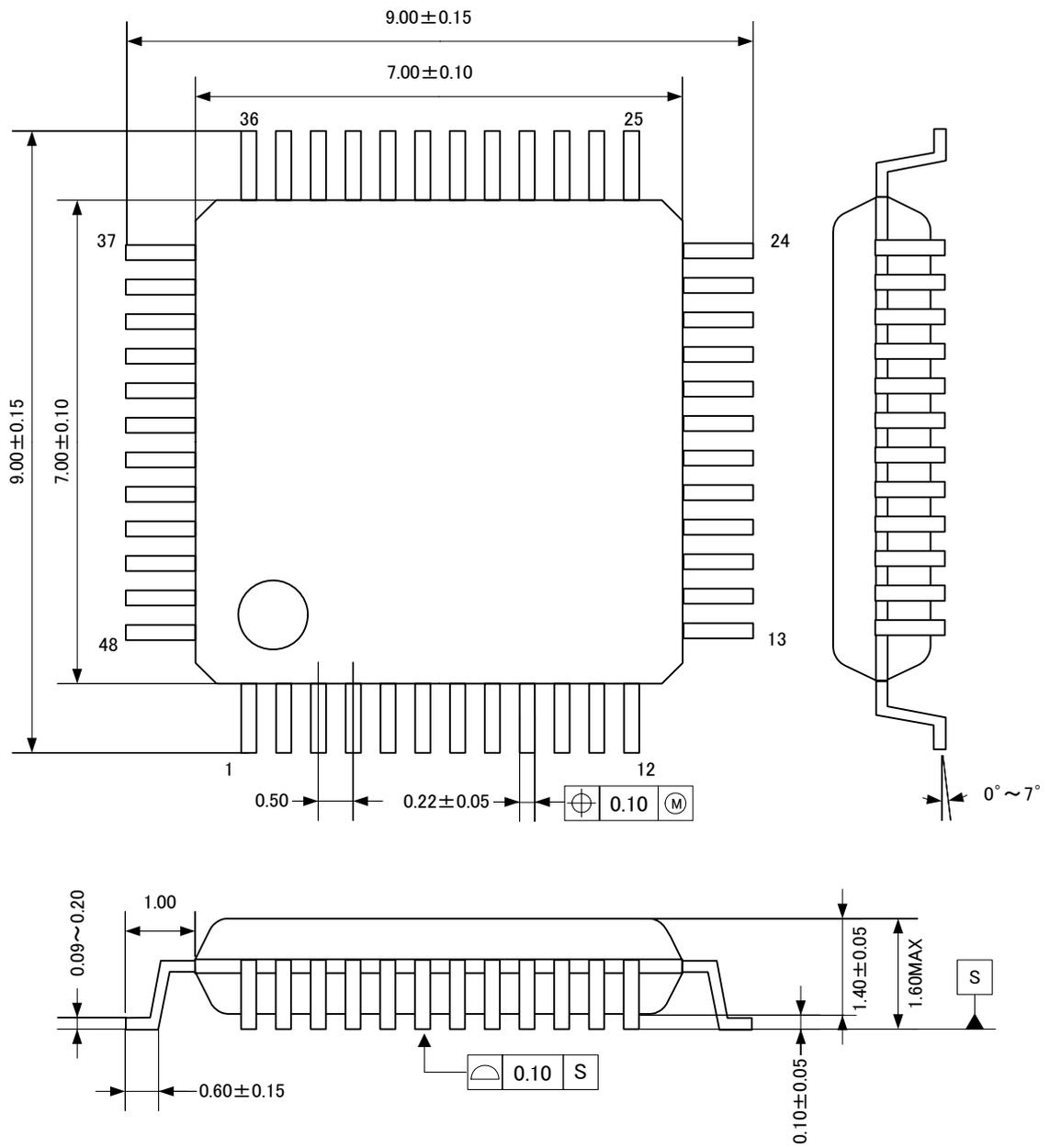
Cext1, Cext2 : 使用する水晶振動子に応じた値のコンデンサを実装して下さい。詳細は水晶振動子の仕様書を参照して下さい。

SW1, SW2 : CLK5、REF2 の出力の ON/OFF を制御するスイッチです。

R<sub>L</sub>LPF1, R<sub>L</sub>LPF2, C<sub>L</sub>LPF1, C<sub>L</sub>LPF2, C<sub>L</sub>LPF3, C<sub>L</sub>LPF4 : 周波数制御のためにPWM信号を入力する場合は、外部に平滑化するための LPF を接続して下さい。

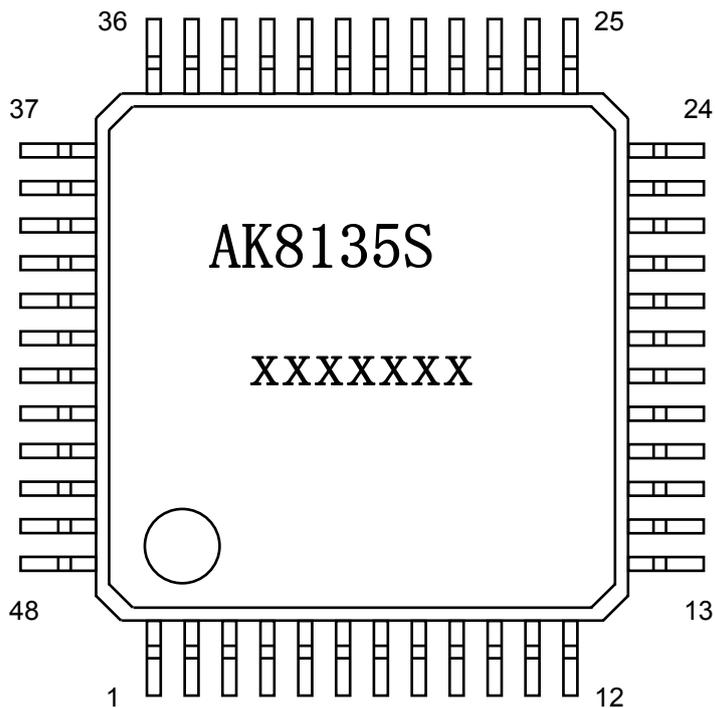
8. パッケージ外形寸法図 (単位mm)

48LQFP



9. マーキング図

- |    |            |              |
|----|------------|--------------|
| a. | 1ピン表示      | 丸印           |
| b. | ロゴ         | なし           |
| c. | マーケティングコード | AK8135S      |
| d. | 日付コード      | XXXXXXX (7桁) |



## 重要な注意事項

- 本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
- 本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器設計において本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報を使用される場合は、お客様の責任において行ってください。本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。また、当該使用に起因する、工業所有権その他の第三者の所有する権利に対する侵害につきましても同様です。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取りください。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承ください。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承ください。